



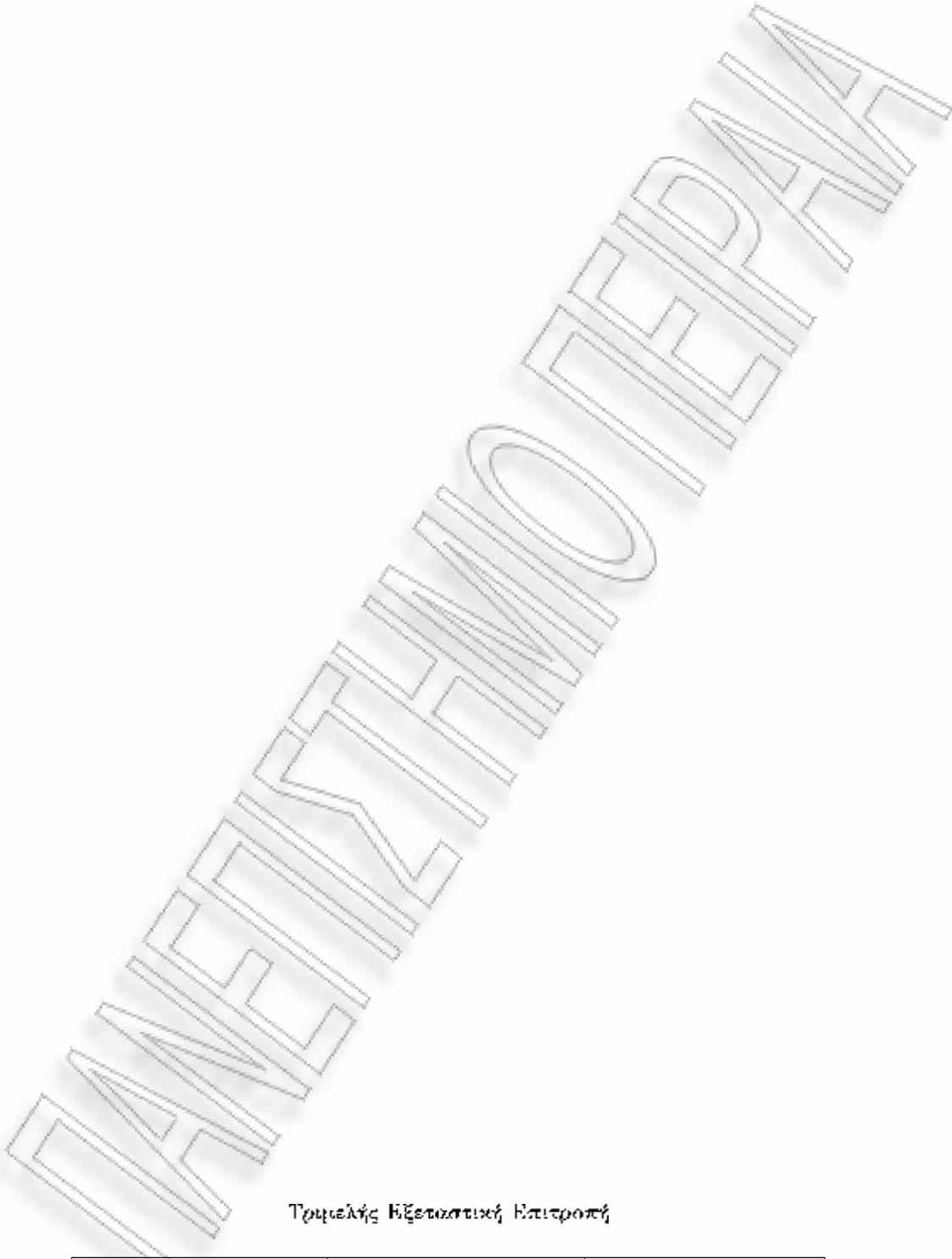
Πανεπιστήμιο Πειραιώς - Τμήμα Πληροφορικής

Πρόγραμμα Μεταπτυχιακών Σπουδών
“Πληροφορική”

Μεταπτυχιακή Διατριβή

Τίτλος Διατριβής	Σχεδιασμός και υλοποίηση ενστατικωμένου παραπομπού φημικού Delay-Echo για πολυπτυχές σήμα
Ονοματεπώνυμο Φοιτητή	Μίσκας Θωμάς
Ηπειρώνυμο	Δημήτρης
Αριθμός Αργορίου	ΜΙΠΠΑ 08045
Επιβλέπων	Αγγελος Παράσης, Λέκτερ

WILLIAM HEPBURN



Τριμελής Εξεταστική Επιτροπή

Α. Παπαδόπουλος Δέκτορας	Α. Ψηφάδης Επ. Καθηγητής	Δ. Γκιζόπουλος Αν. Καθηγητής

WILLIAM HEPBURN

Περιεχόμενα

I Οεωρητικό Μέρος	1
1 Εισαγωγή	2
1.1 Σύντομη περιγραφή του προβλήματος	2
2 Τριαντάφυλλες Καθυστέρησης (Delay Lines)	5
2.1 Εισαγωγή	5
2.2 Ψηφιακές Φίλτρα	5
2.2.1 Feedforward Comb Filter	5
2.2.2 Feedback Comb Filter	8
2.2.3 All-Pass Filter	11
3 Αντίχηση (Reverb)	12
3.1 Φυσική Αντίχηση	12
3.2 Ψηφιακά υσυγήματα Τεχνητής Αντίχησης	13
II Σχεδίαση ενσωματωμένου συστήματος ψηφιακού Delay-Echo	16
4 Μεθοδολογία ανάπτυξης του υσυγήματος	17
4.1 Φάσεις Ανάπτυξης	17
5 Περιγραφή του συστήματος Digital Delay	20
5.1 Διαχρονική μέθοδος ανάλυσης συστημάτων IDEF0	20
5.2 Δειτοεργική περιγραφή του ψηφιακού συστήματος Delay-Echo	20
5.3 Ανάλυση των ψηφιακού υσυγήματος	21
5.3.1 A-D μετατροπέας (MCP3202)	21
5.3.2 D-A μετατροπέας (MCP1821)	28
5.3.3 Ο μικροελεγκτής ή ρυθμιστής	30
5.3.4 Υποσύστημα ελέγχου των παραμέτρων Feedback gain, Delay time.	35
5.3.5 Λογισμικό ανάπτυξης	37
5.4 Ανάλυση των αναλογικών υποεπονημάτων	42
6 Συμπεράσματα-Περιττοφή	46
Βιβλιογραφία	48

Κατάλογος σχημάτων

1.1 Μοντέλο ψηφιακού ηχητικού εφέ με σύστημα ελέγχου	3
1.2 Το κλασικό Boss Digital Delay	3
2.1 Διάγραμμα ροής σήματος για ένα απλό Feedforward φίλτρο.	6

2.2	Γραφική αναπαράσταση των μηχανικών ριζών ενός Feedforward Comb φίλτρου.	7
2.3	Απόκριση συχνοτήτων ενός Feedforward Comb φίλτρου.	7
2.4	Διάγραμμα ροής οήματος για ένα Feedback φίλτρο.	8
2.5	Γραφική αναπαράσταση των μηχανικών πόλων ενός Feedback Comb φίλτρου.	9
2.6	Απόκριση συχνοτήτων ενός Feedback Comb φίλτρου με feedback gain $g > 0$.	9
2.7	Κρυστική Απόκριση ενός Feedback Comb φίλτρου.	10
2.8	Διάγραμμα ροής σήματος για ένα All-Pass φίλτρο.	11
2.9	Κρυστ.κή απόκριση για ένα All Pass φίλτρο πρώτης τάξης.	11
3.1	Φυσική Αντίχηση σε έναν κλειστό χώρο.	12
3.2	Χρονιστική απόκριση ενός κλειστού χώρου.	13
3.3	Δομή ενός δημοφιλούς συστήματος τεχνητής αντίχησης, από τον James Mousley.	14
3.4	Προσθήκη ενός βελτιωτικού φίλτρου σε feedback loop ενός Comb φίλτρου.	15
5.1	Activity box: Το δομικό στοιχείο της μεθόδου IDEF0.	20
5.6	MCP3202 pinout	21
5.2	Άποψη του υψηλότερου επιπέδου του συστήματος: Κόμβος A0	22
5.3	Αποσύνθεση κόμβου A0	23
5.4	Αποσύνθεση του Αναλογικού υποσυστήματος (Κόμβος A1)	24
5.5	Αποσύνθεση του Ψηφιακού υποσυστήματος (Κόμβος A2)	25
5.7	Δειτευρυκό διάγραμμα του MCP3202	26
5.8	Configuration bits για το MCP3202	27
5.9	Επικοινωνία με το MCP3202.	27
5.10	MCP1821 pinout	28
5.11	Δειτευρυκό διάγραμμα του MCP1821	29
5.12	Επικοινωνία με το MCP1821	29
5.13	Καταχωρητής εντολής εγγραφής για το MCP1821	30
5.14	Block διάγραμμα για το Propeller chip	32
5.15	Οι καταχωρητές ειδικών λειτουργιών για ένα cog	33
5.16	Παράδειγμα συνδεσμολογίας του Propeller chip με εξωτερική μνήμη EEPROM και ένα ΒC	34
5.17	Μέτρηση του χρόνου εκφόρτισης πικνωτών μέσω μεταβλητής αντιστάσεως	35
5.18	Βελτιωμένο κύκλωμα σύνδεσης ποτενσιομέτρων με το Propeller chip	36
5.19	Ηλεκτρονικό κύκλωμα των Φηφιακού υποσυστήματος	38
5.20	Δομή νοι ιρυγράμματος σε οχέω με το χρησιμοποιηθέντα hardware	39
5.21	Κύκλωμα Sallen-Key	43
5.22	Ηλεκτρονικό κύκλωμα των αναλογικού υποσυστήματος	45

Κατάλογος πινάκων

4.1	Αρχικές απαιτήσεις-προδιαγραφές του συστήματος	19
5.1	Μερικά τεχνικά χαρακτηριστικά του MCP3202	26
5.2	Μερικά τεχνικά χαρακτηριστικά του MCP1821	30
5.3	Μερικά τεχνικά χαρακτηριστικά του μικροελεγκτή Propeller	34
5.4	Υπολογισμός ουχύνυτης δειγματοληφίας f_s	42
5.5	Τεχν.κά χαρακτηριστικά για τα δύο βελτιωτατά φίλτρα (ADC, DAC)	43
6.1	Τελικές προδιαγραφές του συστήματος	47

Κατάλογος Ψευδοκώδικα

1	Διάβασμα των ποτενσιομέτρων από το Cog1 (Task: ReadPots)	40
2	Ο εκτελουόμενος αλγόριθμος Echo από το Cog1	41
3	Αλγόριθμος πόλλαπλασιασμού μεταξύ ενός προσημασμένου ακεραιού X(16 bits) και ενός μη προσημασμένου ακεραιού Y(9 bits)	42

Ευχαριστίες

Από την θέση αυτή, θα ήθελα να ευχαριστήσω τον Λάκτορα του Πανεπιστημίου Πειραιών, κ. Αγγέλο Πικράκη, τύσω για την ειπιστυσόνη που μου έδειξε, όσο και για την επιστημονική βοήθεια που μου προσέφερε κατά την επιειδνήση αυτής της εργασίας. Επίσης θα ήθελα να ευχαριστήσω την εταιρία Microsemi Technology Inc., για την δωρεάν και έγκαυρη προμήθεια βασικού εξοπλισμού, γεγονός που επιτάχυνε σε μεγάλο βαθμό την διαδικασία της ελοποίησης του πρωτεύου. Τέλος ευχαριστώ θερμά τον συνάδελφο Σιμόνιο Μανωλά για την πολύτιμη βοήθεια τους ως προς το περιβάλλον ΕΠΣΧ, μέσω του οποίου έγινε η συγγραφή της παρούσας διετριβής.

Περίληψη

Σκοπός της παρούσας διατριβής είναι ο σχεδιασμός και η υλοποίηση ενός ενσωματωμένου συστήματος (Embedded System), που θα επεξεργάζεται σε πραγματικό χρόνο ένα ακύριστο σήμα προερχόμενο από ένα ηλεκτρικό μουσικό έργανο και θα δημιουργεί ένα εφέ καθυστέρησης (Delay/Echo effect). Τέτοια συστήματα χρησιμοποιώνται από μουσικούς και ηχολήψτες κατά τις διαδικασίες της ηχογράφησης και της μίξης, προκειμένου να δημιουργηθεί ένας πιο ρεαλιστικός ήχος, ώπως επίσης και για την επίτευξη διαφόρων ηχητικών εφέ.

Το πρωτότυπο που υλοποιήσαμε αποτελείται από ένα ψηφιακό μπούστιγμα και από ένα αναλογικό. Το ψηφιακό υποσύστημα συνίσταται από έναν προγραμματιζόμενο μικροελεγκτή και έπειτα δύο σειριακούς μετατροπείς σήματάων: έναν μετατροπέα αναλογικού σήματος σε ψηφιακό (ADC) και έναν μετατροπέα ψηφιακού σήματος σε αναλογικό (DAC).

Σχετικά με το αναλογικό υποσύστημα, αυτό περιλαμβάνει δύο δροια βαθυτεριάς φίλτρων. Το πρώτο χρησιμοποιείται ως antialiasing φίλτρο πριν το ADC, ενώ το δεύτερο φιλτράρει την έξοδο του DAC.

Το σύστημά μας βασίστηκε στον μικροελεγκτή *Propeller*. Το γενονός ότι ο μικροελεγκτής αυτός δεν είναι ένας εξειδικευμένος ψηφιακός επεξεργαστής σήματος (DSP) αποτέλεσε μια επιπρόσθετη δυσκολία, ταυτόχρονα όμως και μια πρόκληση η οποία αντιμετωπίστηκε επιτυχώς.

Abstract

The aim of this thesis is the design and implementation of an embedded system, that is capable of processing in real time an acoustic signal, in order to produce a Delay-Echo effect. This kind of digital audio effect is useful, both to musicians and sound engineers. The goal of this system is to create a more realistic sound during recording sessions in a studio. Moreover, it can be used as an interesting musical effect.

Our prototype consists of a digital and an analog subsystem. The digital subsystem includes a microcontroller and two serial signal converters: an analog to digital (ADC) and a digital to analog one (DAC).

The analog subsystem is composed of two identical low pass filters. The first one is placed in front of the ADC as an antialiasing filter, while the second one filters the output of the DAC.

Our system is based on the "Propeller" microcontroller. The fact that this is not a Digital Signal Processor (DSP), consisted not only an additional constraint but also an algorithmic challenge which was successfully handled.

Μέρος Ι

Θεωρητικό Μέρος

Κεφάλαιο 1

Εισαγωγή

1.1 Σύντομη περιγραφή του προβλήματος

Σιηγ εποχή μας τα ηχητικά είφε χρησιμοποιούσαν και ευρέως αιώνα διάστημας είναι έχουν ο χέρι με την δημιουργία και επεξεργασία ηχητικών σημάτων, δηλαδή από απλούς μουσικούς που τα χρησιμοποιούν ως μέσο έκφρασης, μέχρι ηχολήπτες και παραγωγούς οι οποίοι τα χειρίζονται κατάλληλα προκειμένου να δώσουν κάποιο ιδιαίτερο χρώμα σε μια ηχογράφηση. Με τον δρό "Ψηφιακά Ηχητικά Έφε" (Digital Audio Effects) εννοούμε συσκευές ή λογισμικό που επεξεργάζονται σήματα ήχου - σύμφωνα με κάποιες παραμέτρους ελέγχου που καθορίζονται από τον χρήστη - με αποτέλεσμα την δημιουργία ενός νέου οήματος εξόδου διατίς φαινεται στο σχήμα 1.1 |14|. Ο χρήστης έχει στην διάθεσή του την ακουστική και την υπτική αναπαράσταση των σημάτων εισόδου και εξόδου, προκειμένου να έναι σε θέση να αλληλεπιδρά με το σύστημα μεταβάλλοντας τις παραμέτρους ελέγχου.

Στόχος αυτής της εργασίας είναι ο σχεδιασμός και της ελαπούησης ενός τέτοιου ψηφιακού ηχητικού εφέ, και συγκεκριμένα ενός συστήματος που θα προσδίδει στο σήμα εισόδου ένα εφέ καθυστέρησης (delay/echo). Η πηγή του οήματος εισόδου είναι ένα ηλεκτρικό μουσικό όργανο διών για παράδειγμα μια ηλεκτρική κιθάρα ή ένα ηλεκτρικό μπάσο. Τέτοιες συσκευές κυκλοφορούν στο εμπόριο εδώ και πολλά χρόνια με την μορφή "πεταλιών" (stomp boxes) από μεγάλες εταιρίες στον μουσικό χώρο, όπως η Roland, η Digitech, η Yamaha και άλλες. Στο σχήμα 1.2 βλέπουμε ένα δημοφιλές "πετάλι" για ηλεκτρική κιθάρα το οποίο πρωτοκλούφωρης το 1983, όπου η τιμή των ήταν απαγόρευτή, ακόμια και για επαγγελματίες μουσικό, λόγω του μεγάλου κόστους της μηχανής έκεινη την εποχή. Το μοντέλο έχει εξελιχθεί και αυτή τη συγκεκριμένη κυκλοφορεί η έκδοση DD6.

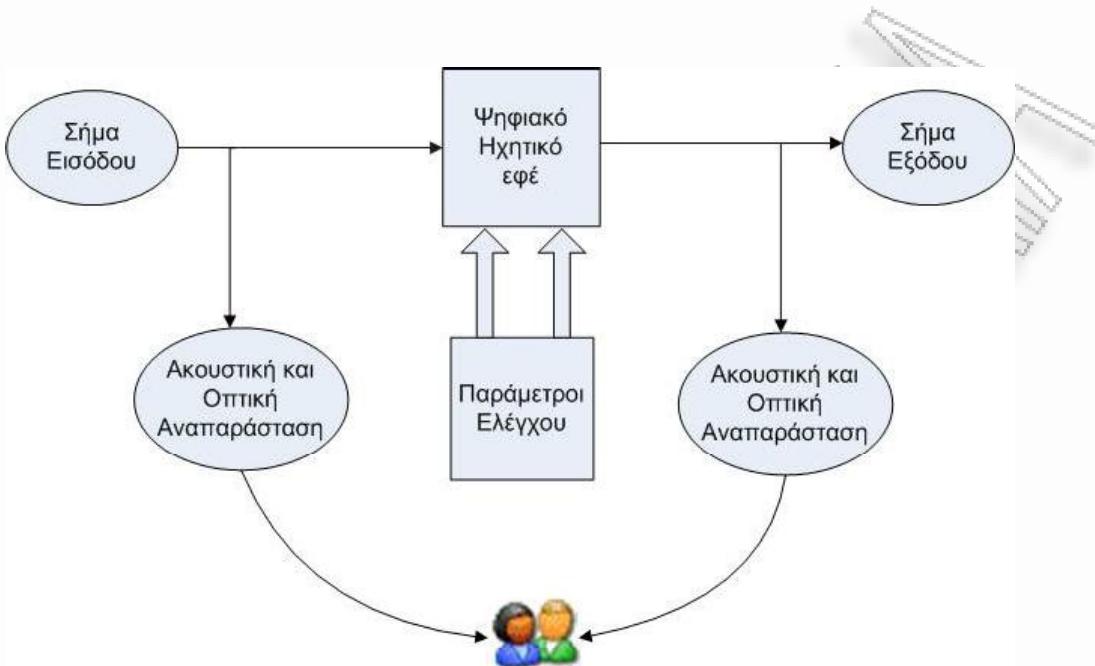
Το να αναπτύξει κάποιος ένα λογισμικό για έναν πρωστικό υπολογιστή (PC) που να ελυποιεί ένα εφέ τύπου Delay-Echo, μέσω ενός προγραμματιστικού περιβάλλοντος υψηλού επιπέδου (πχ Matlab), είναι μια σχετικά εύκολη υπόθεση. Το ίδιο ισχύει και για μια γλώσσα προγραμματισμού όπως η C-- ή Java, αφού υπάρχουν έτοιμες κλάσεις που μπορούν να βοηθήσουν τον προγραμματιστή σε πολύ μεγάλο βαθμό, με συνέπεια να έχει στα χεριάντος ένα γραπτό ύφος σε λίγο χρόνο. Επιπλέον ένας πρωστικός υπολογιστής έχει τιλέον ενσωματωμένο όλο το hardware που απαιτείται για σήματα ήχου: τα κυκλώματα που απαιτούνται για την μετατροπή ενός σήματος από αναλογ. κή σε ψηφιακή μορφή και αντιστρόφως, υπάρχουν μέσω στην κάρτα ήχου, όπως επίσης είναι δικθεύση και άρθρων μνήμη RAM. Το κυριότερο διών είναι ότι, έχουμε στην διάθεσή μας έναν επεξεργαστή, ο οποίος στις μέρες μας λειτουργεί σε τοχεύτητες μερικών GHz και ο γρήγορες πράξεις με αριθμούς κυριαρχεί υπόδιαι τον ίχο.¹

Έχοντας λοιπόν ως πλειστόματα προγραμματισμού και υλοποίησης έναν πρωστικό υπολογιστή, πολλές δυνατότητες και ακόμια περισσότερα εργάλεια ανάπτυξης είναι διαθέσιμα. Ακόμη και η αλληλεπίδραση με τους χρήστη για τον έλεγχο των παραμέτρων του λογισμικού είναι δεδομένη μέσω του πληκτρολογίου και του ποντικιού, όπως επίσης είναι ευκόλως εφικτή και η δυνατότητα υπτικής αναπαράστασης των σημάτων εισόδου-εξόδου (είτε στο πεδίο του χρόνου είτε στο πεδίο των συχνοτήτων), μέσω της οθόνης και της κάρτας γραφικών. Τα πρόγματα γίνονται λίγο πιο δύσκολα τον θελήσουμε το εφέ που θα φέρουμε να λειτουργεί σε πραγματικό χρόνο (Real Time Effect). Και σε αυτήν όμως την περίπτωση, έχουν αναπτυχθεί γρήγοροι οδηγοί (Sound card drivers), με τους οποίους η καθυστέρηση μπορεί να φτάσει μέχρι και τα 5ms χωρίς αλλοιώσεις στον ίχο.²

Προφανώς το να σχεδιάσει και να υλοποιήσει κάποιος ένα τέτοιο σύστημα σε ενσωματωμένη μορφή (όπως είναι για παράδειγμα το Digital Delay της Boss) από τελείως διαφορετική προσέγγιση, λόγω του ότι

¹ Από τέτοια που εφαρμόζονται οι επεξεργαστής πετσίτιδας, ο μικρομηχανικός ποντεπέργκοντς είναι ενσωματωμένος στην CPU.

² Ένας τέτοιος οδηγός, είναι ο Asia driver της εταιρίας Steinberg



Σχήμα 1.1: Μοντέλο ψηφιακού ηχητικού εφέ με σύστημα ελέγχου



Σχήμα 1.2: Το κλασσικό Boss Digital Delay

τίποτα σχεδόν από όλα ώστε ανικέρθησαν δεν είναι δεδομένο και εύκολα προσβάσιμο. Επιπλέον αν δεν είναι διαθέσιμο κάποιο hardware development board, καταλαβαίνει κανείς ότι τίθεται και το θέμα του αν το όλο εγχειρίγμα είναι εφικτό!

Στο πρώτο μέρος της εργασίας αυτής θα αναλύσουμε κάποια θεμελιώδη υηφιακά φίλτρα μέσω των οποίων είναι δυνατή η δημιουργία μιας γραμμής καθυστέρησης (Delay Line). Κατόπιν θα περάσουμε στην έννοια της αντήχησης (Feedback) και στο πως μπορούμε να την δημιουργήσουμε σε ένα ψηφιακό σήμα με τεχνητό τρόπο. Το δεύτερο μέρος της εργασίας αφορά την σχεδίαση και την ωλοποίηση του συστήματος. Οι απολύτως αναγκαίοι πόροι για ένα τέτοιο εγχειρήμα είναι, οι ακόλουθοι:

- Ένας αλγόριθμος ωλοποίησης του εφέ
- Ένας προγραμματιζόμενος μικροελεγκτής που θα εκτελέσει τον αλγόριθμο
- Μνήμη RAM
- ADC (Analog to Digital Converter) και DAC (Digital to Analog Converter)
- Ένας τρόπος καθορισμού των παραμέτρων ελέγχου από τον χρήστη
- Ένα περιβόλλον προγραμματισμού (hardware, software)

Το σύστημα μεια βασίστηκε στον προγραμματιζόμενο μικροελεγκτή *Propeller* της εταιρίας *Parallax*. Ο μικροελεγκτής αυτός περιέχει οικτώ παραλληλους επεξεργαστές, με αποτέλεσμα ο τρόπος προγραμματισμού του να είναι τελείως διαφορετικός από αυτόν που εφαρμόζεται σε όλους τους συνηθισμένους μικροελεγκτές. Επιπλέον, η αποτύπωση ενσωματωμένης εριθμητικής μονάδας για πράξεις με εριθμούς κινητής υποδιαστολής (FPU), μες υποχρέωσε να χρησιμοποιήσουμε τεχνικές προγραμματισμού που ενδείκνυνται σε τέτοιες περιπτώσεις (πχ scaling). Αποτέλεσμα του γεγονότος αυτού ήταν η μείωση της πολυτλακοτήτας του χρησιμοποιούμενου hardware και κατό συνέπεια η λειτουργία του κύστους, από την στιγμή που αποφύγαμε τον πειρασμό να προσθέσουμε ένα FPU chip. Τέλος να σημειώσουμε πώς τόσο ως πρωτότυπο όσο και η πλατφόρμα προγραμματισμού του, κατασκευάστηκαν από εμάς χρησιμοποιώντας τουν ελάχιστα αναγκαίο εξοπλισμό, προκειμένου το κύριο του project να κρατηθεί σε χιλιάδα εισιτεδού.

Κεφάλαιο 2

Γραμμές Καθυστέρησης (Delay Lines)

2.1 Εισαγωγή

Από την Ακουστική γνωρίζουμε ότι σε ήχος ανακλάται όταν προσπίπτει πάνω σε μια επιφάνεια. Εάν η επιφάνεια είναι μακριά από την πηγή και σε απόσταση μεγαλύτερη των 17 μέτρων (πχ πλαγιά βουνού), θα αντιληφθούμε ζέχωμα τον επό ανάκλαση προερχόμενο ήχο (ηχώ). Εάν όμως είναι κοντά μας θα καταλάβουμε ίσως κάποιο χρωματισμό ή ενίσχυση του αρχικού ήχου χωρίς να αντιληφθούμε τόπως καθυστέρηση (Αντήχηση). Όταν τώρα η πηγητική πηγή βρίσκεται μέσα σε έναν κλειστό χώρο, οι επαναλαμβανόμενες ανακλάσεις στους τοίχους δημιουργούν στάσιμα κύματα, "ψέρουν" έμως και επιπλέον πληρωφορίες τόσο για την διιδή των υλικών όσο και για το ωχήμα του χώρου. Ηροφρανώς οι αισιοδοξείς των εικονιαγών αρίων τοις χώρου αινιού, καθορίζουν κα. το αν θα γίνει αντιληπτή η καθυστέρηση, σε κάθε ανακλώμενο πχητικό κύμα. Προσειπένου να εξαρμολώσουμε τέτοια ακουστ. κλ φωνήματα χρειαζόμαστε μια πρωταρχική "δομή" η οποία δεν είναι άλλη από την γραμμή καθυστέρησης (Delay line).

Η γραμμή καθυστέρησης αποτελεί μια απλούστατη δομή μέσω της οποίας μπορούμε να πάρουμε ένα ακουστικό σήμα και να το αναπαράγουμε μετά από κάποιο χρονικό διάστημα (delay time). Ο χρόνος αυτός μπορεί να είναι αιώνια λίγα χιλιοτά τοις δευτερολέπτον μέχρι μερικό δευτερόλεπτα. Εάν ανεμίζουμε με κάποιο τρόπο το αρχικό μας σήμα με αυτό που έχει καθε στερήσει, τότε - ανάλογα με τον χρόνο καθυστέρησης - μπορούμε να δημιουργήσουμε απλή ηχώ ή ακόμα και να τρυποποιήσουμε την χρισιά του αρχικού ήχου δημιουργώντας ενδιαφέροντα εφέ (πχ Doun King effect).

Στην επόμενη ενότητα θα διαπιστώσουμε πως ακόμα και μ.α τόσο θεμελιώδης και απλή δομή, ανάλογα με τον χρήση της, μπορεί να επιφέρει δραστικές αλλαγές στο αρχικό σήμα, τόσο σε πεδίο του χρόνου όσο και στο πεδίο των συχνοτήτων.

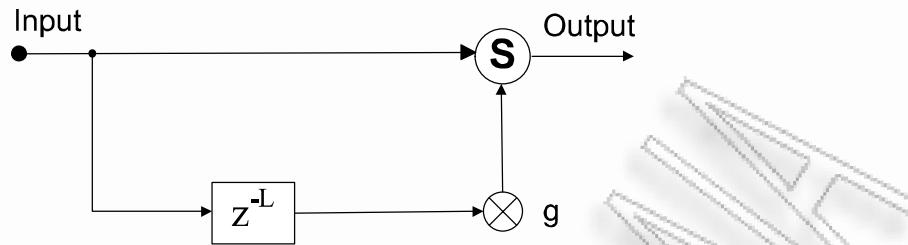
2.2 Ψηφιακά Φίλτρα

Στην ενότητα αυτή θα ασχοληθούμε με φίλτρα τα οποία υλοποιούνται σε υπολογιστές, δηλαδή με Ψηφιακά φίλτρα. Έτσι εδώ ο χρόνος δεν είναι ένα συνεχές μέγεθος που μετριέται σε δευτερόλεπτα ήδη ένα διακριτό μέγεθος που μετριέται σε δειγματά (samples). Άν θέλουμε να μεταβούμε σε πραγματικό χρόνο (sec) δεν έχουμε παρά να πολλαπλασιάσουμε τον αριθμό δειγμάτων t με την περίοδο δε. γιατοληφίας T_s . Γ.α διευκόλυνσή μας μπορούμε να εκμεταλλευτούμε το γεγονός αυτό και να μετράμε την κυκλ.κή συχνότητα ω όχι σε rad/sec αλλά σε $rad/sample$. Συνέπεια αυτού είναι η κυκλική συχνότητα δειγματοληφίας να ισούται προς $\omega_s = 2\pi$, ενώ η συχνότητα Νύχτιού να ισούται με $\omega_N = \pi$. Έτσι ένα ρίλαστ στον ψηφιακό κόσμο μπορούμε να το γράψουμε με τον ίδιο τρόπο σταν να ήταν αναλογικό σήμα, δηλαδή ως $x_t = e^{j\omega t}$, με την διαφορά πως το ω είναι σε $rad/sample$ και $t \in \mathbb{N}$, ο αριθμός δειγμάτων. Σύμφωνα με τις συμβάσεις που κάναμε, εάν θέλουμε να καθυστερήσουμε ένα ρίλαστ ριτ. χρόνο ισο πρως ένα δειγμα, αρκεί να το πολλαπλασιάσουμε με την σταθερή μηχανική ποσότητα $e^{j\omega T_s}$ [13].

Στις επόμενες επό-ενοτήτες θα αναλύσουμε κάποια βασικά φίλτρα μέσω των οποίων μπορούμε να δημιουργήσουμε δομές καθυστέρησης.

2.2.1 Feedforward Comb Filter

Ας εξετάσουμε το φίλτρο η ζεις.αι.ργία το.ι οποίου φαίνεται στην οχήμα 2.1. Το αρχικό μας σήμα αφού καθυστερήσει κατά L δειγμάτα (που αντιστοχούν σε χρόνο L sec), πολλαπλασιάζεται με μια πραγματική



Σχήμα 2.1: Διάγραμμα μοής σήματος για ένα απλό Feedforward φίλτρο.

σταθερά $-1 < g < 1$ και προστίθεται στο αρχικό σήμα. Η εξίσωση που ανταποκρίνεται στο απλό αυτό φύλτρο είναι λοιπότερη:

$$y_t = x_t + gx_{t-L} \quad \text{και} \quad \tau = L/f_s, \text{ ο χρόνος καθυστέρησης σε sec}$$

Αν συμβολίσουμε με X τών σήματα εισόδου που παίρνει τιμές x_t , και με Y τών σήματα εξόδου που παίρνει τιμές y_t , η παραπόνω εξίσωση γράφεται ισοδύναμα,

$$Y = X + gz^{-L}X = (1 + gz^{-L})X, \quad \text{όπου } z = e^{j\omega}$$

Πραγματώς η συνάρτηση μεταφοράς δίνεται από την έκφραση,

$$\mathcal{H}(z) = 1 + gz^{-L}$$

Έστω τώρα πως $g < 0$. Για διευκόλυνσή μας γράφουμε το g ως εξής: $g = -R^L$, όπου $R > 0$. Το φίλτρο αυτό ονομάζεται "Feedforward Comb Filter" και η εξίσωσή που το χαρακτηρίζει θυμός και η οπλάρι ήπη μεταφοράς τους δίγονται από τις σχέσεις:

$$y_t = x_t - R^L x_{t-L} \quad (2.1)$$

$$\mathcal{H}(z) = 1 - R^L z^{-L} = \frac{z^L - R^L}{z^L} \quad (2.2)$$

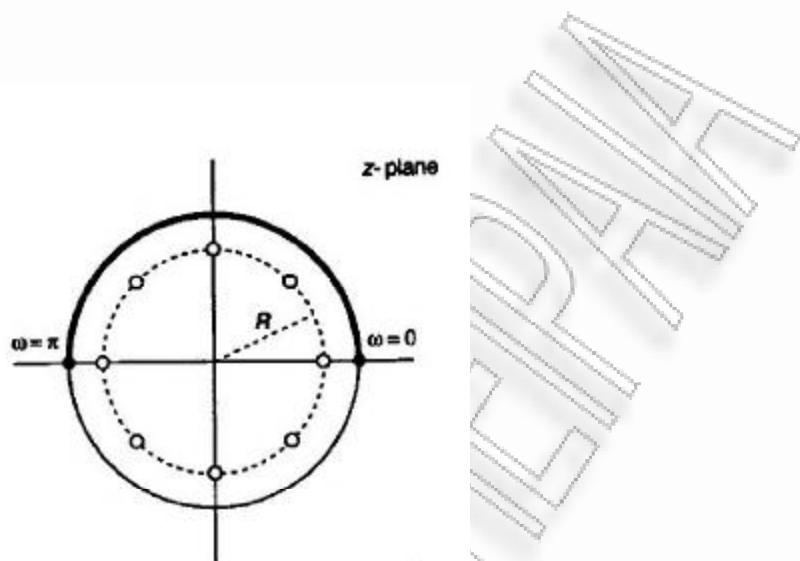
Δις γνωστόν ο γεωμετρικός τόπος των μεζών της εξίσωσης 2.2 είναι κύκλος ακτίνας R , οι δε μῆκες βρίσκονται σε ίσες απωστάσεις μεταξύ τους και είναι L το πλήθος. Ισχύει λοιπόν,

$$z_k = Re^{jk2\pi/L}, \quad \text{όπου } k = 0, \dots, L-1$$

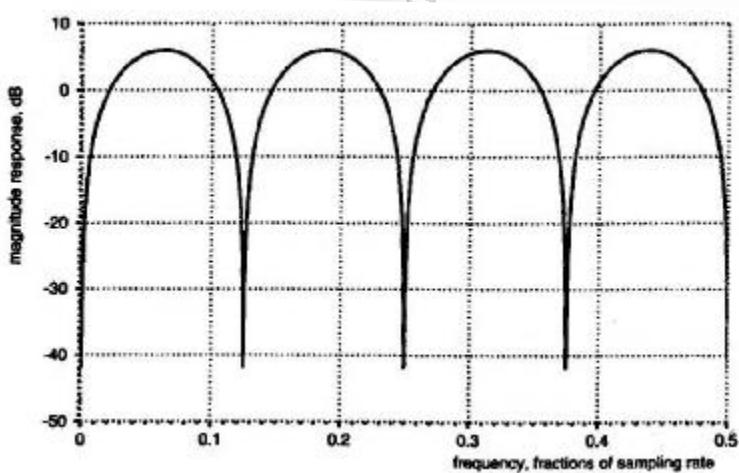
Στο σχήμα 2.2 [13], φαίνεται μια περίπτωση όπου το αρχικό σήμα καθυστερεί κατά 8 δείγματα, οπότε έχουμε 8 μηδενικά (zeroes) στο μηχανικό επίπεδο. Προφανώς όσο το R πλησιάζει την μονάδα, τόσο πιο κοντά στους μηνιδιαίους κύκλους θα είναι οι μηδενικοί, και έπειτα η μέτρη της χιδριμοής οιχεασήμων των φίλτρου θα είναι πολύ μικρό για συχνότητες γενονικές με αυτά τα σημεία μηδενισμόν της συνάρτησης μεταφοράς του. Με όλα λόγια για τις συχνότητες $f_k = 2kf_N/L$, (όπου $k = 0, \dots, L/2$ και $f_N = f_s/2$ η συχνότητα Nyquist), το μέτρο της απόκρισης των φίλτρου θα είναι κοντά στο 0 (με δεδομένο ότι το R είναι πολύ κοντά στο 1). Το γεγονός αυτό φαίνεται στο σχήμα 2.3 [13], όπου υπορει κάποιος να καταλάβει και τον λόγο για τον οποίο ευ φάλ. ρο αυτό υπομένειοι "Comb Filter". Αφού η αισθητική ουχηνούς αν τους έχει την μάρφη χρένιας. Στο παράδειγμα αυτό επειδή το $R=0.999$, η απόκριση συχνοτήτων του φίλτρου είναι -12 db για τις συχνότητες $f_k = kf_N/4$ με $k = 0, 1, 2, 3, 4$, έχουμε δηλαδή εξασθένηση κατά 125 φορές ($|H(ak)| = 0.008$).

Αν θέλουμε να εξετάσουμε το μέτρο της απόκρισης συχνοτήτων του φίλτρου αυτού, σε σχέση με τις παραμέτρους τ , g , μπορούμε να διακρίνουμε δύο περιπτώσεις ως προς το πρόσημο του g .

- Εάν το $g > 0$, το φίλτρο εξασθενεί με τον παράγοντα $1 - |g|$ όλες τις συχνότητες $f_k = kf_N/L$, όπου k περιττός.
- Εάν το $g < 0$, το φίλτρο εξασθενεί με τον παράγοντα $1 - |g|$ όλες τις συχνότητες που είναι ακέραια πολλαπλάσια του $1/\tau$, δηλαδή τις συχνότητες $f_k = kf_s/L$, όπου $k \in \mathbb{N}$.
- Και στις δύο περιπτώσεις το - εξαρτώμενο από την συχνότητα - κέρδος του φίλτρου, βρίσκεται ανάμεσα στις τιμές $1 - |g|$ και $1 + |g|$. Τούτο ο αρμαίνει όμως η μεγοληνεύηση δυνατή ή ανίχνια η οποία θα έχουμε για $|g| < 1$, είναι δύο φορές, δηλαδή 6 db.



Σχήμα 2.2: Οι οκτώ μηχανικές ρίζες ενός Feedforward Comb φίλτρου, ισοπέχων μεταξύ τους και βρίσκονται σε κίνηση οκτών $R < 1$

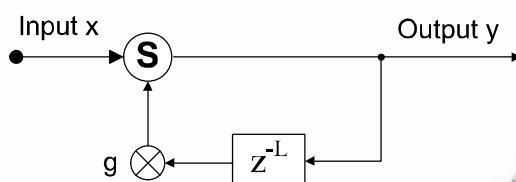


Σχήμα 2.3: Απόκριση συχνοτήτων ενός Feedforward Comb φίλτρου με 8 μηχανικές ρίζες, στην περίπτωση που $R=0.999$

Μετά από την προηγούμενη ανάλυση, διαπιστώνουμε πως η επίδραση του φίλτρου αυτού στο αρχικό σήμα είναι εξίσου σημαντική τόσο στο πεδίο του χρόνου, όσο και στο πεδίο των συχνοτήτων. Ανάλογα με το μέγευμα: για της καθυστέρησης L , μπορούμε να εκτιμήσουμε την επίδραση του φίλτρου εξειδών, εις την μαζί την άλλη αναπεράσταση. Αν δηλαδή το L είναι λίγα δείγματα, προφανές δεν μπορούμε να καταλάβουμε κάποια καθυστέρηση στο σήμα, δεδομένου ότι το αυτό μπορεί να διακρίνεται δύο ή όχι πάνω αν απέχουν χρονικά τουλάχιστον 1/10 sec. Έχουμε όμως αισθητή διαφορά στην χροιά του ήχου, αφού όπως ειδαμε αλλάζει δραστικά το περιεχόμενο των συχνοτήτων του σήματος. Από την άλλη, αν το L είναι μεγάλω, το ανθρώπινο αυτό καταλαβαίνει την διαφορά που συντελείται στο πεδίο του χρόνου, ως καθυστέρηση του αρχικού σήματος (echo), ενώ δεν μπορεί να διακρίνει την άλλαγή στο πεδίο των συχνοτήτων, αφού ωι συχνότητες που εξασθενούν είναι στην περιπτωση αυτή πολύ κοντά μεταξύ τους.

Να σημειώσουμε πως στην ακραία περίπτωση που $L=1$ δείγμα, το φίλτρο μας για $g > 0$ είναι ένα βαθύ περικτό φίλτρο (LPF), ενώ για $g < 0$ είναι ένα εψηπηρωτό φίλτρο (HPF). Τέλος, να ονταρέρημε πως το θίλτρο οιτόνο ανήκει στην κατηγορία των FIR (Finite Impulse Response) φίλτρων.

2.2.2 Feedback Comb Filter



Σχήμα 2.4: Διάγραμμα ρυθήσεως σήματος για ένα Feedback φίλτρο.

Όπως ειδαμε στην προηγούμενη ενότητα το Feedforward Comb φίλτρο περιγράφεται από την εξισώση 2.1. Για φίλτρο ωι πιο κοντά διαφοραποιησι ιαρελόδηνε δειγματα του σήματος εισόδου x_{t-L} , και για αυτόν τον λόγο ανήκει στην κατηγορία των feedforward φίλτρων. Ας θεωρήσουμε τώρα ένα φίλτρο σαν το προηγούμενο με την διαφορά όμως ότι αυτό θα χρησιμοποιεί ιαρελόδηνα δειγματα των οιήματος εξόδου y_{t-L} αντί για x_{t-L} , ώπως φαίνεται στο σχήμα 2.4. Νατο οτι $g = R^L > 0$. Η εξισώση που περιγγάζει το φίλτρο μας θα είναι,

$$y_t = x_t + R^L y_{t-L} \quad (2.3)$$

Το φίλτρο αυτό το ονομάζουμε "Feedback Comb" και είναι ένα φίλτρο με ανάδραση (feedback filter). Η συνάρτηση μεταφοράς του θα είναι:

$$H(z) = \frac{1}{1 - R^L z^{-L}} = \frac{z^L}{z^L - R^L} \quad (2.4)$$

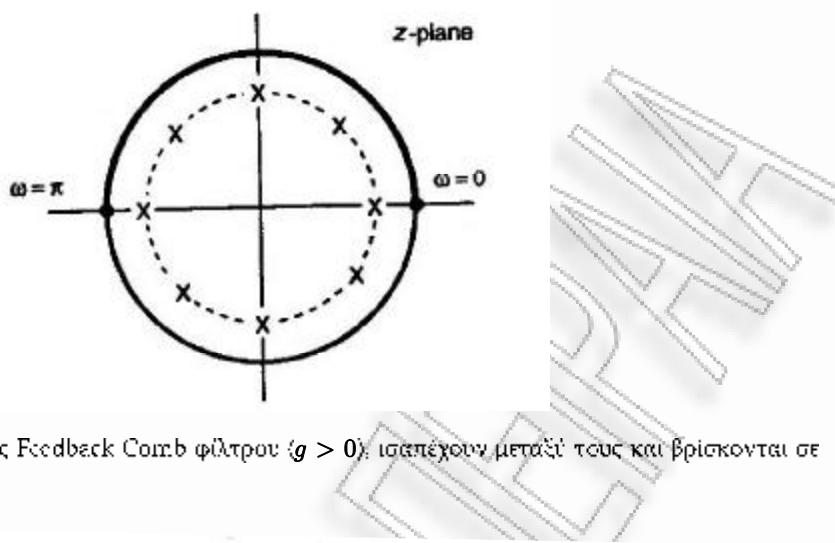
Παρατηρώντας τις σχέσεις 2.2 και 2.4, παρετηρούμε πως η συνάρτηση μεταφοράς αυτού του (feedback) φίλτρου είναι η αντίστροφη αυτής του χαρακτηρίζει το (feedforward) φίλτρο που εξετάσαμε στην προηγούμενη ενότητα. Συνεπώς το ίδιο ακριβώς θα σχίνει και για τις μέτρα της απόκρισης συχνοτήτων του. Συνέπεια αυτού, είναι το γεγονός πως αν έγα σήμα περάσει διαδοχικά από τα δύο αυτά φίλτρα (με υποιαδήποτε σειρά), θα μείνει άθικτο, αφού τα δύο φίλτρα θα ολληλοεξιδετερωθύν [13].

Στο σχήμα 2.5 [13], 3λέπομε τους πόλους του φίλτρου για $L = 8$, οι οποίοι ωι γνωστάν αποτελούν τις ρίζες του παρανομαστή της συνάρτησης μεταφοράς (εξισώση 2.4). Είναι φανερό πως αυτοί βρίσκονται ακριβώς στις ίδιες θέσεις με τα ζερος του Feedforward comb φίλτρου της προηγούμενης ενότητας (σχήμα 2.2), δηλαδή πάνω σε κύκλο ακτίνας R .

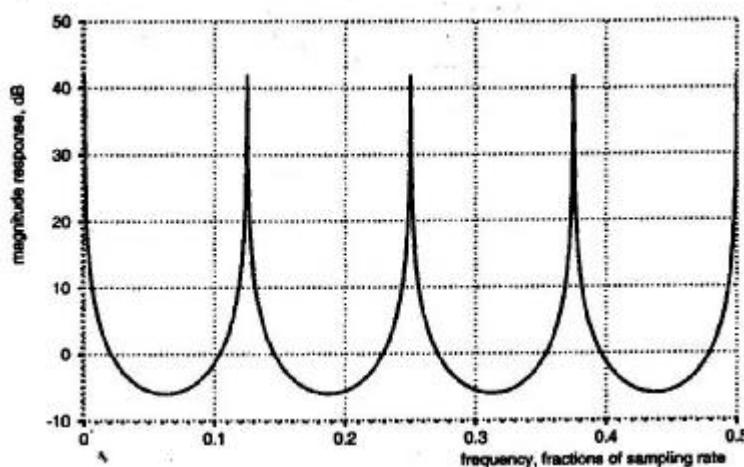
Οστοι αφορά την γραφική παράσταση του μέτρου της απόκρισης συχνοτήτων, είναι η αντίστροφη αυτής που χαρακτηρίζει το "Feedforward Comb" φίλτρο της προηγούμενης επονεύτητας, ώπως φαίνεται στο σχήμα 2.6 [13], για $L = 8$. Μη όλα λύγια αν περιστρέψουμε κατά 180° το σχήμα 2.3, θα πάρουμε την γραφική παράσταση του σήματος 2.6. Εποι τώρα για γραφική παράσταση του μέτρου της απόκρησης συχνοτητων, αποτελείται από "έξυγκωματα" (resonances peaks) των οποίων η οξύτητα των είναι. τόσο μεγαλύτερη όσο το $|g| > 1$. Κάθε ένα τέτοιο έξυγκωμα αντιστοιχεί σε ένα ζευγάρι συζεγών μηχανικών πόλων.

Στο σημείο αυτό πρέπει να αναφερθεί πως το "Comb" φίλτρο που εξετάζουμε, έχει κρουστική απόκριση (Impulse Response) με άπειρους όρους. Το φίλτρο δηλαδή αυτό σε κανδιδαστολή με εκείνο της προηγούμενης υποκατητητας, ανήκει στην κατηγορία των IIR (Infinite Impulse Response) φίλτρων (βλ. σχήμα 2.7). Είναι πολύ εύκολο να δει κανείς πως προκειμένου το φίλτρο να είναι, εις ταύθες θα πρέπει να ισχύει τη σχέση $|g| <= 1$, ειδώλως το σήμα εξόδου θα μεγαλώνει. στις νεχώνες χωρίς όριο.

Εξετάζοντας την κρουστική απόκριση του φίλτρου, βλέπουμε ότι αυτή ομοιάζει με την κρουστική απόκριση που θα παίρναμε για έναν χώρο μεταξύ δύο τείχων, όπου το ακουστικό κέντρο γίνεται ολοένα και πιο αδύνατο μετά την κάθε ανδικοστο. Η καθημερινή ακουστική εκρηκτής : τον χρόνο πολλά κάνει το εριθωιού εκθετικές (round trip delay). Το κέρδος g καθορίζει τον



Σχήμα 2.5: Οι οκτώ πόλοι ενός Feedback Coupé φίλτρου ($g > 0$), ισαπέχουν μεταξύ τους και βρίσκονται σε κύριο ακτίνας $R < 1$



Σχήμα 2.6: Απόκριση οπιχνού ήτιαν ενός Feedback Coupé φίλτρου με 8 πόλοι, μετηνεργοποιημένο, $R = 0.999$ και $g > 0$

χρόνο αντήχησης (βλ. ενότητα 3.1). Άν θέλουμε να είμαστε περισσότερο ακριβείς μπορούμε να πούμε πως το "Feedback Coupé" φίλτρο με κέρδος $g > 0$ και καθυστέρηση L δείγματα εξασφαλίζει την ηχητική συμπεριφορά ενός κυλινδρικού σωλήνα, όπου και τα δύο του άκρα είναι είτε κλειστά, είτε ανοικτά [13].

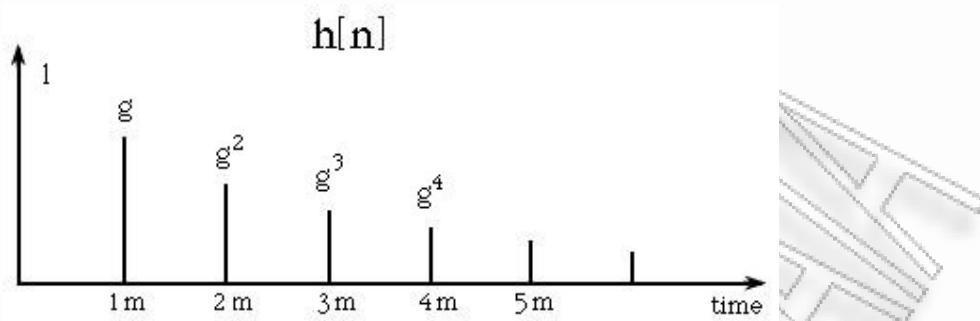
Σύμφωνα με την ανάλυση που κάνουμε είναι προφανές πως το - εξαρτώμενο από την συχνότητα - κέρδος στη φίλτρου βρίσκεται μεταξύ $\frac{1}{1+|g|}$ και $\frac{1}{|g|}$: σημείες οι οποίες είναι πολύ μεγαλύτερη στο g πλησία του 1.⁷ Προκειμένου να αντιμετωπιστεί το φαινόμενο αυτό, για περιοδικά σήματα, μπορούμε να εξασθενήσουμε το σήμα εισόδου με τον παράγοντα $c = 1 - |g|$, εξασφαλίζοντας ότι δεν θα συμβεί υπερφόρτωση [14].

Άς εξετάσουμε τώρα την περίπτωση που το $g = -R^L < 0$. Η συνάρτηση μεταφοράς του φίλτρου θα είναι,

$$\mathcal{H}(z) = \frac{1}{1 + R^L z^{-L}} = \frac{z^L}{z^L + R^L}$$

Οι πόλοι αυτού του φίλτρου είναι ίδιοι με αυτούς του θα παίρναμε για $g > 0$, αν τους μετατοπίσσει κατά γωνία π/L πάνω στον μηαδικό κύριο ακτίνας R . Επίσης οι πόλοι αυτοί είναι όλοι περιττές αριθμοτικές της λεμελικώδους οπιχνού ήτιας π/L . Να ομοιοποιήσεις η αυτή η είναι τέλος, στο φίλτρο - με αρνητική κέρδης ανόδρυτος και με καθυστέρηση L δείγματα - εξασφαλίζει έναν κυλινδρικό σωλήνα, με ανοιχτό το ένα του άκρο και κλειστό το

⁷ Τώρα προφανές ότι αυτό ισχύει για μικρές τιμές του L , όπως το ανθρωπινό αισθητήριο της αστρικής θάλασσας αντιληφθεί τις αλλοιώσεις στο πεδίο των γηών.



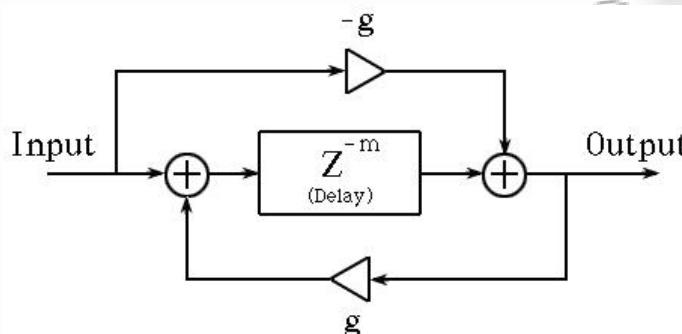
Σχήμα 2.7: Κρυστική Απόκριση ενός Feedback Comb φίλτρου. Το feedback gain είναι g και έχουμε καθυστέρηση κατά m δείγματα.

αλλο. Το γεγονός δει ότι η περίπτωση αυτής έχουμε μόνο περισσεις αρμόνικες μικρούς θεμελιώδους ωχανότητας, εξηγεί και τον ιδιαίτερο τύχο των πνευστών οργάνων [13].



2.2.3 All-Pass Filter

Ένα φίλτρο All-Pass έχει την μοναδική ιδιότητα να διατηρεί ανέπαφο (σταθερό) το μέτρο της απόκρισης συχνότητών του για όλες τις συχνότητες, υπότι πάλι ότι συχνότητες περνούν από αυτό με το ίδιο βάρος. Αιτιολογείται αυτού ότι είναι η μηνιάρχεια "χρωματισμών" του σήματος.² Η εξισωση του δίνεται στην έπειτα φίλτρο είναι η: $y_t = -gx_t + x_{t-m} + gy_{t-m}$, όπου τη είναι η καθυστέρηση σε αριθμό δειγμάτων. Στο σχήμα 2.8 βλέπουμε το διάγραμμα ροής σήματος για ένα All-Pass φίλτρο, όπου είναι φανερή η υιούση της μεθόδου feedback comb φίλτρο στο οποίο έχουμε προσθέσει ένα feedforward path με αρνητικό gain $-g$.



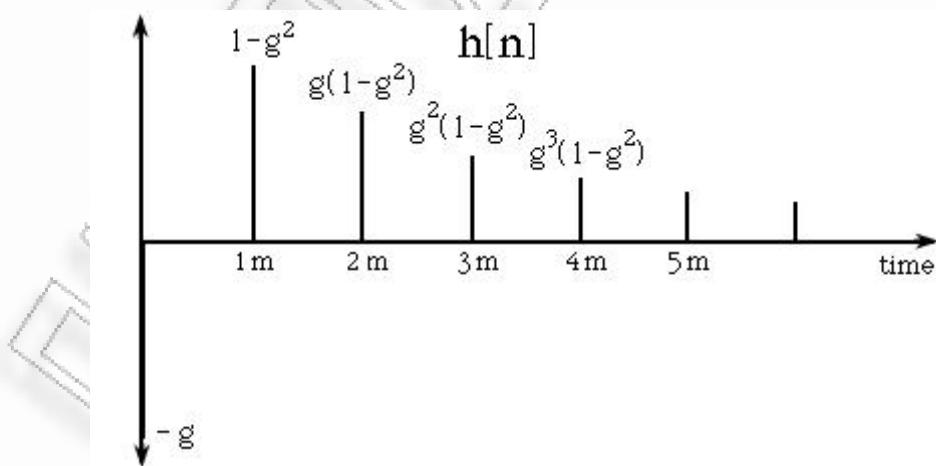
Σχήμα 2.8: Διάγραμμα ροής σήματος για ένα All-Pass φίλτρο.

Στο σχήμα 2.9 φαίνεται η κρουστική απόκρισης ενός All-Pass φίλτρου. Απ' αυτήν είναι φανερό πως το φίλτρο αποτελεί διληνιόν να χρησιμοποιεί για να εξισώσει τις ροές σε όλες τις συχνότητες. Το αντίθετο σε ένα διωμάτιο, κατά την υλωποίηση ενός συστήματος τεχνητής αντηχησης.

Η συνάρτηση μεταφοράς ενός All-Pass φίλτρου πρώτης τάξης είναι η,

$$H(z) = \frac{1 - \bar{a}z}{z - a}$$

όπου $\bar{a} \in \mathbb{C}$, ο συνιγής μιγαδικός του $a \in \mathbb{C}$. Βλέπουμε λοιπόν πως έχουμε έναν πόλω στην θέση $z = a$ και έναν ςτρο στην θέση $z = 1/\bar{a}$. Αυτή η σχέση που ιπτάρχει μεταξύ του πόλου και του ςτρο είναι και η αιτία που περνούν όλες οι υγινούσσεις ανελημμάτων.



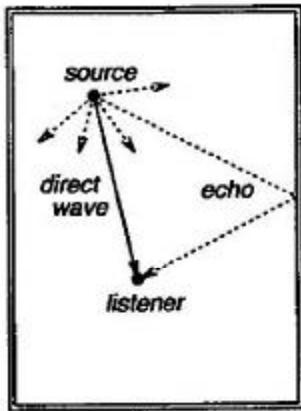
Σχήμα 2.9: Κρουστική απόκριση για ένα All-Pass φίλτρο πρώτης τάξης. Η καθυστέρηση είναι ίση προς τη δειγματα.

² Τούτο ισχύει εάν η καθυστέρηση είναι σημαντικά μικρότερη από τον χρόνο ολοσδύρωσης των αυτοφ. περίπου 10 ms [14]

Κεφάλαιο 3

Αντήχηση (Reverb)

3.1 Φυσική Αντήχηση

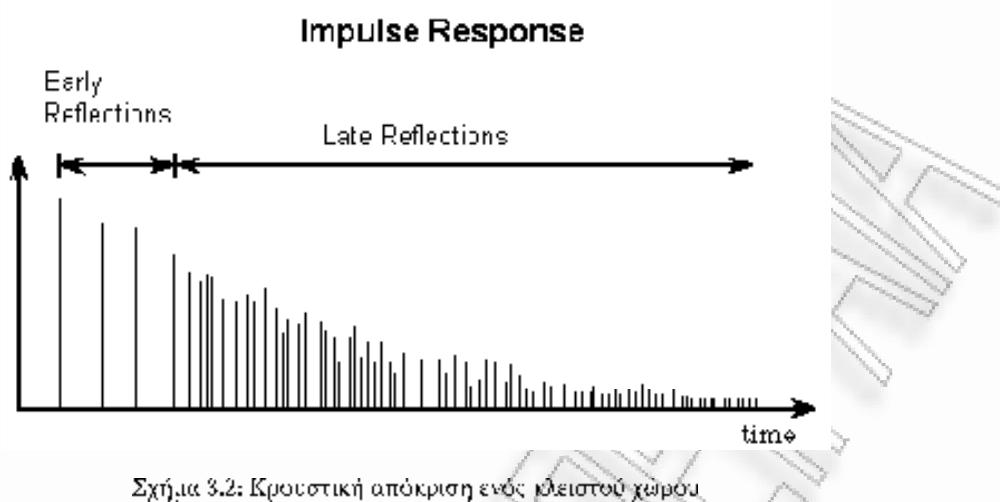


Σχήμα 3.1: Το φαινόμενο της φυσικής αντήχησης σε έναν κλειστό χώρο, προκαλείται από την υπέρθεση πολλών ανακλώμενων κύματων. Εδώ φτινεται μένουν ένα ανακλώμενο κύμα.

να εξαιλώνονται να ανακλώνται και για αισιορροφώνται με αλημένο ρυθμό, ο οποίος συνεχώς με αβάλλεται. Αυτό γίνεται από πρεμένες φορές και τέλον δεν ζεχωρίζουμε μεμονωμένες ανακλάσεις, αλλά μια συμπαγή και ομοιογενή αντήχηση, η οποία σταθικά χάνει την ενέργειά της και σβήνει. Πρέπει να σημειωθεί πως αυτές οι "συμπαγείς" ανακλάσεις (Late Reflections) είναι περισσότερο τυχαίες και σχετίζονται με πολύπλοκο τρόπο με τα φυσικά χαρακτηριστικά του χώρου. Ο χρόνος που περνάει μέχρι η ένταση της ομοιογενούς αυτής αντήχησης να μειωθεί κατά 1/1000 (60 dB) ονομάζεται Χρόνος Αντήχησης (Reverberation time: T_{60}). Εγδικτικά αναφέρονται μερικές ζημές για γεμάτες αίθουσες:[1]

- Symphony Hall (Βοστώνη) : 1.8 sec
- Θιλαρμονική Βερολίνου : 1.9 sec
- Σκάλος Μ λάχανη : 1.2 sec

Μια άδεια αίθουσα έχει σαφώς μικρότερο συντελεστή απορρόφησης και οι παραπάνω τιμές σχεδόν διπλασιάζονται. Ήδη ως ένας μέτρος χώρος έχει χριστού αντήχησης που ξεκινάει από λίγα δεκάνα του δειπεριλεπτού και φτάνει περίπου στο δευτερόλεπτο.



Σχήμα 3.2: Κρουστική απόκριση ενός μειούμενου χώρου

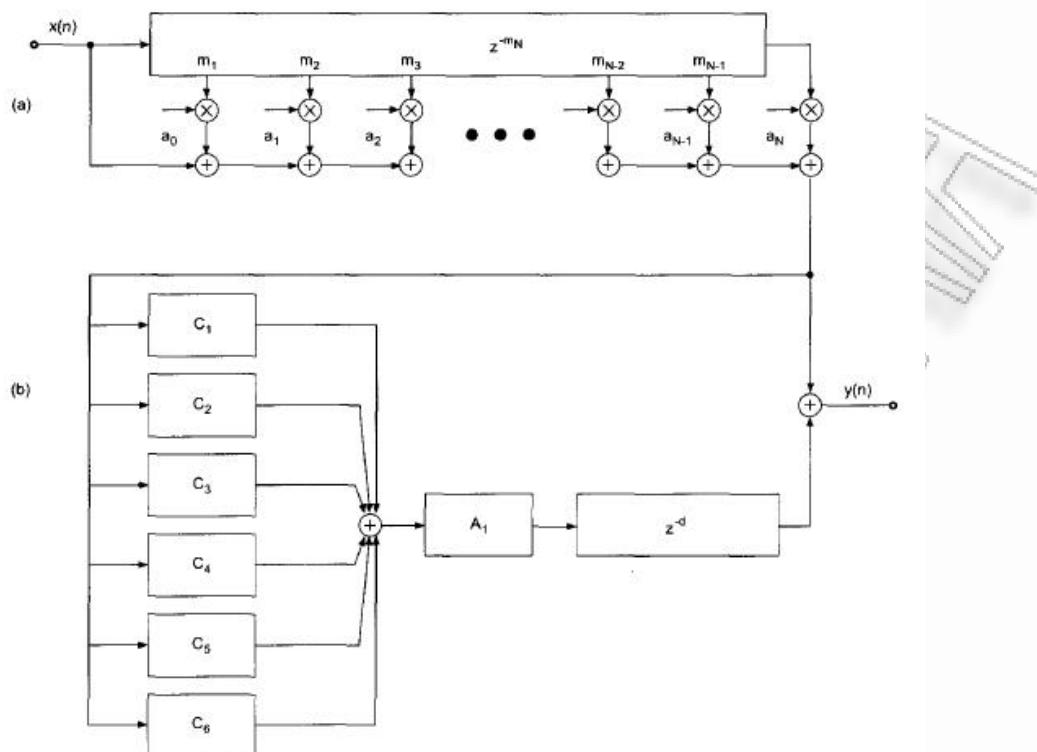
Μέχρι στιγμής εξετάσαμε την βασική δυναμική συμπειφορά της αντήχησης, πώς μας δίνει ακουστικές πληροφορίες για το μέγεθος του χώρου. Εμεις όμως, πέρα από το μέγεθος του χώρου θέλουμε να ζέρουμε και εάν ένας χώρος έχει ήχο μειούμενο ή λαμπτερό (ανάλογα με τα υλικά από τα οποία είναι κτισμένος) και αν είναι πολύτλοκα διαμημένως. Η αντήχηση μας δίνει ευτέλεια τις πληροφορίες ανάλογα με το πόσο πικνή είναι και το πόσο γρήγορα εξασθενούν οι υψηλές συχνότητες και κατ' επέκταση τα επιμέρους φάσματα. Έτσι υλικά ύπιστα, τούβλα, ζέλια, και πλακάκια αντιτίθενται στις υψηλές ωψηνότητες με αισιούλεομά να έχουμε αύξηση του χρόνου αντήχησης. Αντίθετα "εντικάλμενα" με μεγάλο συντελεστή απορρούφησης, όπως κουρτίνες, χαλιά ή άνθρωποι, μειώνουν τον χρόνο αντήχησης. Επίσης δωμάτια μεγάλων διαστάσεων έχουν την τάση για μεγάλους χρόνους αντήχησης, αφού κατά μέσον όρο τα ηχητικά κύματα διανύουν μεγαλύτερες αποστάσεις μεταξύ διαδοχικών ανακλάσεων. Τέλος να σημειωσουμε πως ο αέρας σε ένα δωμάτιο επίσης συντελεί στην εξαυξενίση των ηχητικών κυμάτων, λειώνοντας τον χρόνο αντήχησης. Οι συγχρόνιες ποιητικές πληροφορίες που παρέχουν τα περισσότερα είναι οι υψηλές, γεγονός πως μας οδηγεί στην χρήση βαθυπερατών φίλτρων κατά την υλοποίηση ενός συστήματος τεχνητής αντήχησης.

3.2 Ψηφιακά συστήματα Τεχνητής Αντήχησης

Η βασική δυμή στην ωποία στηρίζεται ένα ψηφιακό σύστημα τεχνητής αντήχησης είναι το Feedback Comb φίλτρο που εξετάσαμε αναλυτικά στην υποενότητα 2.2.2. Πράγματι, ας κάνουμε την παραδοχή ότι η ηχώ αποτελείται από επαναλαμβανόμενες "εκδόσεις" του αρχικού ήχου, κάθε μια από τις οποίες φθάνει στον ακρωτήρι μετά από ταχθροίσμένο σταθερό χρόνο σε σχέση με την προηγούμενη, και επιπλέον εξασθενημένη ως προς το ιώσιος: η έκδοση φύρα κάτια $g < 1$. Αν δεχιούμε δόλια τα παραπέντε παραπομπές μια αιλουροτυμένη μορφή ενός συστήματος τεχνητής αντήχησης, με κρουστική απόκριση ίδια με αυτήν ενός Feedback comb φίλτρου (βλ. σχήμα 2.7).

Πόστε οιώς πρέπει να είναι η καθυστέρηση (σε milliseconds) για ένα Feedback Comb φίλτρο, προκειμένου να έχουμε έστω μια χοντρή προσδομή/ώση της συμπειφοράς ενός συνθησμένου δωματίου. Ξακούστηκε πρώτη φορά το 1972, στην οικίσιο εξομπούλουμε έναν χώρο που περιορίζεται στο δέκα μόνον τοίχους. Εαν λοιπόν θεωρήσουμε την απόσταση που διανύει ένα ηχητικό κύμα μέχρι να επιστρέψει στην πηγή και υφιστάμενο 2 ανακλάσεις, γύρω στα 20 μέτρα, ο χρόνος που θα απαιτηθεί θα είναι ίσος προς $delay = 20/c$, όπου $c = 344 \text{ m/sec}$, είναι η ταχύτητα διάδοσης του ήχου στον αέρα. Η τιμή που προκύπτει είναι περίπου 60 msec . Η αντίστοιχη θεμελιώδης συχνότητα αντήχησης για ένα τέτοιο "δωμάτιο" θα είναι $f_0 = 1/delay = 17 \text{ Hz}$ [13].

Αν θέλουμε να δούμε τα οιμεία που υποτείρει η χρήση ενός μηνιαίου feed-back comb φίλτρου, για την εξομοιωση, ενός διωματίου, δεν έχουμε παρά να συγκρίνουμε τις κρουστικές αποκρίσεις τους, όπως κυρίως δύσκολα στα σχήματα 3.2 και 2.7. Είναι φανερό πως σε ένα πραγματικό δωμάτιο, ο ρυθμός που επιστρέφουν οι ανακλάσεις δεν είναι σταθερός (όπως στο Feedback Comb) αλλά αλλάζει με την πάροδο του χρόνου. Τέλος ένα άλλο θέμα έχει να κάνει με την χρονική διαφορά που έχουν τα κύματα που φτάνουν στα δύο αυτά μέρη. Η πράξη μένει να τεντούμε στην αντήχηση, η οποία πρέπει να είναι ώστε το διμετρίων περισσότερο ανεξάρτητη ή με άλλα λόγια θα πρέπει να ακολουθούν διαφορετικές διαδρομές για το κάθε αυτό.



Σχήμα 3.3: Δομή ενύς δημιουργούσας αυτοκάτιανος τεχνητής αναζήτησης, από τον James Moorer.

διανύοντας διαφορετικές αποστάσεις.

Από τα παραπάνω είναι πρυτανιές πως ένα απλό Feedback Comb φίλτρο προσεγγίζει πολὺ χοντρικά την πηγητική συμπεριφορά ενός δικαίων. Γενικά είναι απαραίτητος ο συνδυασμός πολλών φίλτρων για να έχουμε κάποιο ρεαλιστικό αποτέλεσμα. Από τις μέχρι τώρα προσπάθειες έχει φανεί πως το πρόβλημα αυτού δεν λύνεται ολογραμμικά, αφού πολλές επιτυχημένες προσπάθειες βασίστηκαν σε πλήθος δυκιών (trial and error) και σε εμπνεύσεις των έρευνηών, δικαιώνοντας αυτούς που υποστηρίζουν πως η υλοποίηση ενός υψηλής πιστότητης συστήματος τεχνητής αντήχησης, είναι περισσότερο τέχνη παρέ επιστήμη. Μια τέτοια προσπάθεια με πολύ καλά αποτέλεσμα περιγράφεται σε ένα πολύ γνωστό άρθρο του James Moorer [8], η οποία συνδυάζει όπως θα δούμε διάφορα Comb και All-Pass φίλτρα για να πετύχει τον στόχο της.

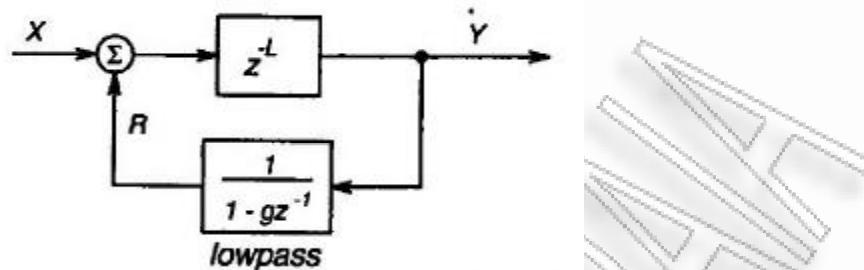
Στο σχήμα 3.3 [14], βλέπουμε την δυοή που προτείνει ο James Moorer για ένα σύστημα τεχνητής αντήχησης. Το τμήμα (a) είναι ουσιαστικά μια γραμμή καθυστέρησης με N το πλήθος εξόδους, όπου παίρνουμε σε διάφορα σημεία της, καθυστέρημένες εκδόσεις των αρχικών σήματος τις οποίες και αθροίζουμε (terped delay line). Με τον τρόπο αυτό δημιουργούνται τις πρώτες ανακλάσεις που περιγράφαμε στην προηγούμενη ενότητα και αυτοί ειδικές αποτελούνται από την δημιουργία των συμπεριγόνων ανακλάσεων (Late Reflections). Να σημειώσουμε πως η γραμμή καθυστέρησης των d δειγμάτων στην έξοδο του τμήματος (a), υπάρχει προκειμένου ότι πρώτες ανακλάσεις να φτάσουν χρονικά πριν από τις συμπεριγόνες που παράγει το τμήμα (b).

Η δυοή που προτείνει ο Moorer για το diffuse reverberator συνίσταται από έξι διαφορετικά Feedback Comb φίλτρα εν παραλλήλω, ακολουθούμενα από ένα All-Pass φίλτρο. Κάθε ένα από τα έξι αυτά Comb φίλτρα περιέχει και ένα απόλυτο (με έναν μόνο πόλο) ζεύξιπεροτό φίλτρο, όπως φαίνεται στο σχήμα 3.4 [14]. Με τον τρόπο αυτό το κέρδος της ανάρρασης κάθε Feedback Comb φίλτρου, δεν είναι το ίδιο για όλες τις συχνότητες, με αποτέλεσμα να εξαλείφεται ο εγγενής "μεταλλικός ήχος"² του φίλτρου αυτού.

Προκειμένου το σύστημα να λειτουργήσει ερθά, θα πρέπει να εκλεγούν με προσοχή οι διάφορες παράμετροι

¹ Αυτός είναι και ο λόγος που οι αίθουσες μετακόκτητης ήχου φιλοτείρεν τις με αποτέλεσμα τις πρώτες ανακλάσεις να φιλοτείρουν τις ακούσιες πολλών πολλών ακριβοτήτα σε διαφορετικές χρήσεις για το κάθισμα από την ανακλάσης από τις πραγματικές από την πλευρά των διαφορετικών πολλών πολλών αποτελεσμάτων από την ακριβεστή.

² Μια ελήγηση για την αισθηση του "μεταλλικού" ήχου που παράγεται από ένα απλό Comb φίλτρο, ανατο τη γεγονός της υπερβολικής ενίσχυσης των μηχανικών συγκυμήσεων της συμπεριγόνης σε βάρος των ψημάτων.



Σχήμα 3.4: Ένα Comb φίλτρο που περιέχει στο feed back loop ένα απλό βαθυπερατό φίλτρο, προσομοιώνει την εξασθένηση των υψηλών συχνοτήτων που υφίσταται ο ήχος κατά την διάδυσή του στον αέρα.

των φίλτρων που το απαρτίζουν. Ο Μουρτζ λοιπόν στο άρθρο του προτείνει σχετικά με το All-Pass φίλτρο, μια καθυστέρηση γύρω στα 6 πις και για παραμέτρο α την πραγματική τιμή $a=0.7$. Όσον αφορά τα έξι Comb φίλτρα, οι καθυστέρησεις θα πρέπει να βρίσκονται μέσα στο διάστημα από 20 έως 80 πις, κα. επιπλέον οι αντίστυχες τιμές τους σε αριθμό δειγμάτων πρέπει να είναι αριθμοί (ή να μην διαρρύνται μεταξύ τους). Με τον τρόπο αυτό μειώνεται η υπέρθεση των αντηχήσεων στην κρυσταλλική απόκριση του συστήματος. Τέλος η εκλογή την παραμέτρων g και R για κάθε βαθυπερατό φίλτρο (βλ. σχήμα 3.4) παίζει πολλά σπουδαίο ρόλο και μια επιπόλαιο εκτίμηση μπορεί καταστήσει όλο το σύστημα ασταθές [13]. Στην πράξη οι τιμές για τα R_i καθορίζουν τον χρύσον αντηχησης, T_{60} : ενώ τα κέρδη g_i για κάθε βαθυπερατό φίλτρο, εξαρτώνται από παράγοντες όπως, η συχνότητα δειγματοληψίας, η καθυστέρηση σε δείγματα L , καθώς και η υγρασία, η πίεση και η θερμοκρασία του χώρου που θέλουμε να εξυισιώσουμε.

Μέρος II

Σχεδίαση ενσωματωμένου συστήματος
ψηφιακού Delay-Echo

Κεφάλαιο 4

Μεθοδολογία ανάπτυξης του συστήματος

4.1 Φάσεις Ανάπτυξης

Όπως έχει αναφερθεί στο κεφάλαιο 1, η ανάπτυξη ενός ενσωματωμένου συστήματος (Embedded System) παρουσιάζει κάποιες ιδιαιτερότητες και δισκολίες σε σχέση με την ανάπτυξη λογισμικού για έναν πρωτωπατικό υπολογιστή. Με δεδομένα την ανιπερβάτη υποδομής και πόρων, θελήσαμε να σχεδιάσουμε και να υλοποιήσουμε ένα ύσο το δυνατόν αισιό ούτισμα που να δημιουργεί σε πραγματικό χρόνο το εφέ της καθυστέρησης ενός ακουστικού σήματος, όπως κάνουν πολλά τέτοια συστήματα που εκπλούσιρούν στο έμπόριο. Προκειμένου να πετύχουμε τον στόχο μας, ακολουθήσαμε το "Τενικό Μοντέλο Κύκλου Ζωής Λογισμικού" το οποίο συγκροτείται από κύκλους ανάπτυξης. Τυπικά σε κάθε κύκλο ανάπτυξης υπάρχουν οι εργασίες της σύνταξης των Προδιαγραφών - Απαιτήσεων, της Ανάλυσης, της Σχεδίασης, της Υλοποίησης και του Ελέγχου. Στην παρούσα ενύτησα δεν υπάρχει ούτε ούτε λεπτομέρως οι ώλες ιδιότητες των κύκλων εργασιών των διαφόρων Φάσεων του Τενικού Μοντέλου¹, αλλά στα πρώτα δύο κοινάτες του κύκλου ανάπτυξης, δηλαδή στις εργασίες που αφορούν τον καθορισμό των Προδιαγραφών - Απαιτήσεων και σε αυτήν της Ανάλυσης του συστήματος. Σχετικά με τις εργασίες της Σχεδίασης, της Υλοποίησης και του Ελέγχου, θα ασχοληθούμε αναλυτικά στα δύο επόμενα κεφάλαια.

Φάση “Σύλληψης της ιδέας” (Conception).

Άρχικά έπρεπε να τεθούν οι απαιτήσεις - προδιαγραφές του συστήματος μας. Στο σημείο αυτό βεβήθησε τη ανάλυση παρόμοιων ενσωματωμένων συστημάτων επεξεργασίας ήχου [10, 9]. Το φίλτρο που θα υλοποιήσουμε είναι το Feedback Comb, του σχήματος 2.4. Μια σημαντική προδιαγραφή του συστήματος είναι ο μέγιστος χρόνος καθυστέρησης, ο οποίος ελαρτάται από την διακίνηση μνήμης RAM. Μπορούμε να υποθέσουμε πως μια τιμή γύρω στα 800 μιλις επεξεργακτή για να έναι απόλο Δigital Delay.² Οι απολύτως αναγκαίοι παράμετροι ελέγχους του συστήματος, οι οποίοι καλυπτόνται από τον χρήστη μέσω δύο πιντενούμετρων, είναι ο κάθορισμός του κέρδους της (αρνητικής) ανελδρασης (Feedback gain) και ο χρόνος καθυστέρησης (Delay time).

Όσον αφορά την δομή του συστήματός μας, αυτό πρέπει να αποτελείται από δύο υποσυστήματα, ένα Αναλογικό και ένα Ψηφιακό. Η “καρδιά” των συστημάτων είναι το ψηφιακό του υποσύστημα αφού εκεί θα εφαρμοστεί κάτιοις αλγόριθμος επεξεργασίας των δειγμάτων. Χρειαζόμαστε λειτουργίας κέντρου μικροελεγκτή με την αναγκαίη ποσότητα μνήμης RAM (εσωτερική ή εξωτερική) για να λειτουργήσει ο αλγόριθμος. Επίσης χρειαζόμαστε υπωδήμηση δύο μετατροπές ADC (Analog to Digital Converter) και DAC (Digital to Analog Converter), είτε ως ξεχωριστά chips, είτε ενσωματωμένους μέσα στον μικροελεγκτή. Επιπλέον είναι απαραίτητη η υπαρχή κάποιας ιαρδών πλατφόρμας προγραμματισμού για τον μικροελεγκτή που θα επλέξουμε, προκειμένου να τού ψηφιακά προσαρμόσουμε χρησιμοποιώντας κάποια γλώσσα προγραμματισμού. Σχετικά με τό αναλογικό υποσύστημα, αυτό θα πρέπει οπωσδήποτε να περιέχει δύο βαθυπερκτέ (Low Pass) φίλτρα όμοια μεταξύ τους. Το πρώτο θα χρησιμοποιηθεί ως anti-aliasing φίλτρο πριν τον αναλογικό σήμα οδηγηθεί στον A-D μετατροπέα, ενώ μέσω του δεύτερου φίλτρου θα πρέπει να περάσει η έξοδος του D-A μετατροπέα, προκειμένου να εξαλεγχθούν οι ανεπιθύμητες συχνότητες που πρωτεύουν από την δειγματοληφθία.

¹ Κατερίνη Φάση συντροφοποίησης συστήματος που εργάζεται σχετικά με την παραγωγή της επίπειρης καπνίσματος στην Ελλάδα.

² Το γενικός της όριτης πιθανότητας του ηχείου: γράψουν καθημετέλη πορσή με το ηχείο στην διαδίκτυο μνήμης σε πωλητικό με την καθετή τιμή του τιμέων της μνήμης RAM τα τέλευτα δύο χρόνια, έχει αλληγορηθεί σε Delay Unit με μέγιστο χρόνο από 2 sec. Ωπός συμβαίνει με το μοντέλο DDC της Bosch.

Από την προηγούμενη ανάλυση προκύπτει ότι υπάρχουν πολλές επιλογές που έπρεπε να γίνουν, οι οποίες δύνανται στους περιορισμούς που αναφέρθησαν και που είναι, αφενός μεν να κρατηθεί χαμηλό το κδούτος κινήσης των υλικών και αφενέροι η δυνατότητα να μπορεί να κατασκευαστεί ως μικρός. Ως από εμάς, εύκολα και με ερασιτεχνικές εγγαλεία. Η αναγκαιότητα για χαμηλό κόστος του προϊστεται στην αγορά μιας πλατφόρμας ανάπτυξης που διαθέτει η υποδοχή DIP επεξεργαστή, η οποία θα είχε πάνω της όλα τα περιφερειακά, ADC, DAC, Audio In και Audio Out. Έτσι περιορίσαμε την επιλογή μας σε εγναντιμωνάγνο φθηνό μικροελεγκτή, ενώ την εντελώς απαραίτητη πλατφόρμα προγραμματισμού του, θα την κατασκευάσαμε εμείς αγοράζοντας τα αναγκαία εξαρτήματα.⁴

Ο δεύτερη σημαντική που αφορούσε την κατασκευή του πρωτότυπου από εμάς, είχε ως συνέπεια τον περιορισμό της επιλογής μας για όλα τα υποφήφια ολοκληρωμένα (chips) των συστήματος, σε chips τύπου DIP (Dual In Line Package), η έπαρξη των οποίων στις μέρες μας είναι όλο και πιο σπάνια.⁴

Φάση Σχεδιασμού (Planning)

Κατά την φάση αυτή έπρεπε να γίνει η εισιτογή των ολοκληρωμένων που θα χρειαστούν για το προκειμένο να γίνουν οι απαραίτητες παραγγελίες στους προμηθευτές. Όσων αψούρα για την καρδιά του συστήματος μας που είναι ο μικροελεγκτής, καταλήξαμε στο καταπληκτικό Propeller chip της εταιρίας Parallax, κυρίως γιατί είναι ο μοναδικός μικροελεγκτής που έχει ενσωματωμένη 32Kbytes στατική μνήμη RAM, και, επιπλέον παρέγεται σε συσκευασία 10Pin DIP. Το κόστος του ολοκληρωμένου αυτού ήταν γύρω στα 15€, το οποίο είναι πραγματικά μικρό για τις εξαιρετικές του δυνατότητες.

Να σημειώσουμε πως η εκτίμηση της αναγκαίας μνήμης RAM που απαιτείται για ένα τέτοιο σύστημα, έγινε στην φάση αυτή και υπόλογιστήκε ως εξής:

Αν υποθέσουμε ότι θα χρησιμοποιήσουμε συχνότητα δειγματοληψίας $f_s = 20 KHz$ κα. κάθε δείγμα αποθηκεύεται σε ένα Ram cell μεγέθους $k = 16 bits$, τότε προκειμένου να αποθηκεύσουμε ηχητικό σήμα διάρκειας $t = 800 ms = 0.8 sec$ χρειαζόμαστε πουστήτη μνήμης ίσης προς:

$$L = f_s k t = 256000 bits \approx 32 Kbytes$$

Σχετικά με τους δύο μετατροπείς (A-D, D-A) προτίθεμε πρόβλημα, αφού δυστυχώς το Propeller chip δεν έχει ενταγμένο ADC, ή DAC, και γενικά δεν ικανοποιούν τις αποκειματικές DIP μετατροπείς MCP3202, MCP1821 της εταιρίας Microchip Technology, για ADC και DAC αντίστοιχα. Η εταιρία Microchip Technology είχε την ευγενή καλοσύνη να μας προμηθεύσει δωρεάν δύο δείγματα της ζητήσαμε, διευκολύνοντας σε μεγάλο βαθμό την γρήγορη ανάπτυξη του πρωτότυπου. Οι προσδιαγραφές τους είναι ότι λειτουργούν με μέγιστη ανάλωση τα 12 bits ενώ η μέγιστη συχνότητα δειγματοληψίας τους ADC είναι τα 100 ksamples/sec. Και τα δύο chips χρησιμοποιούν το πρωτόκολλο επικοινωνίας SPI. Όπως θα δύτε στο τελευταίο κεφάλαιο, εκ του ηχητικού αποτελέσματος τα δύο αυτά ολοκληρωμένα δεν έχουν τίποτα να ζηλέψουν από εξειδικευμένους σε σήματα χήρους μετατροπείς.

Με το αναλογικό μέρος η κατάσταση ήταν πιο εύκολη αφού ήταν δεδομένη η χρήση τελεστικών ενισχυτών (op-amps) για την δημιουργία των δύο φίλτρων, όπου η προμήθεια τους είναι γενικά εύκολη, και με πολύ μικρό κόστος. Έτσι διαλέξαμε τον διπλό τελεστικό 5532, ο οποίος είναι δοκιμασμένος για πολλά χρήσιμα σε ηχητικές εφαρμογές με εξαιρετικές σπουδαία χαρακτηριστικά. Ο μοναδικής παραγόντης που θα απρόκειται από την εισιτογή του είναι η 5532, ήταν η χρήση κατάλληλους τρυφοδοτικών που θα μας δίνει διπολική τάση (bipolar supply) +/- 15 Volts, αφού ο τελεστικός αυτός δεν μπορεί να λειτουργήσει ικανοποιητικά με μονοπολική τάση (single supply) στα 5 Volts.

Εκτός από τα δύο φίλτρα, είναι επίσης αναγκαία η ύπαρξη εγώς τελεστικού ως input buffer στην είσοδο και ενός τελευταίου ως εξαγωγής την έξοδο, προκειμένου αφενός μεν να μπορεί συνδετεί χωρίς τοπικές στην είσοδο του εφέ, μια πηγή μεγάλης σύνθετης αντίστασης (όπως είναι η ηλεκτρική κιθάρα) και αφετέρου το πλάτων των σημάτων εισόδου και εξόδου να είναι περίπου το ίδιο. Τέλος να σημειώσουμε πως επειδή το σύστημα μας προσφέρεται για σύνδεση με ηλεκτρική κιθάρα, το εύρος συχνοτήτων του υστιστού κάτινθετον το 5 KHz.

Μετά από όλα αυτά έχουμε τον πίνακα 4.1, όπου συνοψίζουμε τις αρχικές Προδιαγραφές - Απαιτήσεις του συστήματος.

⁴ Μετά από ανατριχιαστηρικά διάστημα δροσίσατο το πιο εύκολο τύπο, καθιερώνοντας έμμεση σύστημα χωρίς αίσιωπη.

⁵ Στις μέρες μας οι πρωτοπόρους εταιρίες που παραγγέλνουν ολοκληρωμένων τυπωμάτων κινητών κινητοποιητών τέτοιοι packages όπως τα κανονικά chips που παριάζουν, με αποτέλεσμα να είναι πρέσπεια αδυνατητή η κατασκευή πρωτότυπων με περιορισμένη τρύπα.

Αρχικές Προδιαγραφές - Απαιτήσεις	
Μέγιστος Χρόνος Καθυστέρησης	800 μs
Συχνότητα θειγματοληψίας	20 KHz
Ανάλυση	12 bits
Μικροελεγκτής	Propeller chip
A-D Μετατροπέας	MCP3202 (Successive Approximation, 12 bit)
D-A Μετατροπέας	MCP1821 (Resistive String, 12 bit)
Μνήμη	32Kbytes static Ram ενσωματωμένη στο Propeller chip
Παράμετροι Ελέγχου	Delay time, feedback gain
Τάση τροφοδοσίας	+/- 15 Volts
Απόκριση Συχνοτήτων	20 Hz – 5 KHz

Πίνακας 4.1: Αρχικές απαιτήσεις-προδιαγραφές των συστήματος

Φάση "Κατασκευής" (Production).

Στην φάση αυτή αναπτύξαμε υπαδιακά τα διαφύρα ωντιστικά που θα εφεύρουν το ούδο, κατά την διάρκεια της οποίας είχαμε την τμηματική παραλαβή των υλικών. Αρχικά κατασκευάσαμε μια πλατφόρμα προγραμματισμού για το Propeller chip, μέσω των διαθέσιμων σχεδίων που έχει η εταιρία Parallax στο site της ([SerialtoPropeller.pdf](#)), χρησιμοποιώντας την σειριακή θύρα για επικοινωνία με έναν επιλόγο PC (και όχι την πιο πολύτλοκη θύρα usbt). Να σημειώσουμε πως κατά την φάση αυτή αποφασίσαμε να "σπάσουμε" το ψηφιακό υποσύστημα μας σε δύο φυσικές μέρη, όπου το πρώτο είναι η πλατφόρμα προγραμματισμού, ενώ το δεύτερο είναι ένα ζεχωριστό διαυγήτη διαυτό που περιλαμβάνει τους δύο A-D και D-A μετατρυτείς, μαζί με τα δύο ποτενσιόμετρα μέσω των οποίων ο χρήστης καθορίζει τις παραμέτρους Feedback gain και Delay time.

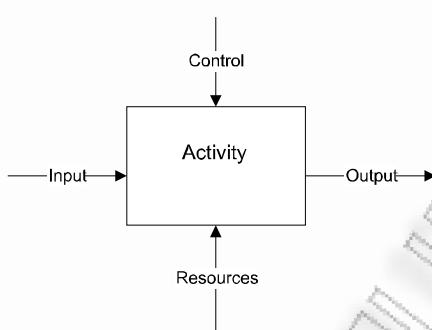
Αφού είχαμε στην διάθεση μας την πλατφόρμα προγραμματισμού όργισε η σταδιακή (και χρεονοβόρα) ενίστημα ξεινού προγραμματισμού που περιλαμβάνει τις Γρεβανικές γλώσσες προγραμματισμού [Propbasic](#) και [Assembly](#), εφαρμόζοντας μια πρωσέγγιση "από κάτω προς τα πάνω" (down to top design). Αρχικά λοιπόν καθορίσαμε τις προγραμματιστικές μονάδες από τις οποίες πρέπει να συγκρυπτείται ένα τέτοιο πρόγραμμα. Αυτές αφορούν, στην επικοινωνία με το ADC chip, στην επικοινωνία με το DAC chip, τον ολγόριθμο του Delay Effect, και τέλος στην αλληλεπίδραση με τα δύο ποτενσιόμετρα που καθόρίζουν τις παραμέτρους ελέγχου. Κάθε ένα από αυτά "οι ωντιστικά" ήσην πραγματικά, υχεδιαστήκε, ανατράχιληκε και ελέγχηθηκε ανεξάρτητα από τα υπιδολούτα, προκειμένου να είμαστε σίγουροι για την υρθότητα και την αξιοπιστία κάθε τμήματος, όταν θα έφτανε η ώρα της τελικής συναρμολόγησης και σύνθεσής τους.

Τέλος σύντομα την κατεσκευή του αναλογικού υποσύστηματος δεν υπήρξαν σημαντικές αναθεωρήσεις της αρχικής σχεδίασης. Το μόνο στυχείο που προστέθηκε στο τέλος, ήταν ένας διακόπτης By-pass, ο οποίος επιλέγει ως έξοδο του κυκλώματος, είτε το ανεπέλεγκτο αρχικό σήμα (dry signal), είτε το ψηφιακά επελεγκασμένο καθυστερημένο σήμα (wet signal). προκειμένου να μπορούμε να εκτιμήσουμε την επίδραση του εφέ στο σήμα εισόδου.

Κεφάλαιο 5

Περιγραφή του συστήματος Digital Delay

5.1 Διαγραμματική μέθοδος ανάλυσης συστημάτων IDEF0



Σχήμα 5.1: Activity box: Το δομικό στοιχείο της μεθόδου IDEF0.

Τα αντικείμενα που χρησιμοποιούνται στην διαγράμματα IDEF0 είναι τα "κούτια λειτουργίας" (activity boxes) τα οποία περιγράφει μια λειτουργία του συστήματος, η οποία μπορεί να είναι μια διαδικασία επεξεργασίας ή μεσαγχηματισμού μιας πληροφορίας. Σε κάθε κουτί λειτουργίας φαίνονται τα αντικείμενα (πληρεφορίες, ιδικά) που χρησιμοποιεί ως εισόδους, τα αντικείμενα που αποτελούν τις εξόδους της λειτουργίας, οι μεταβλητές ελέγχου και οι εξωτερικοί περιστροφοί στους οποίους υπόκειται η λειτουργία και οι πόροι-ιηχανισμοί (πχ Μηχανές, Λογισμικό) που αυτή χρησιμοποιεί. (βλ. οχήμα 5.1)

Η μέθοδος IDEF0 οργάνωνει τις λειτουργίες του συστήματος με ιεραρχικό τρόπο. Κάθε διάγραμμα είναι είτε συγκεντρωτικό (δηλαδή διάγραμμα-γονέας) είτε λεπτομερές (διάγραμμα-πα.δι). Κάθε λειτουργία αν κρίθει απαραίτητη αναλύεται στις υπολειτουργίες από τις οποίες αποτελείται. (μέγιστο πλάτος 6), οι οποίες και θα αποτελέσουν ένα νέο διάγραμμα-πατέδι χαμηλότερου επιπέδου (layer). Σε κάθε τέτοια αποσύνθεση (decapsulation) το διάγραμμα πατέδι κληρονομεί τις εισόδους και εξόδους του διάγραμματος γονέα. Η ανάλυση σε χαμηλότερα επίπεδα συνεχίζεται μέχρι τον επιθυμητό βαθμό λεπτομέρειας στην παράσταση του συστήματος. Πρέπει να σημειώσουμε ότι οι λειτουργίες που απαρτίζουν ένα διάγραμμα συνδέονται μεταξύ τους κυρίως μέσω των εισόδων-εξόδων τους καλά δεν αποκλείεται για παράδειγμα η έξοδος μιας δραστηριότητας να είναι περιορισμένος μεταξύ άλλης. Επίσης σε κάθε διάγραμμα ο δραστηριότητες δεν τοποθετούνται τυχαία αλλά υπάρχει διάταξη (staircase pattern) η οποία καθορίζεται από τον τρόπο που αυτές σχετίζονται (πχ χρονική σειρά) [2].

5.2 Λειτουργική περιγραφή του ψηφιακού συστήματος Delay-Echo

Μετά την έναρξη της διαγραμματικής μεθόδου IDEF0, είμαστε σε θέση να περιγράψουμε το τελικό σύστημα μας με την βοήθεια του συγεντρωτικού διάγραμματος του σχήματος 5.2. Οπας βλέπουμε το σύστημα (που συμβολίζεται με τον κόμβο A0) παίρνει ως εισόδο ένα αναλογικό πηχητικό σήμα I_1 : *Audio In* το οποίο μετασχηματίζεται σε ένα επίσης αναλογικό πηχητικό σήμα O_1 : *Audio Out*. Οι παγάκιες ελέγχου του συστήματος που καθορίζουνται από τον χρήστη είναι ο χρόνος καθυστέρησης, C_1 : *Delay time*, το κέρδος ενις ανάδρους, C_2 : *Feedback gain* και ο διακόπιτης ενέργοιοις-επενεργοιοιςήμης, C_3 : *Vu Meter*. Οι πάροι που χρησιμοποιεί το σύστημα για να επιτευχθεί η λειτουργία της καθυστέρησης του σήματος

εισόδου είναι η τάση τροφοδοσίας, R_1 : *Power supply* και το λογισμικό, R_2 : *Software* (που μπορεί να είναι αποθηκευμένο σε μνήμη Εργοτο) το οποίο εκτελείται από την συσκευή.

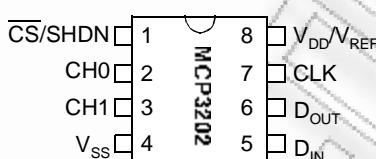
Στο σχήμα 5.3 βλέπουμε ότι το σύστημά μας συνίσταται από δύο κύρια υποσυστήματα, το Αναλογικό υποσύστημα, Αναλογικό Σύστημα (κάρμπος A1) και το Ψηφιακό υποσύστημα, *Digital Subsystem* (κάρμπος A2). Επίσης από το διάγραμμα αυτό μπορούμε να δούμε και το πως κατανέμονται τα "αντικείμενα" I_1, O_1, R_1, C_1 στα δύο αυτά υποσυστήματα. Έτσι οι παράμετροι ελέγχου Delay τίμης και Feed back γειτονίας, έχουν να κάνουν ψε το ψηφιακό υποσύστημα ενώ ο διακόπτης By Pass με το αναλογικό υποσύστημα. Κατά άλλο πως προκύπτει από το διάγραμμα αυτό, είναι ότι το αναλογικό υποσύστημα είναι υπεύθυνο για την παραγωγή της τάσεως των 5 Volts που αιτιεύεται για τη λειτουργία του ψηφιακού υποσυστήματος. Τέλος ωστε στα σχήματα 5.4 και 5.5 μπορούμε να δούμε αναλυτικά τις λειτουργίες που εκτελούνται στα δύο υποσυστήματα, τις οποίες θα αναλύσουμε στις δύο επόμενες ενότητες.

Αν θέλαμε να περιγράψουμε τα στάδια από τα οποία περνάει το αρχικό σήμα εισόδου I_1 μέχρι να μετατραπεί στο σήμα εξόδου O_1 μπορούμε να πούμε συνοπτικά τα εξής: Το σήμα εισόδου αφού περάσει από το Input Buffer οδηγείται σε ένα βαθυπερατό φίλτρο (ADC filter) και κατόπιν στον μετατροπέα ADC. Στην συνέχεια το ψηφιακό πα σήμα υφίσταται ψηφιακή, επεξεργασία από το Propellor board πέσω του λογισμικού που έχουμε γράψει με παραμέτρους τα Delay τίμης, Feed back γειτονίας και σημαίεις ως ων μετατροπέα DAC. Όποιο μετατρέπεται σε αναλογικό σήμα. Το σήμα αυτό (DAC Output) περνάει από ένα βαθυπερατό φίλτρο (DAC Filter) και στην συνέχεια αφού μεταθετεί το πλάτος του σε επίπεδα ανάλογα με το σήμα εισόδου (Attenuator), δρομολογείται στην έξοδο μέσω ενός αναλογικού διακόπτη (By Pass Switch). Ο διακόπτης αυτός είναι τύπου SPDT (Single Pole Double Throw), και λειτουργεί ως επιλογές. Στην μια θέση του επιλέγει το ανεπεξέργαστο σήμα (dry signal) προερχόμενο από το Input Buffer, ενώ στην άλλη θέση του επιλέγει το επεξεργασμένο σήμα (wet signal) ως σήμα εξόδου.

5.3 Ανάλυση του ψηφιακού υποσυστήματος

Στα σχήματα 5.5 και 5.19, μπορούμε να δούμε αναλυτικά τις διάφορες τμήματα από τα οποία αποτελείται το ψηφιακό υποσύστημα καθώς και την αλληλεπίδραση τους μέσω των διαφόρων σημάτων εισόδου-εξόδου και των σημάτων ελέγχου. Έτσι βλέπουμε πως έχουμε έναν Α-Δ μετατροπέα (MCP3202), τον μικροελεγκτή (Propellor board), τον Δ-Α μετατροπέα (MCP1821) και τα δύο ποτενσιόμετρα που ελέγχουν τις παραμέτρους Feedback γειτονίας και Delay τίμης.

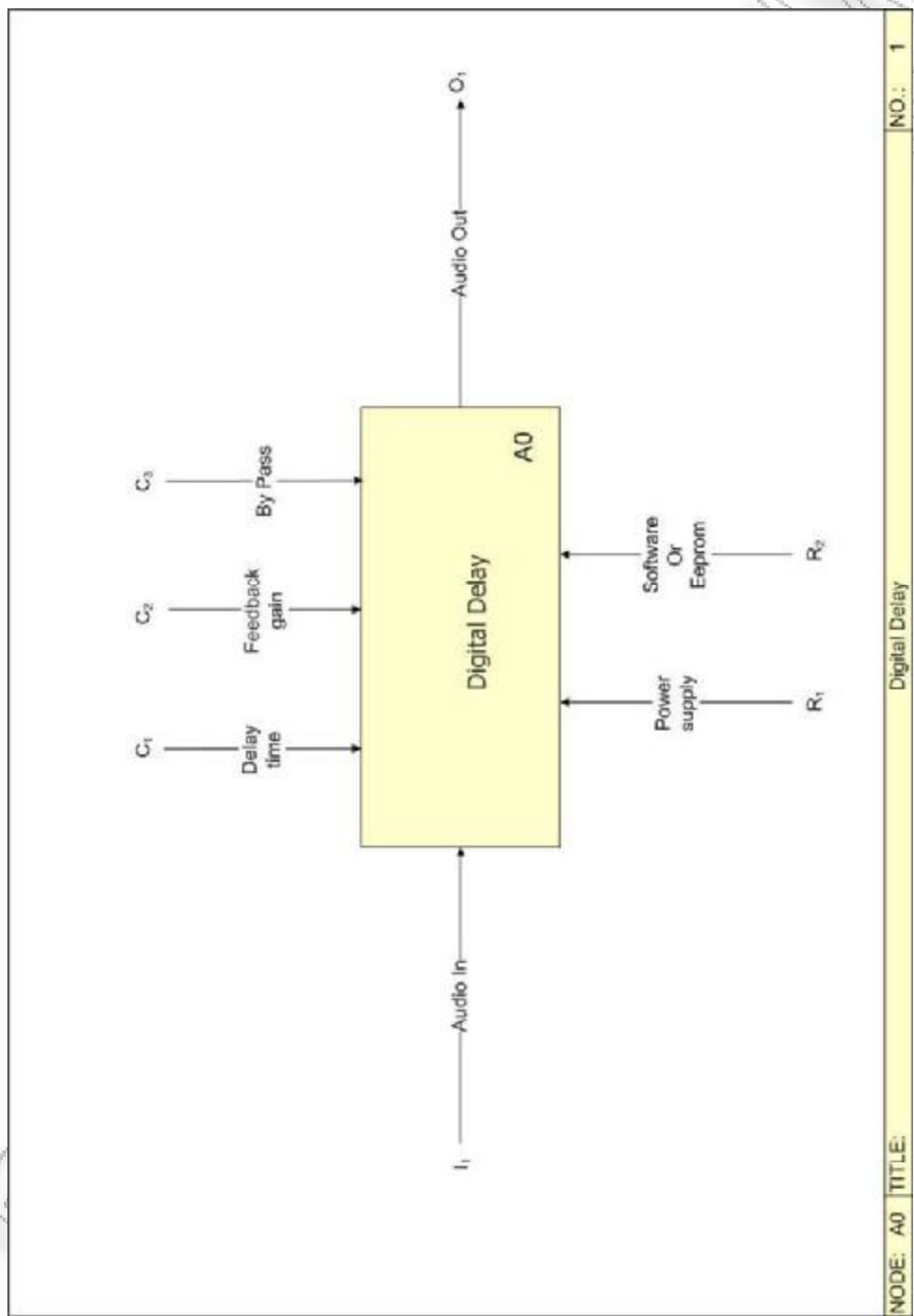
5.3.1 Α-Δ μετατροπέας (MCP3202)



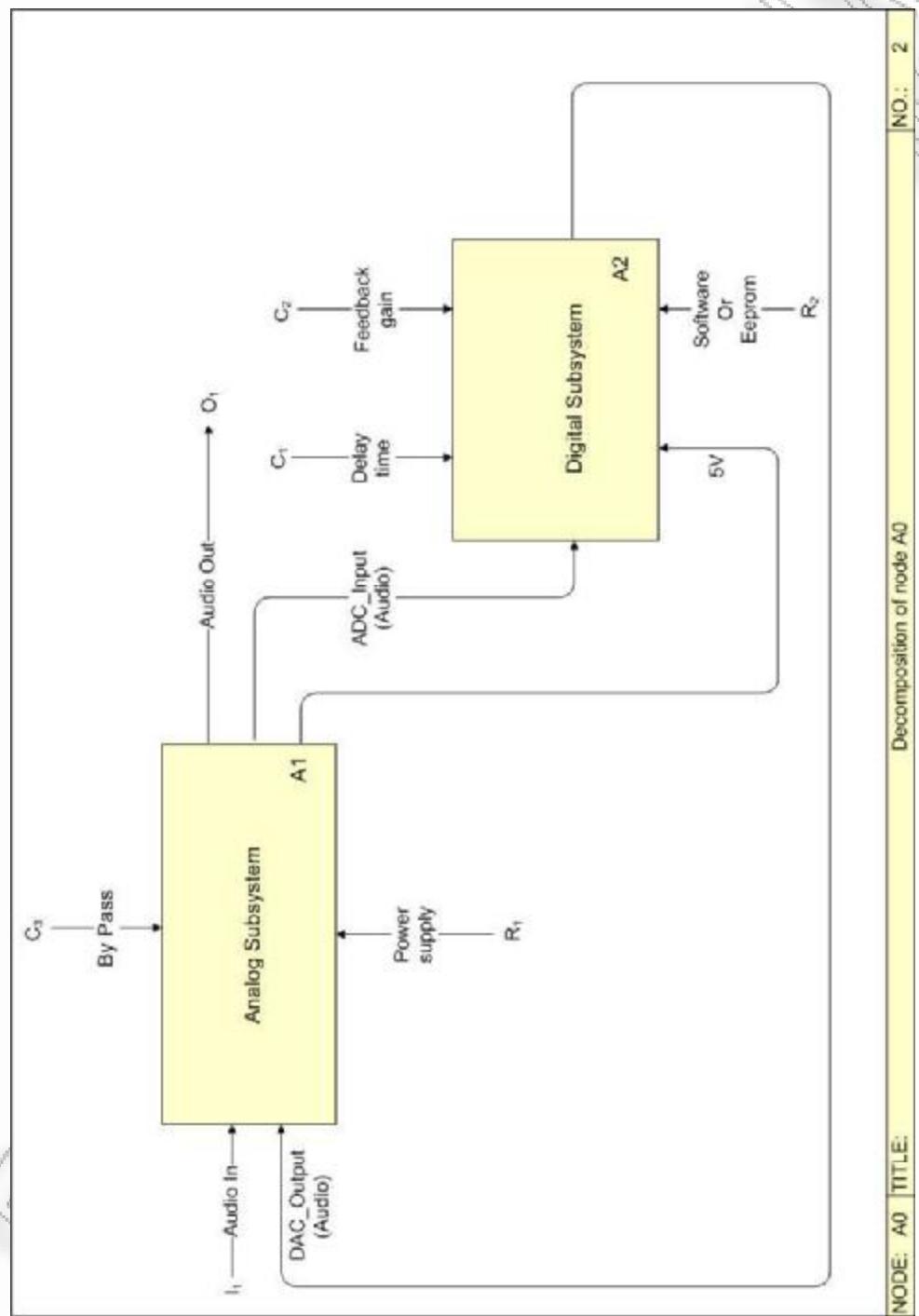
Σχήμα 5.6: MCP3202 pinout

Ότας έχουμε ήδη αναφέρει ο Α-Δ μετατροπέας που χρησιμοποιήσαμε, είναι ο MCP3202 της εταιρίας Microchip. Ο μετατροπέας αυτός χρησιμοποιεί την μέθοδο των διαδοχικών προσεγγίσεων (successive approximation) προκειμένου να πετύχει την μετατροπή, όπως φαίνεται στο λειτουργικό του διάγραμμα (σχήμα 5.6 [6]). Κατά την μέθοδο αυτή, η αναλογ. κή τάση V_{in} που θέλουμε να μετατρέψουμε εφαρμούζεται στην πρώτη είσοδο ενός συγκριτή (comparator) ενώ μα χρονικά μετεβαλλόμενη ισού αντανακόρας V_{ref} προερχόμενη τού σε DAC, εφαρμούζεται στην άλλη είσοδο του συγκριτή. Η τάση V_{ref} αρχικά πάλινε την τιμή $V_{max}/2$ και εφαρμούζεται ο γνωστός αλγόριθμος της δυαδικής αναλογικής περιοχής πάνω σε κάθε φορά το εύρος του διαστήματος αναζήτησης στο μισό του προηγουμένου, εξαρτώμενο από το αποτέλεσμα κάθε σύγκρισης, με αποτέλεσμα να έχουμε μια πολύ γρήγορη μετατροπή. Το συστέλλεσμα κάθε μίας ούγκρις ής μας δίνει και απού ένα διάγιον πατατάκης από το ΜΣΒ και καταλήγοντας στο LSB. Επειδή η μετατροπή γίνεται, δη προς δη είναι πιο εύκολη η κατασκευή ολοκληρωμένων που μας δίνουν το αποτέλεσμα της μετατροπής σειριακά όπως συμβαίνει με το MCP3202. Να σημειωσουμε πως προκειμένος η μετατροπή να γίνει σωστά, είναι απολύτως απαραίτητο η τάση V_{in} να παρακαμένει σταθερή καθ' όλη την διάρκεια της μετατροπής, με αποτέλεσμα να χρησιμοποιείται ένα κύκλωμα "sample and hold" προκειμένου αυτό να γίνει εφικτό. Σε όντας 5.1 μπορούμε να δούμε μερικά τεχνικά χαρακτηριστικά του MCP3202 για τάση λειτουργίας τα 5Volts.

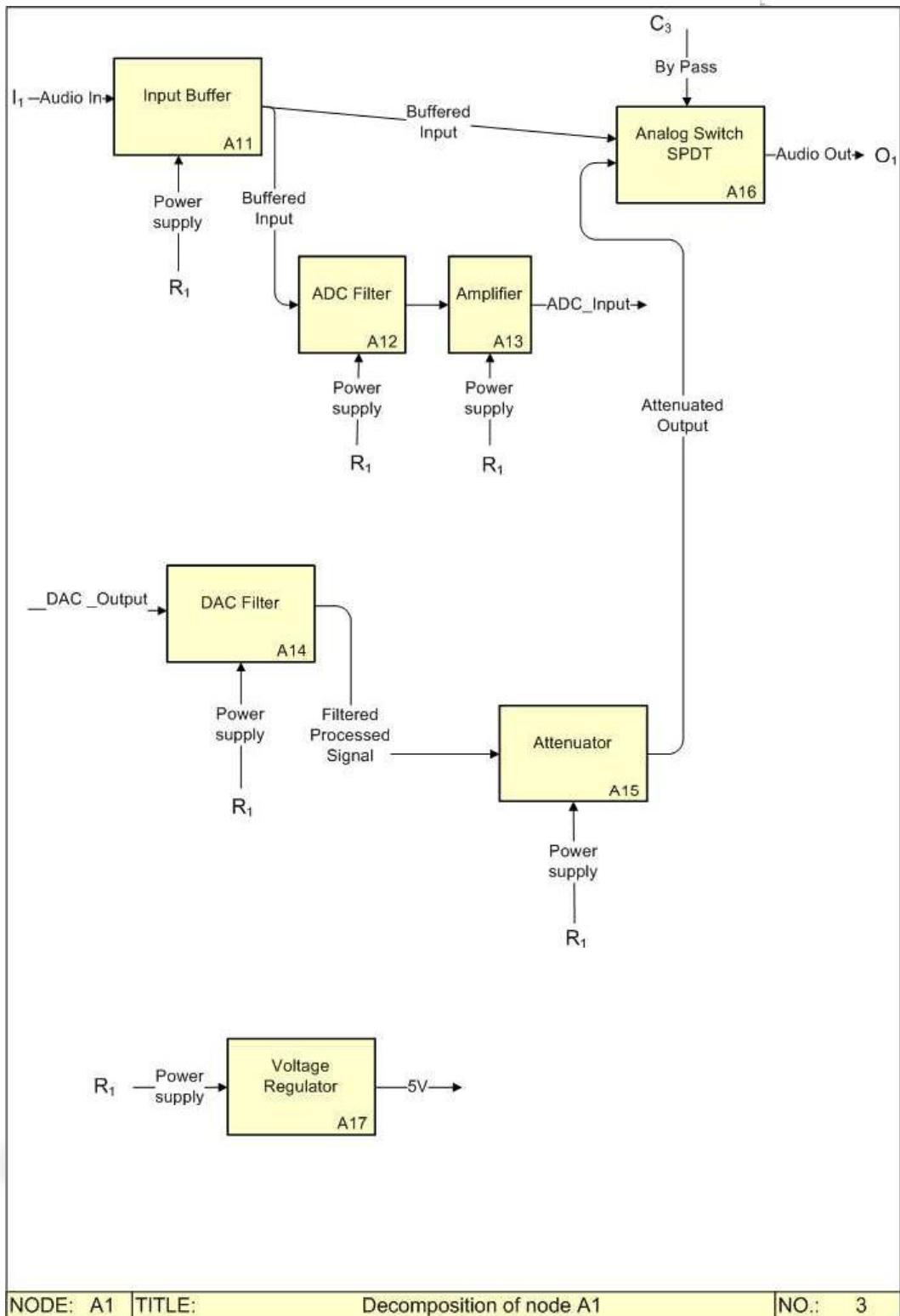
Στο σχήμα 5.6 [6], βλέπουμε τους 8 ακροδέκτες του ολοκληρωμένου. Παρατηρούμε πως δεν επάρχει ειδικός ακροδέκτης για την τάση αντανακόρας, αφού η τάση τροφοδοσίας είναι και η τάση αντανακόρας V_{ref} . Ταυτοποιείται ειδικά θα τροφοδοτήσουμε το ολοκληρωμένο με τάση 5 Volts αυτό σημείωνε πως και η $V_{ref} = 5 \text{ Volts}$. Επίσης να σημειώσουμε πως στην κατασκευή μας χρησιμοποιήσαμε και τις δύο εισόδους CH0, CH1 (ακροδέκτες 2 και 3), θέτοντας το ολοκληρωμένο σε "pseudo-differential mode" για να έχουμε λιγότερο θήραμβο, σύμφωνα με το φύλλο οδηγιών [6].



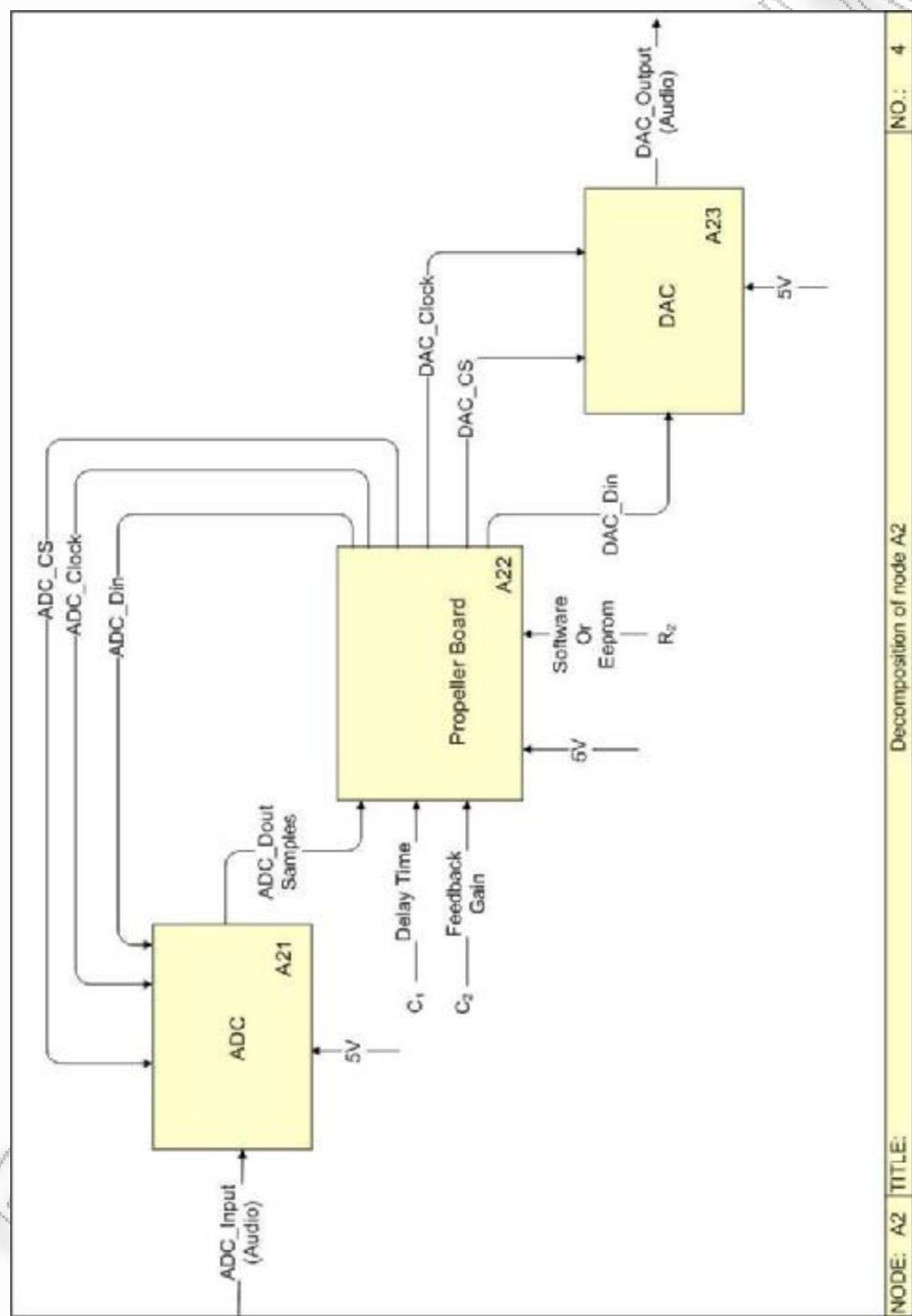
Σχήμα 5.2: Αποψη των υψηλότερου επιπέδου του συστήματος: Κόμβος Α0



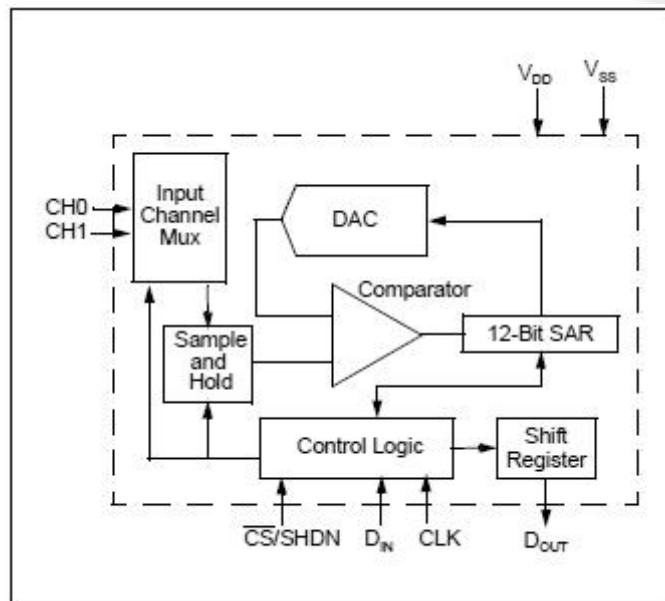
Σχήμα 5.3: Αποσύνθεση κόμβου A0



Σχήμα 5.4: Αποσύνθεση του Αναλογικού υποσυστήματος (Κόμβος A1)



Σχήμα 5.5: Αποσύνθεση του Ψηφιακού υποσυστήματος (Κόμβος A2)



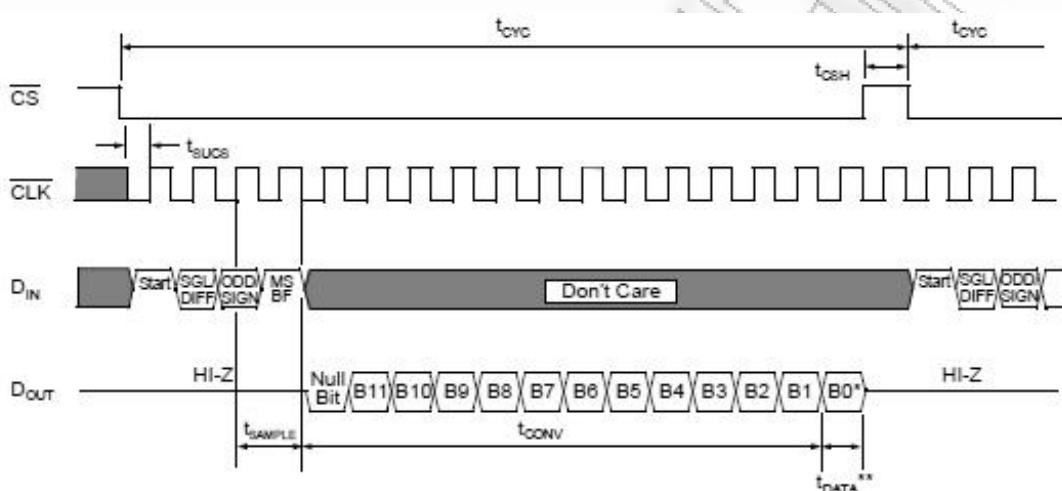
Σχήμα 2.7: Δειγματικό διάγραμμα του MCP3202

Τεχνικά Χαρακτηριστικά του MCP3202 για Vs=5 Volts	
Ονομαστική ανάλυση	12 bits
Μέγιστη συχνότητα δειγματοληψίας	100 kps
Μέγιστη συχνότητα ρολογιού	1.8 MHz
Περίοδος δειγματοληψίας	18 κύκλοι ρολογιού
Άρθρως καναλιών εισόδου	2 (Single-Ended Mode) ή 1 (Pseudo-Differential Mode)
Πρωτόκλος επικοινωνίας	SPI

Πίνακας 2.1: Μερικά τεχνικά χαρακτηριστικά του MCP3202

	Config Bits		Channel Selection		GND
	Sgl/ Diff	Odd/ sign	0	1	
Single Ended Mode	1	0	+	-	-
	1	1	-	+	-
Pseudo- Differential Mode	0	0	IN+	IN-	
	0	1	IN-	IN+	

Σχήμα 5.8: Configuration bits για το MCP3202.



Σχήμα 5.9: Επικοινωνία με το MCP3202. Κάθε ψηφιωποιημένο δείγμα το λαμβάνουμε (ια φορά) σειριακά σε μορφή "MSB first".

Η επικοινωνία με το chip πραγματοποιείται σύμφωνα με το σειριακό πρωτόκολλο SPI, χρησιμοποιώντας τους ακροδέκτες Din, Dout, CLK. Μπορούμε να επλέξουμε το chip προσεμένους να επικοινωνήσουμε μαζί του, μέσω του (active low) ακροδέκτη, \overline{CS} (chip select). Έτσι η επικοινωνία αρχικοποιείται με το να θέσουμε τον ακροδέκτη \overline{CS} σε χαμηλό διατάξιμο (εφόσον πριν ήταν σε υψηλό), όπως βλέπουμε στη σχήμα 5.9 [6]. Κατόπιν πρέπει να καθορίσουμε τον τρόπο λειτουργίας του chip στέλνοντας σειριακά στην γραμμή Dir, τέσσερα συνεχόμενα bits. Το πρώτο high bit που θα στέλνομε είναι το start bit. Ακολουθούν δύο bits οι τιμές των οποίων καθορίζουν εάν θα χρησιμοποιήσουμε το single ended ή το pseudo-differential mode, σύμφωνα με τον πίνακα 5.8. Τέλος το είδος του τέταρτου bit: θα καθορίσει το αν το ολοκληρωμένο θα μας στέλνει το αποτέλεσμα της μετατροπής και με την μορφή "LSB (Least Significant Bit) first", αφού έχει ολοκληρωθεί η by default εκπομπή κατά την οποία θα μας στέλνει πρώτα το MSB (Most Significant Bit). Έτσι αν το τέταρτο bit είναι 1 τότε έχουμε την by default συμπεριφορά, ενώ αν είναι 0 θα έχουμε και επιπλέον εκπομπή του αποτελέσματος σε μορφή "LSB first".

Μέσα στον χρόνο που έμεις στέλνοντες να 4 configuration bits, το ολοκληρωμένο έχει ολοκληρώσει την μετατροπή της, οποια διαρκεί 1.5 κύκλου ρολογιού και έτσι αφού αυτό λέβει και το τέταρτο bit, θα μας στέλνει στην γραμμή Dout ένα low bit (null bit) για να μας πληροφορήσει ότι θα ακολουθήσει η εκπομπή των 12 bits της μετατροπής, όπου το πρώτο από αυτά θα είναι Most Significant Bit (MSB first). Στο σημείο αυτό πρέπει να σημειώσουμε πως ο μετατροπέας λαμβάνει κάθε ένα από τα 4 configuration bits στην γραμμή Din, κατά την μετάβαση της γραμμής CLK από χαμηλό σε υψηλό δυναμικό, ενώ κάθε ένα εκ των 13 bits (12 bits+null bit) που μας στέλνει, γίνεται διαθέσιμο στην γραμμή Dout κατά την μετάβαση της γραμμής CLK από υψηλό σε χαμηλό δυναμικό. Τέλος αφού λέβουμε και το 12^o bit της μετατροπής, απενεργυτούμε το chip θέτοντας τον ακροδέκτη \overline{CS} σε υψηλό δυναμικό και, επαναλαμβάνουμε την διαδικασία για την λήψη του επόμενου δείγματος.

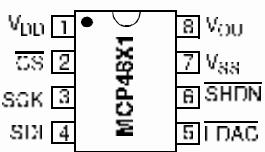
Μετά από όλα αυτά είναι φανερό πως στην περίπτωσή μας, όπου θέλουμε ο μετατροπέας να λειτουργήσει

σε pseudo-differential mode, θα πρέπει να στελνούμε μέσω της γραμμής DIn την ακολουθία 1001. Όπως θα δούμε στην υποενότητα που θα εξετάσουμε το Propeller chip, η συχνότητα του ρολογιού που θα τρυφοδοτήσουμε το MCP3202 στον ακροδέκτη PLL, είναι $f_{CLK} = 625 \text{ KHz}$. Επειδή η περιοδούς δειγματοληψίας, T_{CYC} , διαιρείται 18 κύκλους ρολογιού (βλ. σχήμα 5.9), η μέγιστη επιτρεπόμενη συχνότητα δειγματοληψίας που μπορούμε να επιτύχουμε θα είναι $f_s(\max) = 625/18 \approx 35 \text{ KHz}$. Τέλος να σημειώσουμε πως η φημιακή τιμή των 12 bits που θα προκύψει από τον μετατροπέα για αναλογική είσοδου V_{in} , δίνεται από τον τύπο:

$$\text{DigitalOutputCode} = \frac{4096 \times V_{in}}{V_{ref}}$$

Επίσης η διακριτική ικανότητα¹ του μετατροπέα θα είναι ίση προς: $V_{ref}/2^n = 5 \text{ Volts}/4096 = 1.22 \text{ mV}$. Το νελλιτικό ομηρείναι πως η μικρότερη μεταβιβολή της τάσης εισόδου που μπορεί να γίνει συντηρητής αυτή του μετατροπέα είναι τα 1.22 mV.

5.3.2 D-A μετατροπέας (MCP4821)



Σχήμα 5.13: MCP4821 pinout

Ο μετατροπέας φημιακού σήματος σε αναλογικό που χημισμούμεσαι για το σύστημα μας είναι ο MCP4821 της εταιρίας Microchip. Ο μετατροπέας αυτός έχει ουσιαστική ανάλογη τα 12 bits και δημιουργεί σ' ίδιος εισιτερικά την αναφορά V_{ref} στα 2.048 Volts. Όπως μπορούμε να δούμε από το λειτουργικό του διάγραμμα (σχήμα 5.11 [7]), στην έσοδό του υπάρχει τελεστικός ενισχυτής με προγραμματίζομενο κέρδος, ο οποίος απορεί να οδηγήσει τύχον αιμικά, ώστε και χωρητικά φορτία χωρίς πρόβλημα. Στο σημείο αυτό πρέπει να σημειώσουμε πως στο φύλλο υδηγιών του μετατροπέα (βλ. αναφορά [5]) δεν αναφέρεται χρήση του ολοκληρωμένου αυτού για τηχητικά σήματα. Παρ' όλα αυτά τα ηλεκτρικά χαρακτηριστικά του ενσωματωμένους τελεστικούς, όπως είναι το ανεκτό Skew Rate=0.55 V/μs² και η δυνατότητα του να μπορεί να αποδίδει τάσεις σε όλο σχεδόν το ευρος της; τάσεις τυχοφοδυσίας, τον καθιστά κατάλληλο για σήματα που εκτείνονται συχνότεικά μέχρι τα 5 KHz.

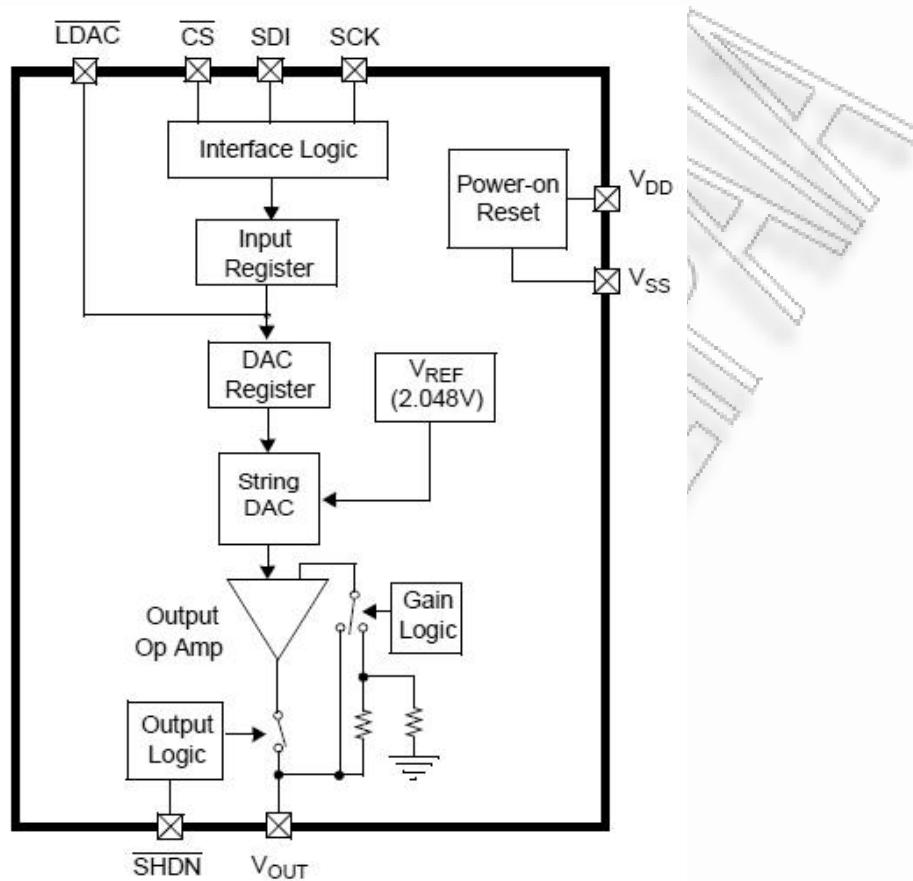
Στο σχήμα 5.10 [7], μπορούμε να δούμε τους 8 εκροδέκτες του ολοκληρωμένου. Έτσι στον εκροδέκτη 1 (Vdd) εφαρμόζουμε την τάση τυφοδυσίας (2.7 V ή εώς 3.5 V), ενώ στον ακροδέκτη 7 (Vss) πρέπει να γειωθεί. ΙΙ αναλογική έξοδος του μετατροπέα βρίσκεται στον εκροδέκτη 8, Vout. Όπως έχουμε αναφέρει η επικοινωνία με την συσκευή γίνεται με βάση τη πρωτόκολλο SPI. Εδώ να σημειώσουμε πως επειδή δεν υπάρχει αινάγκη για εκπομπή υηφιακών δεδομένων από την μεριά του chip, δεν υπάρχει γραμμή DoOut κι έτσι έχουμε μόνον δύο γραμμές αφερεγμένες για την επικοινωνία, την γραμμή SCK (pin 3) δημιουργώντας την γραμμή SDI (pin 4) όπου μπορούμε να συνδέσουμε ένας ρολόι με μέγιστη συχνότητα τα 20 Mhz, και την γραμμή SDO (pin 1) όπου μπορούμε να στελνούμε στον μετατροπέα φημιακά δεδομένα.

Προκειμένου να επικοινωνήσουμε με το ολοκληρωμένο πρέπει καταρχήν να το ενεργυοποιήσουμε, κρατώντας τον ακροδέκτη 2 (CS) σε χαμηλό δυναμικό. Κατόπιν, πρέπει να στελνούμε σειριακά μέσω της γραμμής SDI (pin 3), τα απορετικά ψηφιακά δεδομένα τα οποία συνιστάνται από μια "λέξη" (16 bits). Τα πρώτα 4 από αυτά είναι τα configuration bits, ενώ τα υπόλοιπα 12 bits (data bits) είναι η ψηφιακή τιμή την οποία θέλουμε να μας μεταφέρει σε μέτρη το chip. Η μεταφορά γιρού τον c'tip, για κάθε bit ποιοι ωριμούμε μέσω της γραμμής SDI, πραγματώντας κατά την μετάβαση του παλιού του ρολογιού (στην γραμμή SCK) από χαμηλό σε υψηλό δυναμικό από τις φάσεις στο σχήμα 5.12 [7]. Τέλος όταν στελνούμε και το τελευταίο 16^o bit, θέτουμε τον εκροδέκτη 2 (CS) σε υψηλό δυναμικό με αποτέλεσμα η "λέξη" που στέλαξε να μεταφερθεί στον Input Register. Θέτωντας τώρα τον εκροδέκτη 5 (LDAC), σε χαμηλό δυναμικό τα δεδομένα του Input Register μεταφέρονται στον DAC Register (βλ. σχήμα 5.11), με αποτέλεσμα μετά από 4.5 μsec (κατηγορία τιμής) να έχουμε στον εκροδέκτη 8 την αναλογική τάση. Είναι προφανές πως αν θέλουμε για ανανέωση της τάσεως εξόδου (Vout) να εξαρτάται μόνο από το CS pin, τότε πρέπει να γειωσουμε τον εκροδέκτη σ (LDAC).

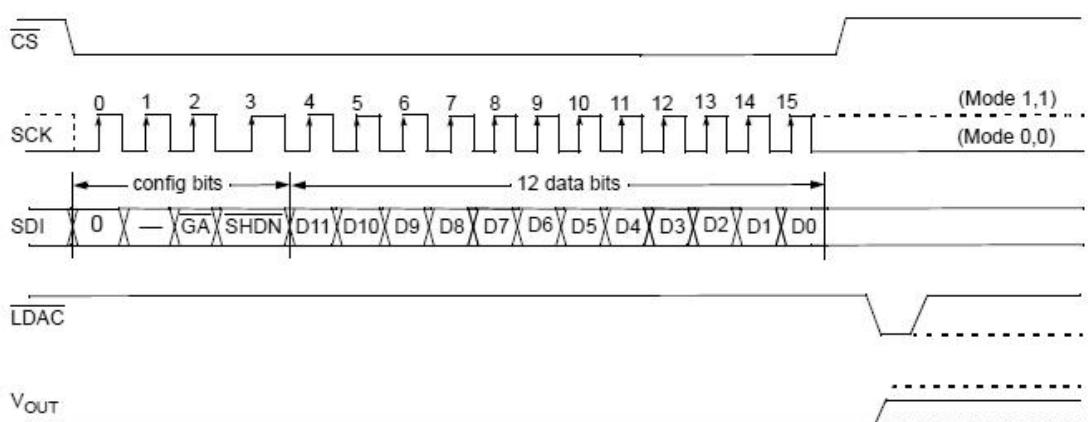
Στο σχήμα 5.13 [7], μπορούμε να δούμε αναλογικά την δομή των 16bits που πρέπει να στέλνουμε κάθε φυρά στο chip μέσω της γραμμής SDI. Τα πρώτο bit πρέπει να υπάρχει αποθήκευση στις διάφορες πτυχές της αναλογίας, μετά θα αγνούθει. Το δεύτερο bit μπορεί να είναι οτιδήποτε, ενώ το τρίτο bit: καθορίζει το κέρδος του τελεστικού ενισχυτή: Αν είναι 1 τότε το κέρδος είναι 1X, υπότε η μέγιστη τάση εξόδου θα είναι σχεδόν ίση με την εναέρη γενεφορά, $V_{max} \approx 2.048 \text{ Volts}$, ενώ αν είναι θ 0, έτσι το κέρδος γίνεται 2X με αποτέλεσμα ή $V_{max} \approx$

¹ Η διεκριτική ικανότητα μας απονομάζεται στηρητική διατάξης αρίστης με το ελάχιστο όριο επίδοσης που πρακτούν μη-αβιλή πτυχία είμαστε.

² Άλλες να αναφέρουμε πως ο ελεγχτικός δημορκής - ον και σήματο πληρογράφησης- τελεστικός, 74L, έχει Skew Rate=0.5 V/μs και έχει γρηγοροποιηθεί απόμερη και σε κονσόλας γίγαντα κατά την διεύθυνση των 80



Σχήμα 5.11: Αυτοματικό διάγραμμα του MCP1821



Σχήμα 5.12: Επικειμενικά με το MCP1821

W-x	W-x	W-x	W-0	W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x
0	—	GA	SHDN	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
bit 15								bit 0							

- bit 15⁽¹⁾ 0 = Write to DAC register
1 = Ignore this command
- bit 14 — Don't Care
- bit 13 **GA:** Output Gain Selection bit
1 = 1x ($V_{OUT} = V_{REF} * D/4096$)
0 = 2x ($V_{OUT} = 2 * V_{REF} * D/4096$), where internal $V_{REF} = 2.048V$.
- bit 12 **SHDN:** Output Shutdown Control bit
1 = Active mode operation. V_{OUT} is available.
0 = Shutdown the device. Analog output is not available. V_{OUT} pin is connected to 500 kΩ (typical).
- bit 11-0 **D11:D0:** DAC Input Data bits. Bit x is ignored.

Σχήμα 5.13: Καταχωρητής εντολής εγγραφής για το MCP4821

Τεχνικά Χαρακτηριστικά του MCP4821 για Vs=5 Volts	
Ουνομαστική ανάλογη	12 bits
Settling time	4.5 μsec
Μέγιστη συχνότητα ρολογίου	20 MHz
Τάση αναφοράς V_{ref}	2.048 Volts (Εσωτερικό)
Αριθμός καναλιών	1
Πρωτόκολλο Επικοινωνίας	SPI

Πίνακας 5.2: Μερικά τεχνικά χάραξη ημιυικά του MCP4821

4.096 Volts⁴. Με το τέταρτο bit - αν αυτό είναι 0 - μπορούμε να απενεργοποιήσουμε τον μετατροπέα⁴. Τέλος ακολουθούν τα 12 data bits που θελαύμε να μετατραπούν σε αναλογική τάση, από ότι περισσότερο σημαντικό ψηφίο (bit 1) προς το λιγότερο σημαντικό ψηφίο (bit 0). Στο σημείο αυτό πρέπει να πούμε πως εμείς χρησιμοποιούμε το chip για κέρδος, λου τελεοτικού ΙΧ, με αισιοδοξία σε κάθε κύκλο να πρώτα 4 bits να είναι η ακολουθία 0011.

Στον πίνακα 5.2 φαίνονται μερικά τεχνικά χαρακτηριστικά του MCP4821. Η τάση εξόδου δινεται από τον κύριο:

$$V_{out}(\text{Volts}) = \frac{2.048 \times D_{12}}{2^{12}} \times G$$

, όπου 2.048V η εσωτερική τάση αναφοράς, $D_{12} \in [0, 4095]$, ο ψηφιακός κωδικός εισόδου με μήκος 12 bits και $G=1$ ή 2, το κέρδος ως ενωμένου τελευτικού. Τέλος είναι ιρροφανές πως για $G=1$ η αξία σε τέτη εξόδου ενός LSB ψηφίου θα είναι, $V_{ref}/2^{12} = 2.048 \text{ Volts}/4096 = 0.5 \text{ mV}$.

5.3.3 Ο μικροελεγκτής Propeller

Όπως φαίνεται, στο σχήμα 5.5, η κερδ.ά του ψηφιακού υποιστήματος είναι νο Propeller chip. Αυτό είναι υπεύθυνο για την παραγωγή των σημάτων ελέγχου πριν τους δύο μετατροπείς, καθώς και για την ψηφιακή επεξεργασία των δειγμάτων, προκειμένου να δημιουργήσουμε το feedback συπληρωμάτων που απαιτείται. Στην συνέχεια θα αναφερθούμε πολύ συνοπτικά σε κάποια βασικά χαρακτηριστικά του μικροελεγκτή.

⁴ Ης της ακρίβειας δεν είναι, $V_{max} = Gain \cdot V_{ref} \times 4095/4096$.

⁵ Το serial interface όμως παραμένει ενεργό με αποτέλεσμα να μπορούμε να ενεργοποιήσουμε δυοτά το chip με μια κανονική εντολή.

Η αρχιτεκτονική του Propeller chip δ.αφέρει από αυτές άλλων μικροελεγκτών (AVR, PIC). Εδώ δεν έχουμε έναν μικροελεγκτή, αλλά 8 παράλληλους επεξεργαστές (cores) καθένας από τους οποίους έχει την δ.κή του συστημή μνήμη με γένους 2 Kb, δύο timers/counters και έναν video generator ουγδεμένου πρώτο πλοιό λίμιντ, όπως βλέπουμε στο σχήμα 5.14 [11]. Κάθε core μπορεί να εκτελεί 20 MIPS (μέγιστη συχνότητα ρολογιού 80 MHz) και επιπλέον έχει πρόσβαση σε διαμοιραζόμενους πόρους, όπως για παράδειγμα είναι η κοινή για όλους τους επεξεργαστές στατική κύρια μνήμη RAM, μεγέθους 32 Kb (Hub main memory). Επιπλέον υπάρχει και μια μνήμη ROM μεγέθους 32 Kb, στην οποία είναι αποθηκευμένα, το σετ χαρακτήρων, πίνακες για μαθηματικές συναρτήσεις, ο Bootloader και τέλος ο Spin interpreter, ο οποίος είναι ο ενσωματωμένος διερμηνέας για την υφήλιο επιπλέουσα γλώσσα προγραμματισμού Spin.

Άναλογα με το πότε επιτρέπεται σε κάποιον επεξεργαστή να έχει πρόσβαση σε κάποιουν διαμοιραζόμενο πόρο, οι πόροι αυτοί χωρίζονται σε δύο κατηγορίες:

- Σινεργικές πόρους οι οποίες είναι για παράδειγμα τα I/O pins και ο System controller. Ταύτις πόρους αυτούς μπορεί να τους χρησιμοποιήσει υποιδήποτε core, σε υποιδήποτε χρονική στιγμή.
- Στην ίδια αποκλειστικά πόρους, ήπως είναι τη κύριη RAM των 32 Kb (hub main ram) και οι configuration registers, οι οποίοι ελέγχονται από το Hub και τον διαυλό του. Πρόσβαση σε τέτοιους πόρους έχουν όλα τα cores αλλά σε καθορισμένα πάπικ slots, ακολουθώντας μια round-robin αρχιτεκτονική. Επειδή έχουμε 8 cores θα έπρεπε κανονικά να επιτρέπεται η πρόσβαση σε έναν τέτοιο πόρο για κάποιο core, 1 φυρά για κάθε 8 κύκλους ρολογιού. Επειδή όμως η συχνότητα που λειτουργεί σε διαύλους αυτών είναι η μισή του System clock, αυτό συγχεινεται μεριδιανή μια φυρά για κάθε 16 κύκλους ρολογιού, για κάποιο core.

Κάθε επεξεργαστής εκτελεί εντολές πάνω σε δεδομένα από την εσωτερική γρήγορη μνήμη του, των 2 Kb, η οποία είναι αργανωμένη σε κελιά των 32 bits. Εδώ λοιπόν δεν έχουμε μια αφιερωμένη ειδική μνήμη που επιστρέφεται σε όλους, και μια ξεχωριστή μνήμη για το σεδόρεντ, ελλάδι μια κοινή μνήμη και για το hub, μεγέθους 2 Kb (αρχιτεκτονική "υνο - Νευτραλή")⁵. Από τα παραπάνω είναι που προφανές πως κάθε εντολή έχει μέγεθος 32 bits (όπως είναι και το μήτρος για κάθε δεδομένο), γεγονός που την κάνει πολύ περισσότερο ισχυρή από τις κοινές 8 bit εντολές του έχουν άλλοι ανταγωνιστικοί μικροελεγκτές. Την εσωτερική αυτή μνήμη των 2 Kb μπορούμε λοιπόν να την δυνάμει σαν 12 το πλήθυς καταχωριστές μήκους 32 bits ο καθένας, όπου εκεί συιστήκεινανταν οι εντολές και τα δεδομένα του προγράμματος μας. Από αυτούς των 512 καταχωριστές διαθέσιμι όστον χρήσης είναι οι 496 (0 - 495), αφού οι τελευταίοι 16 (496 - 511) χρησιμοποιούνται για την πρόσβαση, κάθε επεξεργαστή στα I/O pins, στους δύο τοπικούς timers και στον κεντρικό system controller, όπως βλέπουμε στο σχήμα 5.15 [11].

Όπως αναφέραμε, μια εντολή σε γλώσσα Propeller Assembly αποτελείται από 32 bits κατανεμημένα ως εξής:

- Instruction: Κωδικός εντολής (bits 31:26)
- Effects: Ενεργοποίηση flags και αποτελέσματος, μετά την εκτέλεση (Z, C, R) (bits: 25:23)
- Immediate addressing: Άμεση διεύθυνσιο δάστηση (bit: 22)
- Condition: Υπό συνθήκη εκτέλεση (bits: 21:18)
- Destination: Καταχωριστής προορισμού (bits 17:9)
- Source: Καταχωριστής πηγή ή άμεση τιμή μεγέθους 9 bits (bits 8:0)

Παραχωρώντας την παραπάνω δομή μας τις πικικής assembly εντολής, μπορούμε να κενταλέψουμε πόσο τι πιο ισχυρή είναι μία τέτοια εντολή από κάποια που θα διέθετε για παράδειγμα μόνον 8 bits, όπως συμβαίνει σε άλλους μικροελεγκτές. Βλέπουμε για παράδειγμα πως υπάρχει η δυνατότητα να εκτελεστεί μια εντολή ανάλογα με τον αληθεύει ή όχι κάποια συνθήκη (conditional execution) χωρίς επιβάρυνση στον χρόνο εκτέλεσης! Η συνθήκη αυτή αφορά το περιεχόμενο των (δύο ακριβώς) flags που διαθέτει ο μικροελεγκτής: Zeto flag και Carry flag. Εποικοδομώντας την δυνατότητα μια εντολή αφού εκτελεστεί να επηγέρεσι ή όχι τα δύο αυτά flags (WC: Write Carry, WZ: Write Zero), καθώς και να γράψει ή όχι το αποτέλεσμα στον καταχωρητή προσερισμού (WR: Write Result, NR: No Result), παρεκάμπτοντας την εξόριση συμπεριφορά της. Είναι φανερό λοιπόν πως οι δύο αυτές δυνατότητες, καθιστούν την γλώσσα assembly ποντίχυρη. Συνοψίζοντας, μια εντολή assembly έχει την ακόλουθη σύνταξη: «Label» «Condition» Instruction Operands «Effects»

⁵Σε αντίθεση με το Propeller οι μικροελεγκτές PIC και AVR έχουν ζεχαριστή μνήμη για τις εντολές, ακολουθώντας την αρχιτεκτονική της "Να ναι"

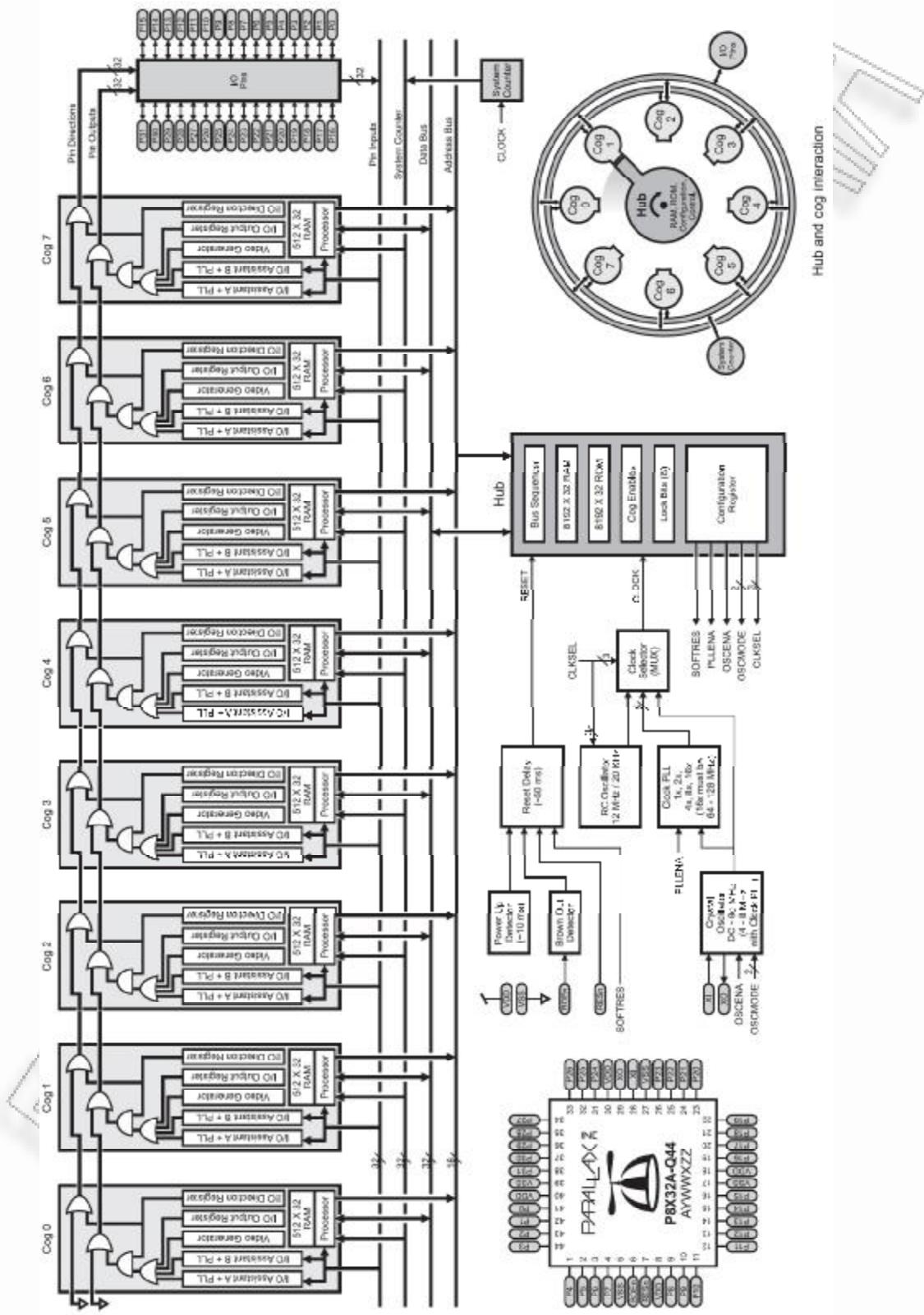


Figure 5.14: Block diagram of Parallel XZ2 to Propeller chip

Table 1-3: Cog RAM Special Purpose Registers				
Cog RAM Map	Address	Name	Type	Description
<div style="display: flex; align-items: center; justify-content: center;"> <div style="border: 1px solid black; padding: 5px; margin-right: 10px;">General Purpose Registers (496 x 32)</div> <div style="border: 1px solid black; padding: 5px; margin-right: 10px;">Special Purpose Registers (16 x 32)</div> </div>	\$1F0	PAR	Read-Only ¹	Boot Parameter, p. 178, 331
	\$1F1	CNT	Read-Only ¹	System Counter, p. 73, 282
	\$1F2	INA	Read-Only ¹	Input States for P31–P0, p. 118, 297
	\$1F3	INB ³	Read-Only ¹	Input States for P63–P32, p. 118, 297
	\$1F4	OUTA	Read/Write	Output States for P3–P0, p. 175, 330
	\$1F5	OUTB ³	Read/Write	Output States for P63–P32, p. 175, 330
	\$1F6	DIRA	Read/Write	Direction States for P31–P0, p. 104, 456
	\$1F7	DIRB ³	Read/Write	Direction States for P63–P32, p. 104, 456
	\$1F8	CTRA	Read/Write	Counter A Control, p. 95, 288
	\$1F9	CTR ^B	Read/Write	Counter B Control, p. 95, 288
	\$1FA	FRQA	Read/Write	Counter A Frequency, p. 111, 293
	\$1FB	FRQB	Read/Write	Counter B Frequency, p. 111, 293
	\$1FC	PHSA	Read/Write ²	Counter A Phase, p. 180, 332
	\$1FD	PHSB	Read/Write ²	Counter B Phase, p. 180, 332
	\$1FE	VCFG	Read/Write	Video Configuration, p. 213, 366
	\$1FF	VSCL	Read/Write	Video Scale, p. 216, 367

Σχήμα 5.15: Οι καταχωρητές ειδ.κών λειτουργιών για την cog

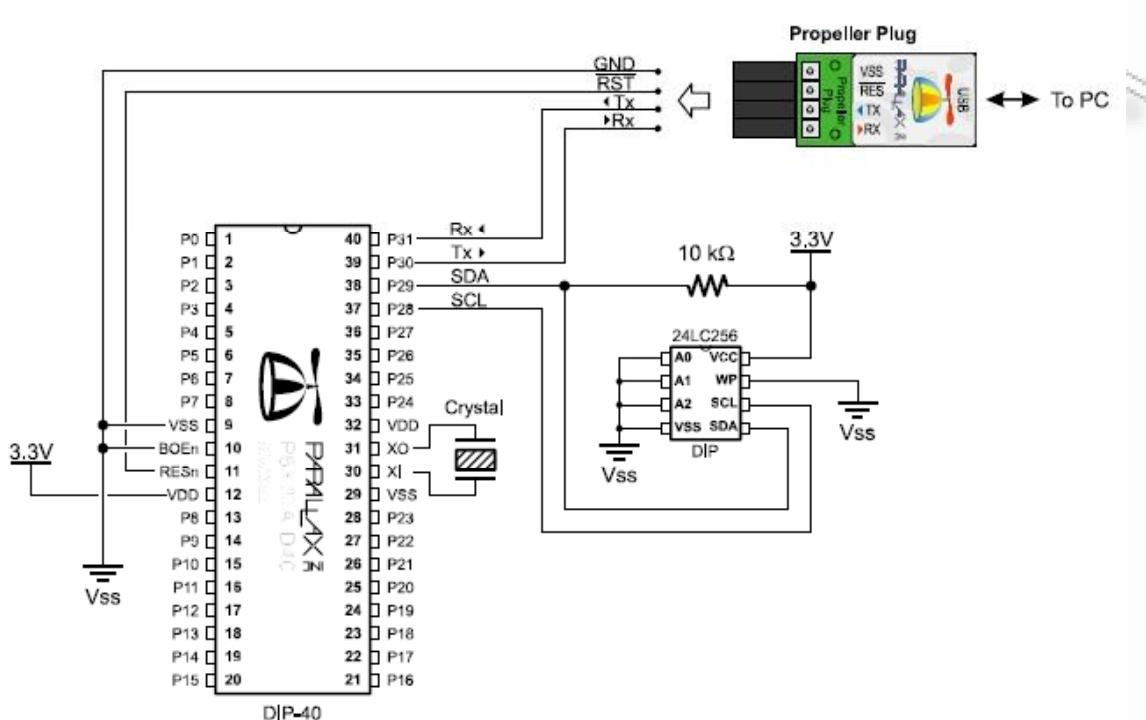
Ο τυπικός χρόνος εκτέλεσης μιας assembly εντολής είναι 1 κύκλοι ρολογιού. Αυτό μεταφράζεται για συχνότητα λειτουργίας τα 80 MHz, σε 50 ns. Για τις έντολες που αφορούν αμοιβαία αποκλειώμενους πόρους, όπως για παράδειγμα το γράφικο και το διέβασμα στην κυρία μνήμη των 32 Kb, ο χρόνος είναι 7 κύκλοι οιν των χρόνο που ενδέχεται να χρειαστεί για να έρθει η σειρά πρόσβασης του σμακεριφένου cog που εκτελεί την εντολή αυτή. Στην χειρότερη περίπτωση, ο χρόνος αυτός είναι 19 κύκλοι, γεγονός που μεταφράζεται σε συνολικό χρόνο εκτέλεσης από 7 έως 22 κύκλους ρολογιού. Για τις έντολες αλιμάτων υπό συνθήκη, που η εκτέλεση τους εξαρτάται από την τιμή κάποιου καταχωρητή, όπως είναι για παράδειγμα η `DECREMENT and Jump if Not Zero`, αν η συνθήκη είναι αληθής τότε η εντολή διαρκεί 4 κύκλους, ενώ αν είναι φευδής (και δεν εκτελεστεί το άλμα) τότε για εντολή διαρκεί 8 κύκλους ρολογιού.

Στο σχήμα 5.16 [11], μπορούμε να δούμε έναν τρόπο σύνδεσης του Propeller με μια εξωτερική μνήμη EEPROM (Electrically Erasable Programmable ROM), μέσω των ακροδεκτών P28, P29 και με ένα PC μέσω των ακροδεκτών P30, P31, είτε χρησιμοποιώντας την σειριακή θύρα, είτε χρησιμοποιώντας την θύρα USB. Κατά την εκκίνηση του chip, ο `"Boot Loader"` που βρίσκεται στην ROM αντιγράφεται στο Cog 0. Ο loader ειδικά προσετέλει μνειακούντιοι υειριστές με κάτιον πρόγραμμα που τρέχει στο PC, μέσω των ακροδεκτών P30 και P31. Τέτοια προγράμματα είναι το `Propeller Tool IDE` και το `Boot Tool`, μέσω των οποίων μπορεί να γίνει η ανάπτυξη του λογισμικού. Εμεις λοιπόν μπορούμε να στελλουμε προς το chip μέσω των προγραμμάτων αυτών τον μεταχώτισμένο κώδικα που έχουμε ανακτήσει, ο οποίος θα γραφτεί στην κυρία μνήμη των 32 Kb⁴. Αν δεν το κανούμε αυτό τότε ο loader θα κοιτάξει μήπως είναι συνδεδεμένη κάποια εξωτερική μνήμη EEPROM στους ακροδέκτες P28 και P29 και αν όντας ο υμβολεύει αυτά, τότε την αντιγράψει στην κέρια μνήμη. Μετά από όλα αυτά το πρόγραμμά μας βρίσκεται στην κυρία μνήμη του Propeller chip, ως Spin byte code. Το μόνο που απομένει είναι να διερμηνεύεται ο κώδικας αυτός από τον spin interpreter που βρίσκεται στην ROM, στο Cog 0, το οποίο αρχίζει να τον εκτελεί με αποτέλεσμα να αρχίσει η διερμηνεία του κώδικα που βρίσκεται στην κυρία μνήμη.⁵

Μα νελευτεία συμβούλια περιστήρηση αφορά τον τρόπο οργάνωσης της κύριας μνήμης των 32 Kb. Εδώ μπορούμε να έχουμε πρόσβαση σε επίπεδο byte, word ή long σε αντίθεση με την ενσωματωμένη σε κάθε

⁴Το γραφικό που αντάρτικας δίνεται επιπλέον στην μνημονική των κώδικων που την chip EEPROM αντιτίθεται.

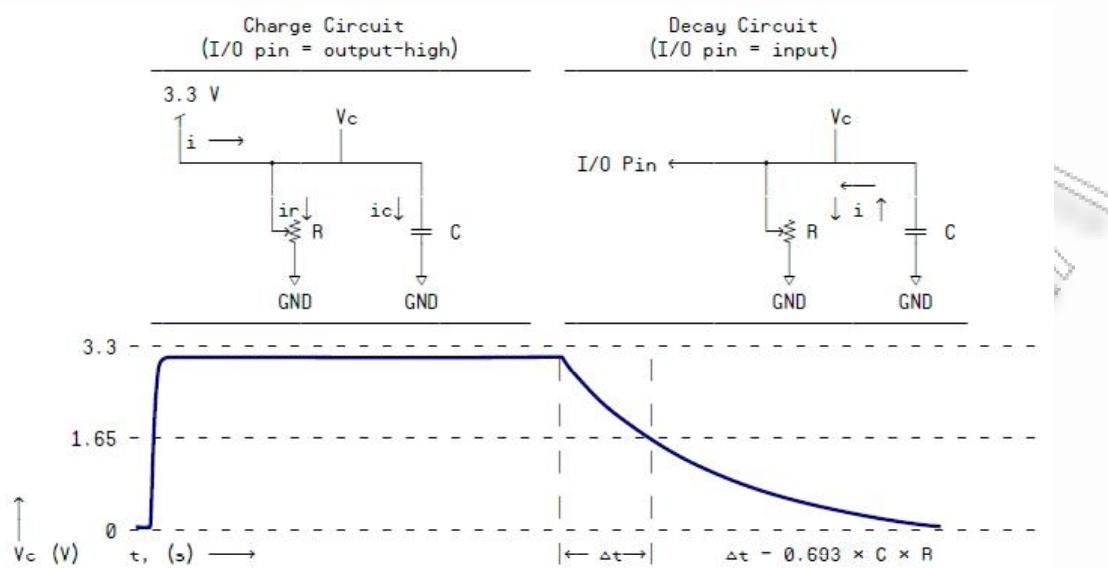
⁵Στο παραπάνω πρίν πάρει τη σημαντικότερη την τιμή κύριας μνήμης προγραμματιστή μετά την οποία θα πάρει την τιμή κύριας μνήμης την πλευρά της πρόσβασης την οποίας πρέπει να τρέχει στην πόρο Cog, αλλά η μάλιστα δίνεται η πλευρά της πλευράς γράφηρης και καταγράφεται στην μνήμη του Cog. Ακόμη δημος και σα θέλειμε να γραφτούμε δύον του κώδικα μας σε assembly, πρέπει απογραφήστε το γράφηρης και έσειστο κώδικα σε Spin. Η διαδικασία που επιλέγουμε όλη είναι να μετατρέψουμε τον assembly κώδικα σε κάτιον Cog πόρο εκτέλεση.



Σχήμα 5.16: Περιέδειγμα συνδεσιμότητας του Propeller chip με εξωτερική μνήμη EEPROM και ένα PC

Τεχνικά Χαρακτηριστικά του Propeller chip	
Μοντέλο	Π8X32A
Τάση λειτουργίας	3.3 Volts
Μεγιστ. συχνότητα ρολογίου	80 MHz
Άριθμός παραλληλών επεξεργαστών (Cogs)	8
Υπολογιστική ισχύς	20 MIPS/Cog, για συχνότητα λειτουργίας 80 MHz
Κύρια μνήμη RAM/ROM	64 Kb (32 Kb RAM + 32 Kb ROM)
Cog RAM	512 × 32 bits για κάθε Cog
I/O pins	32 CMOS level pins, με input threshold=1.65 Volts
Κατανάλωση	500 µA/MIPS

Πίνακας 5.3: Μερικά τεχνικά χαρακτηριστικά του μικροελεγκτή Propeller



Σχήμα 5.17: Μέτρηση του χρόνου εκφόρτισης πυκνωτού μέσω μεταβλητής αντιστάσεως

οργανισμού, διόπου έχουμε πρόσθιαση μόνο σε επίπεδο long (32 bits). Επιπλέον τα δεδομένα στην κόρια μνήμη υποβιβλίζονται με υγρότο ή LSIs και τελιμανίζονται MSBs, δηλαδή, οι MSBs αποθηκεύονται πιο χρηματικά στην μνήμη, αφού ο μικροελεγκτής είναι αρχιτεκτονικής Zilog Z80. Τέλος όσον αφορά την κωδικοποίηση των αριθμητικών ακεραίων, χρησιμοποιείται η παράσταση σε μεταλλιγόματος ως προς 2 (2's complement).

Στον πίνακα 5.3, συνοψίζονται ορισμένα τεχνικά χαρακτηριστικά του Propeller chip.

5.3.4 Υποσύνθημα ελέγχου των παραμέτρων Feedback gain, Delay time.

Προκειμένου ο χρήστης να μπορεί να θέτει τις δύο παραμέτρους ελέγχου των συστήματος, χρησιμοποιήσαμε δύο περιστροφικές μεταβλητές αντιστάσεις (ποτενσιόμετρα). Έτσι ανάλογα με την γωνιακή μετατόπιση κάθε ποτενσιόμετρου μεταβάλλεται η αντίσταση μεταξύ δύο ακροδέκτων του, από μια ελάχιστη τιμή ως ώπτη μέχρι K1 φοιτις που είναι, και η συνάρτωση αντίστασης τους. Κατά μια έννοια, η μεταβλητή αναίσχυση είναι. Ένας ωμικός μεταλλάκτης μετατοπίσεως, αφού η θέση που βρίσκεται κάθε φορά μετατρέπεται σε κάποια τιμή ωμικής αντίστασης.

Προκειμένου να μετρήσουμε αυτήν την αντίσταση ψηφιακά, έχουμε δύο διενατότητες. Η μια είναι να συνδέσουμε στα δύο άκρα του ποτενσιόμετρου μια συνέχη τάση έτσι ώστε ενώλωγα με την μετατόπιση να παίρνουμε μεταβλητή τάση αντί για μεταβλητή αντίστασης (διαφέτης τάσης), και στην συνέχεια να συνδέσουμε τον τρίτο ακροδέκτη του στην είσοδο ενός A-D μετατροπέα. Ανάλογα με την θέση του ποτενσιόμετρου μεταβάλλεται τώρα η τάση μεταξύ του τρίτου ακροδέκτη και της γης, με αποτέλεσμα να παίρνουμε μέσω του A-D μετατροπέα μια ψηφιακή τιμή.

Ο δεύτερος τρόπος είναι τελείως ανέχοδος, μιας και τα μόνο που χρειάζεται είναι ένας πυκνωτής κατάλληλης τιμής. Η αρχή λειτουργίας του βασίζεται στην μέτρηση του χρόνου εκφόρτισης του πυκνωτού C μέσω της μεταβλητής αντιστάσεως R, όπως φαίνεται στο σχήμα 5.17 [5].

Βλέπουμε πως η μια άκρη του πυκνωτού συνδέεται απ'εις θείας σε κάποιον ακροδέκτη του μικροελεγκτή. Έτσι θέτοντας τον ακροδέκτη αυτόν σε υψηλό δυναμικό, ο πυκνωτής αρχίζει να φορτίζεται (σχεδόν ακαριαία) αποκτώντας τάση 3.3 Volts στα άκρα του. Στην συνέχεια μετατρέπουμε τον ακροδέκτη αυτόν σε input με αποτέλεσμα ο πυκνωτής να αρχίσει να εκφορτίζεται μέσω της μεταβλητής αντιστάσεως R. Αποδεικνύεται πως ο χρόνος που απαιτείται για να γίνει η τάση στα άκρα του πυκνωτού η μισή (1.65 V), δίνεται από την σχέση [5]:

$$\Delta t = 0.693 \times C \times R$$

Συνεπώς ο χρόνος Δt είναι ανάλογος της μεταβλητής αντιστάσεως R. Το μόνο που μένει είναι να βρούμε έναν τρόπο να μετρήσουμε τον χρόνο αυτόν μέσω του μικροελεγκτή. Στο σημείο αυτό μπορεί να μιας βοηθήσει ο ένας από τους δύο ανεξάρτητους μετρητές που έχει ενσωματωμένους κάθε cog, όπως αναφέραμε στην ενότητα 5.3.3.

Ένας τέτοιος μετρητής, για παράδειγμα ο A, μπορεί να τεθεί σε λειτουργία "Positive Detector" που σημαίνει

πως σε κάθε κύκλο ρολογιού θα προστίθεται το περιεχόμενο του καταχωρητή PIISA, για όσο χρόνο κάποιοις ακροδέκτης⁵ βρίσκεται σε υψηλό δυναμικό. Στο σημείο αυτό πρέπει να υπενθυμίσουμε πως έτσι έχει τύπο $VDD/2=1.65 \text{ Volts}$, τότε λειτουργεί στην μεγαλύτερη δυναμικό (βλ. πίνακα 5.3). Εποικιά εμείς θέτουμε $FRQA=1$ και μηδενίζουμε τον καταχωρητή PIISA ($PIISA=0$), αλλά σας μετά αφού έχουμε μετατρέψει τον ακροδέκτη του Propeller που συνδέεται με τον πυκνωτή, από συρτιές σε πηγή. Προφανώς η τιμή που θα έχει αποθηκευτεί στον καταχωρητή PIISA όταν ολοκληρωθεί η εκφόρτιση στα 1.65 V . Θα είναι ο χρόνος Δτ σε κύκλους ρολογιού.

Ένα σοβαρό πρόβλημα που προκύπτει από την χρήση των κυκλώματος του σχήματος 5.17, είναι το πολύ μεγάλο ρεύμα που αναπτύσσεται κατά την φόρτιση του πυκνωτή⁶. Ο χρόνος που ορμάνεται αυτό είναι ολό λιγός, αλλά επειδή αυτό επαναλαμβάνεται σε κάθε I/O, επάρχει ενδεχόμενο να καταστραφεί κάποια στιγμή ο ακροδέκτης του μικροελεγκτή που συνδέεται με τον πυκνωτή⁷. Επιπλέον αυτές οι απότομες ελάρσεις του ρεύματος μπορούν να προκαλέσουν πλάκωνα στο ακούσικό οήμα, αλλοιώνοντας τον ήχο. Για να αποφύγουμε λοιπόν τα φαινόμενα αυτά μπορούμε να παρεμβάλλουμε μεταξύ του ακροδέκτη του μικροελεγκτή και του πυκνωτή, μια αντίσταση $R1$ που έχει ως στόχο την μείωση του ρεύματος φόρτισης, όπως φαίνεται στο οχήμα 5.18.

Η πρωτήρικη της αντιστάσεως $R1$ καταρργεί την γραμμικότητα μεταξύ του χρόνου εκφόρτισης Δτ και της τιμής του ποτενσιομέτρου R_x , αν η τιμή της δεν εκλεγεί κατάλληλα. Πράγματι αν ανελέσουμε το βελτιωμένο κύκλωμα του σχήματος 5.18, θα δούμε πως η τάση που θα αναπτυχθεί στο τέλος της φόρτισης του πυκνωτού δεν θα είναι σταθερή όπως πριν (3.3 V), αλλά θα εξαρτάται από την μεταβλητή αντίσταση του ποτενσιομέτρου R_x , ούμφωνα με την ακύλουσθη σχέση:

$$V_t = \frac{3.3R_x}{R_x + R_1} \quad (5.1)$$

Συνέπεια αυτού είναι ο χρόνος εκφόρτισης στα 1.65 V να απούται προς:

$$\Delta t = CR_x(0.693 + \ln \frac{R_x}{R_x + R_1})$$

Σύμφωνα με τις δύο τελευταίες σχέσεις, για να διατηρηθεί η γραμμικότητα μεταξύ του χρόνου Δτ και της ένδειξης του ποτενσιομέτρου R_x , θα πρέπει να εκλέξουμε ως τιμή για την $R1$ κατά πολύ μικρότερη από την ουσιαστική αντίσταση του ποτενσιομέτρου. Μία περιτιμήρηση οχειακή με αυτό είναι ότι μια επιπλέον εκλογή της τιμής $R1$, μπορεί να οδηγήσει στην μείωση που μήκους της αφέλλης διαδρομής του ποτενσιομέτρου, αφού για τιμές της $R_x \leq R1$, δεν υφίσταται χρόνος εκφόρτισης Δτ στα 1.65 V , από την στιγμή που η τάση φόρτ.σης στην περίπτωση αυτή θα είναι μικρότερη ή ίση των 1.65 V (εξισωση 5.1).

Όπως βλέπουμε στην συνδεσμολογία του Ψηφιακού υπουσιστήματος στο σχήμα 5.19, προκειμένου να ελέγχει ο χρήστης τις περιμέτρους Feedback γιαν και Delay time, χρησιμοποιήσαμε δύο όμιλα περιστροφικά γραμμικά ποτενσιομέτρα ουσιαστικής αντίστασεως $10 \text{ K}\Omega$. Ο πυκνωτής που συνδέεται στο ποτενσιομέτρο του Feedback γιαν έχει χωρητικότητα $26/ \mu\text{s}$ ⁸, ενώ αυτός του Delay τυπικού ποτενσιομέτρου, $330 \text{ n}\mu\text{s}$. Επίσης συνδέσαμε το κάθε ένα από τα δύο αυτά κυκλώματα με τους ακροδέκτες P11 και P15 του Propeller chip αντιστοίχως, μέσω αντιστάσεως $R1=1\text{k}\Omega$ για τους λόγους που αναφέρθησαν προηγουμένως.

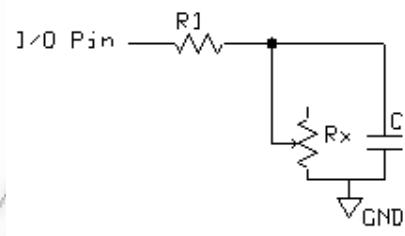
Σε προηγούμενη παράγραφο αναλύσαμε τον τρόπο χρήσης ενός μετρητή για κάποιον αριθμητικό μηχανισμό να μπερδεύσει να μετρήσει τον χρόνο εκφόρτισης ενός πυκνωτή μέσω αντιστάσεως. Είδαμε πως στον καταχωρητή PIISA (αν πρόκειται για τον πρώτο counter A) αποθηκεύεται ο χρόνος αυτός σε clock ticks, δηλαδή κάθε μια μονάδα θα αντιστοιχεί σε χρόνο 12.5 ns ($f_{clk} = 80 \text{ MHz}$). Αν τώρα διαχρέσουμε το περιεχόμενο του καταχωρητή PIISA με το δι2, τότε ο χρόνος που θα αντιστοιχεί σε κάθε καινούργια μονάδα θα είναι $12.5 \text{ ns} \times 512 = 6.4 \text{ μsec}$. Αυτό ακριβώς εφαρμίζεται στον κώδικα που αναπτύχθηκε σχετ.κά με το διάβρωσμα των δύο ποτενσιομέτρων μέσω των counters του Propeller chip (βλ. Ψευδοκώδικα 1). Έτσι οι τιμές που αρχικά τους αποκτήνει η περιοχή ρυθμίσεως ποτενσιομέτρων είναι για το μεν Delay ρυθμό από $16 - 385$, ενώ

⁵Τα περιστατικά με τις ενισχύσεις των ακροδέκτη που συνέβαιναν στην πυκνωτή

⁶Μάλιστα η πυκνωτής με φόρτιση πηγής προσφέρει πολύ πάντας πολύ μεγάλη λειτουργική όπωρα, ρυθμού από την ακροδέκτη την μερική λειτουργία.

⁷Ωστόσο είδαμε ότι το Propeller chip, επέρχεται προσποτατική διεύθυνση που καθίσταται στον ίδιο μήνυμα την μετάταξη των παραπάνω φόρτων.

⁸Η τιμή αυτή προκύπτει από την επιφύλαξη πάνθετη διεύθυνση με χωρητικότητα $230 \text{ n}\mu\text{s}$ και $17 \text{ n}\mu\text{s}$ αντίστοιχα.



Σχήμα 5.18: Βελτιωμένο κύκλωμα σύνδεσης ποτενσιομέτρου με το Propeller chip

για το Feedback ροτ από 16 – 293, όπου η κάθε μονάδα αντιστοιχεί σε χρόνο ίσο προς 6.1 μsec.¹² Τέλος να σημειωθούμε πως c λόγος που διαιρέσαμε τις μετρούμενες τιμές με αποτέλεσμα την μείωση της ανάλυσης, έχει να κάνει με την λογική τουαίτη ή με επιδό το μερικούσ αυτό υπότιμα, να παράγει την ίδια τιμή κάθε φυρά που εκτελείται το ίδιο “πάραμα”. Έτσι μετά από δικούς μας πειραματισμούς, καταλήξαμε στην τελική ανάλυση των 9 bits σχετικά με τους χρόνους εκφύρτισης, για τις δεδυμένες χωρητικότητες και αντιστάσεις.¹³

5.3.5 Λογισμικό ανάπτυξης

Οι γλώσσες προγραμματισμού που χρησιμοποιούμε για τον προγραμματισμό των Propeller chips, είναι η PropBASIC (Version 1.03) και η Assembly. Η γλώσσα PropPASIC είναι ένας μεταγλωτιστής της γλώσσας BASIC για τον μικροελεγκτή Propeller, ο οποίος συνεργάζεται με το περιβάλλον ανάπτυξης λογισμικού Best Tool IDE. Και τα δύο αυτά προγραμματιστικά εργαλεία διατίθενται δωρεάν επό τις διεύθυνσις, <http://www.fnarfbargle.com/PropBasic/> και <http://www.fnarfbargle.com/best.html> αντίστοιχα.

Η PropBASIC είναι ένας inline μεταγλωτιστής, ο οποίος μεταφέρει κάθε δήλωση της γλώσσας BASIC σε ένα block από εντολές Assembly, χωρίς να κάνει κάποια φελτιστοποίηση του κώδικα. Ο χρήστης υπορεί να δει με έναν έξυπνο τρόπο μέσα από το περιβάλλον Best Tool IDE, τον ταραχόμενο Assembly block κάθικα δίπλα από κάθε γραμμή μικρή δηλώσης σε γλώσσα PropBASIC. Επίσης η γλώσσα μας δίνει, την δυνατότητα να παραμβάλλουμε στον BASIC κώδικά μας και αυτούσιες εντολές Assembly. Με τον τρόπο αυτό έχουμε έναν τρόπου να παράγομε εύκολα, γρήγορο και κατανοητό Assembly κώδικα, η χρήση του οποίου είναι απαραίτητη για κρίσιμες από πλευράς χρόνου εφαρμογές, όπως είναι το σύστημα του αναπτύξαμε.

Η δομή των προγράμματος που αναπτύζαμε σε σχέση με την αρχιτεκτονική του Propeller φαίνεται στο σχήμα 5.20. Το πρόγραμμα μας χρησιμοποιεί μόνο δύο (Cog0, Cog1) από τους οκτώ διαθέσιμους επεξεργαστές του Propellτ. Αρχικά υ πρώτος επεξεργαστής, Cog0, αναθέτει στον δεύτερο επεξεργαστή, Cog1, το διάβασμα των παραμέτρων ελέγχου, Delay time και Feedback gain μέσω των αντίστοιχων ποτενσιομέτρων. Η διεδικασία αυτή πραγματοποιείται από τους δύο ενσωματωμένους μετρητές, COUNTERA και COUNTERB του Cog1, όπως αναλύσαμε στην υποενότητα 5.3.4. Εδώ πρέπει να υπενθυμίσουμε πως ο επεξεργαστής Cog1 από την στιγμή που ενεγκοποιήθηκε αρχίζει να λειτουργεί τελείως ανεξάρτητα και παρόληδη με το Cog0.¹⁴

Οι δύο επεξεργατής επικοινωνούν μεταξύ τους μέσω της δύο μεταβλητών ParDly και ParFb της κύριας μνήμης RAM, όπως φαίνεται χαρακτηριστικά στο σχήμα 5.20. Εποι ο επεξεργαστής Cog1 ανανεώνει το περιεχόμενο των μεταβλητών αυτών όταν υπάρχει κάποια αλλαγή στα ποτενσιόμετρα ελέγχου από τον χρήστη και ο επεξεργαστής Cog0, τις διαβάζει σε κάθε λοφ. Επειδή τώρα υπάρχει το ενδεχόμενο, παρόλο που ένα ποτενσιόμετρο να είναι ακίνητο η τιμή του διαβάζεται το Cog1 από αυτό να αμφιτάλαντεύεται μεταξύ δύο γενονικών τιμών. Έχουμε προβλέψει στον κώδικά μας (Φενδοκώδ.και, 1), το Cog1 να ανανεώνει τις μεταβλητές ParDly και ParFb μόνον αν έχουμε αλλαγή κατά το ποτενσιόμετρο της μονάδος. Να υπενθυμίσουμε πως οι τελικές διακρίτες τιμές που αποθηκεύονται στις μεταβλητές αυτές ανέλογα με την θέση των ποτενσιόμετρων είναι, $ParDly = 512, 544, 576, \dots, 12320$ και $ParFb = 16, 17, 18, \dots, 293$.

Συνεχίζοντας μετά από την ενεργυοποίηση των Cog1, το Cog0 μπαίνει σε έναν ατέριμνα βρόχο, όπου εκελούνται διαδοχικά οι ακόλουθες εργασίες:

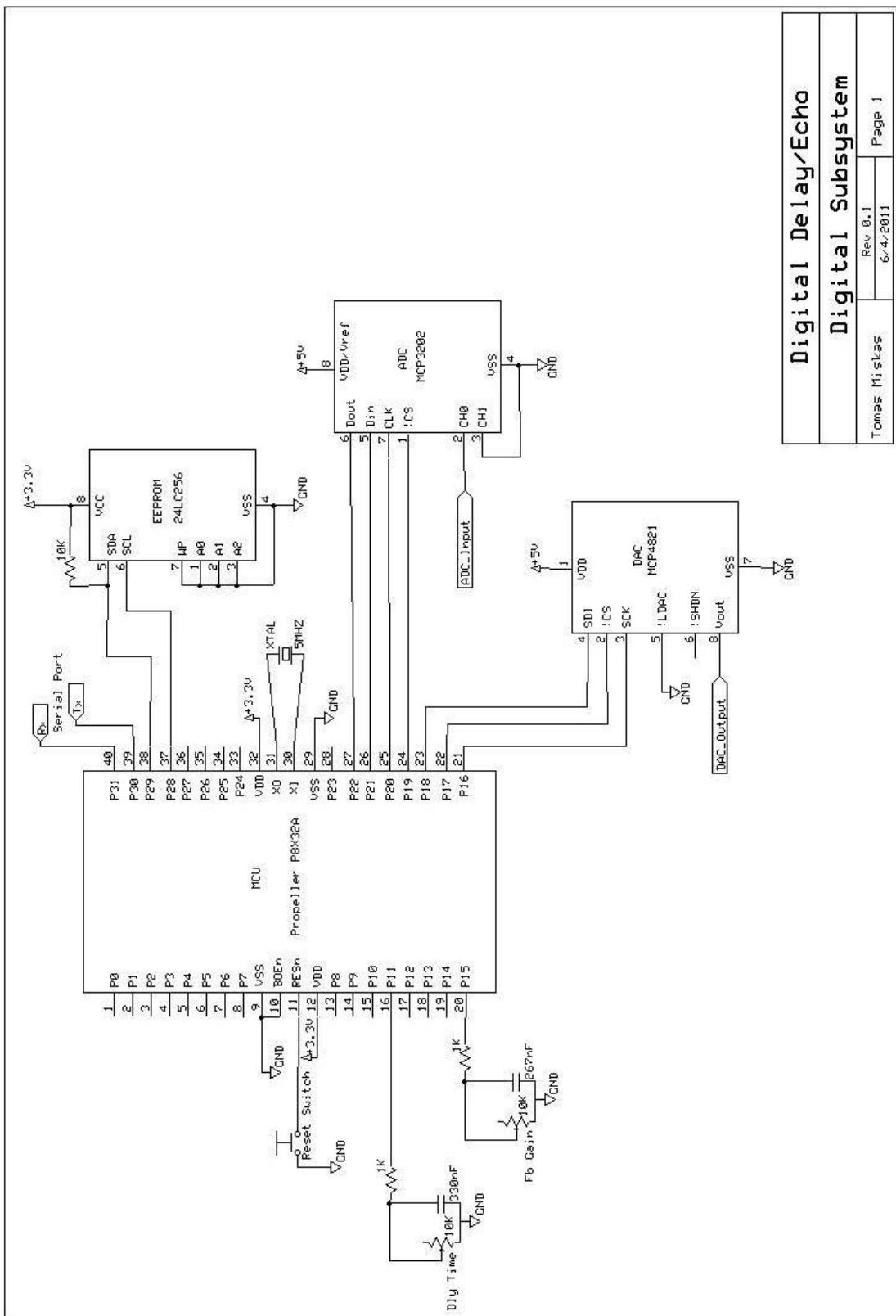
- Επικοινωνία με τον A-D μετατροπέα, MCP3202 (ADC Section).
- Άλγορίθμος Εχέο (Echo Section).
- Επικοινωνία με τον D-A μετατροπέα, MCP1821 (DAC Section).

Προκειμένου να ελυτρώσουμε ένα feedback circuit φίλτρου, χρειαζόμαστε την δυνατότητα να μπορούμε να αποθηκεύσουμε πανελθόντα δείγματα του σήματος εξόδου. Για τον λόγο αυτό δεσμεύουμε ένα μεγάλο ποσό της κύριας μνήμης RAM – περίπου 26 Kb – υπό μορφή μήτρας με όνομα Bus, όπου μπορούμε να αποθηκεύσουμε 13000 δείγματα μήκους 16 bits. Το ποσό της μνήμης που θα χρησιμοποιούμε σε κάθε κύκλο εξαρτάται από την μεταβλητή ParDly που συνδέεται με το ποτενσιόμετρο Delay time. Η μνήμη αυτή πρέπει να έχει κυκλική διάρκη (Circular buffer), έτσι ώστε όταν ψάνουμε στο τέλος της, αυτή να μην εξαντλείται, αλλά να υπάρχει πάλι πρόσβαση για ανάγνωση-εγγραφή στην αρχή της. Για να μπορέσουμε να ψάξουμε μια τέτοιος διοική χρειαζόμαστε έναν αυξανόμενο δείκτη, ροιτερό, ο οποίος όταν θα φτάνει την τιμή buffer (bufler length) που ισούται με την περιμέτρο ParDly, θα μηδενίζεται. Ο φενδοκώδικας 2 περιγράφει, αναλυτικά τον ελγάθριμο buffer που ακολεύει την πρώτης επεξεργασία, ής, Cog0.

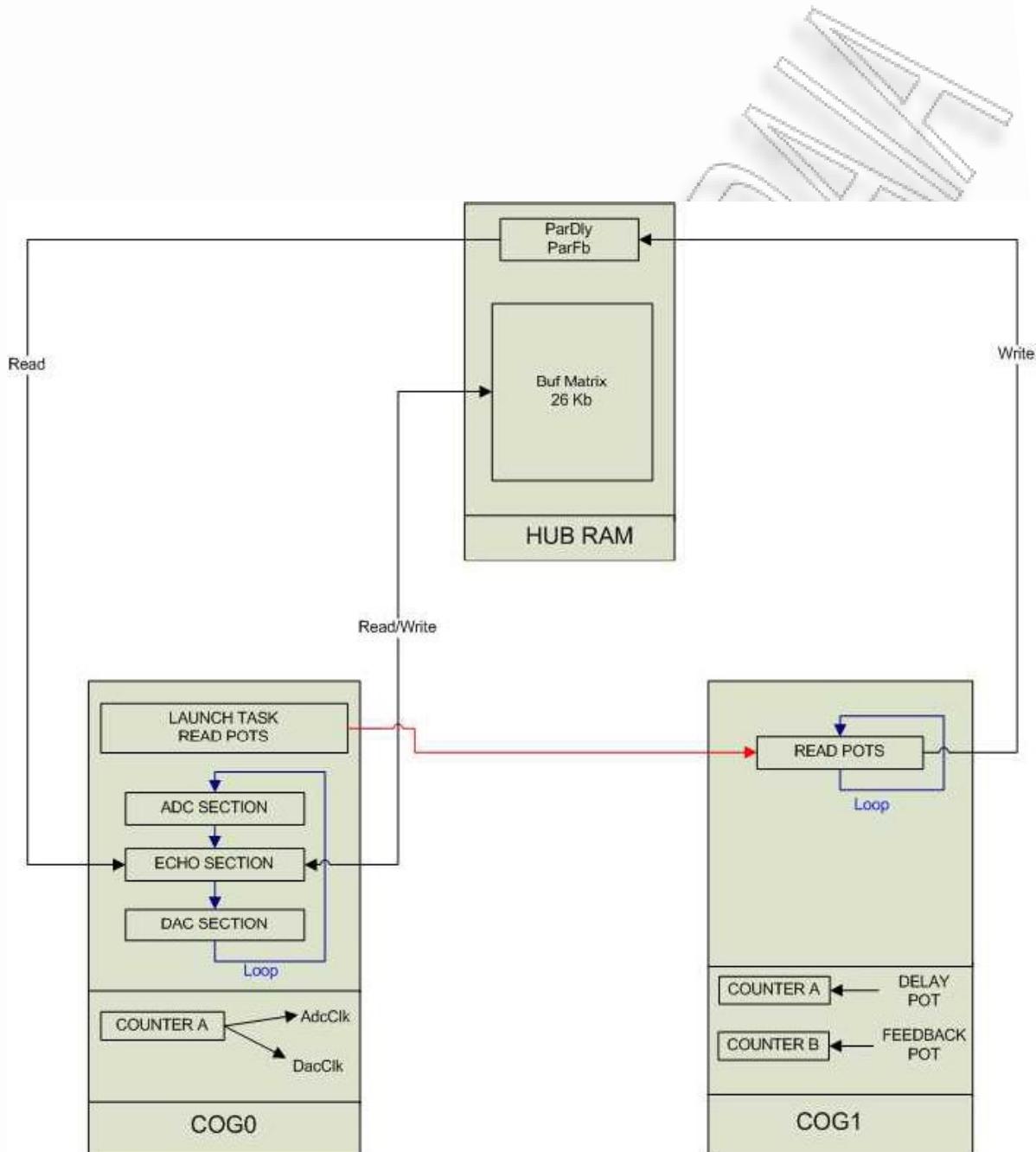
¹² Σε κάθε “ημή” επέρχεται off-set=1, προκαρπτεί το κάλιμα και την τοπονομάστρη βρίσκεται στην χρημάτερη τον ήπη να περιγράψει κάποια αναφορική τιμή.

¹³ Το στριμόνια από την πρώτη να υποθέτειμε πως ο τελικός πορευόμενος ή ας δημήτερη ακριβής την τοπονομάστρη την παραπάνω διεξήγαμε του δύο ποτενσιόμετρων ωρίγχτων του συστήματος.

¹⁴ Ας είσορε ενώς απεικόνιζητες αδένων πυρήνων μικροελεγκτή ής κατασχετικά στην χρήση πιστοποίησης προκειμένου να διαβάζεται το ποτενσιόμετρο με αποτέλεσμα την αύξηση της πολεμιστικής του προγράμματος μας.



Σχήμα 5.19: Ηλεκτρικό κόκκινο του φυλίου και της ανάπτυξης



Σχήμα 3.20: Δομή των προγράμματος σε σχέση με το χρησιμοποιούμενο hardware

Ψευδοκάθικας 1 διάβασμα των ποτενσιόμετρων από το Cog1 (Task: ReadPots)

COUNTERA(PosDetector, DlyPin), COUNTERB(PosDetector, FbPin) {Θέσεις τους μετρητές CO-UNTERA και COUNTERB σε λειτουργία "Positive Detector"}

prevDlyTicks = 0, prevFbTicks = 0 {Στις δύο αυτές μεταβλητές απιθηκεύουμε τις μετρήσεις των αμέσως προηγούμενου κύκλου}

Ιωρ

PinDlyPot ← HIGH, PinFbPot ← HIGH

WAIT(2ms) {Φορτίζουμε τους δύο πυκνωτές για 2 ms}

PinDlyPot ← INPUTSTATE, PinFbPot ← INPUTSTATE {Μετατροπή των δύο pins του Propeller που συνδέουνται με τα ποτενσιόμετρα, σε κατάσταση INPUT}

phsa = 0, phsb = 0 {Αρχικοποίηση των δύο μετρητών. Ο phsa αφορά το Delay Pot, ενώ ο phsb το Feedback pot}

WAIT(4ms) {Αναμονή για 4 ms προκειμένου η τάση στους 2 πυκνωτές να είναι σίγουρα κάτια από 1.65 V}

ticks ← phsa/512 {Ο phsa αφορά το ποτενσιόμετρο Delay time}

ticks ← ticks + 16 {Το εύρος των μετρηθέντων τιμών για τα δεδομένα C.R του συτήματός μας θα είναι: $16 \leq ticks \leq 385$ }

Delay ← ticks × 32 { $Delay = 512, 544, 576, \dots, 12320$ }

if |ticks - prevDlyTicks| > 1 then {Ανανεώσε την παράμετρο ParDly στην κύρια μνήμη μόνο αν έχουμε κινηση του ποτενσιόμετρου}

ParDly ← Delay

end if

prevDlyTicks ← ticks

ticks ← phsb/512 {Ο phsb αφορά το ποτενσιόμετρο Feedback gain}

Feedback ← ticks + 16 {Το εύρος των μετρηθέντων τιμών για τα δεδομένα C.R του συτήματός μας θα είναι: $16 \leq Feedback \leq 293$ }

if |ticks - prevFbTicks| > 1 then {Ανανεώσε την παράμετρο ParFb στην κύρια μνήμη μόνο αν έχουμε κινηση του ποτενσιόμετρου}

ParFb ← Feedback

end if

prevFbTicks ← ticks

end loop

Ψευδοκώδικας 2 Ο εκτελουμένος αλγόριθμος Echo από το Cog0

COGSTART(ReadPots) {Ανάθεσε στο Cog1 το διόβεσμα των ποτενσιομέτρων ελέγχου Delay time και Feed back gain}

$pointer = 0, \ Buf(k) = 0 \forall k \in [0, 12999]$ {Αρχικοποίηση μεταβλητών και μητρών}

loop

ADC(Sample) {Πάρε ένα νέο μη προσημασμένο 12 bit δείγμα sample, από το ADC}

$sample \leftarrow sample - 2048$ {Μετατροπή του δείγματος sample σε προσημασμένο ακέραιο 12 bit}

$buflen \leftarrow ParDly, feedback \leftarrow ParFb$ {Αιάβασε από την κύρια μνήμη τις παραμέτρους ParDly, ParFb}

old $\leftarrow Buf(pointer)$ {Διάβασε το (παλιό) δείγμα που βρίσκεται στην θέση pointet της μνήμης και αποθήκευσε το στην μεταβλητή old}

$old \leftarrow old \times feedback / 512$ {Υπολόγισε ένα κλάσμα του δείγματος old}

mix $\leftarrow sample + old$ {Μίξη το τρέχον δείγμα sample με το πόσηστό του παλιό δείγματος που υπολόγισε πριν}

Buf(pointer) $\leftarrow mix$ {Γράψε το μιξαρισμένο δείγμα πάλι στην θέση pointet της μνήμης}

$pointer \leftarrow pointer + 1$

$pointer \leftarrow pointer MODULO buflen$ {Η δοιμή της μνήμης πρέπει να είναι κυκλική}

if $mix > 2047$ then

$mix = 2047$

end if

if $mix < -2048$ then

$mix = -2048$

end if

$mix \leftarrow mix + 2048$ {Μετατροπή της μεταβλητής mix, σε μη πρυσημασμένο ακέραιο 12bit}

DAC(mix) {Προώθησε το επεξεργασμένο 12 bit δείγμα πάλι στο DAC}

end loop

Αν παρατηρήσουμε τον ψευδοκώδικα 2 θα δούμε πως σε κάποιο βήμα του αλγορίθμου υπολογίζεται ένα κλάσμα του απούληκε υπεύθυνου δείγματος old, ανάλογο με την μεταβλητή feed back που διαβάσαμε από το ποτενσιόμετρο feed back gain. Οι πρόλεις που πρέπει να εκτελεστούν είναι ένας πολλαπλασιασμός και μια διαιρεση: $old \times feedback / 512$. Πατόσου στην πράξης αυτές υπάρχει πρωτερικότητα: Πρώτα πρέπει να εκτελεστεί ο πολλαπλασιασμός της (προσημασμένης) μεταβλητής old, μήκους 16 bits, με την (μη προσημασμένη) μεταβλητή feed back, μήκους 9 bits και στήν συνέχεια το αποτέλεσμα - που θα έχει μήκος 25 bits - θα διαρεθεί με το $512 = 2^9$. Προφανώς το τελικό αποτέλεσμα θα έχει μήκος 16 bits. Επομένων να πετάχουμε τον πολλαπλασιασμό μιας ακέραιας τιμής - που παριστάνει ένα αποθηκευμένο δείγμα - με μια τιμή μικρότερη της μιονίδος - η οποία παριστάνει το κέρδος της αναδροσής - θα πρέπει να καταχθύγουμε σε αυτό το τέχνασμα. Σπειρή για μεταβλητή feed back παίρνει τιμές από 16 έως 293, το ισεδύναμο εύρος του κέρδους της ανάδροσης (feedback gain) θα είναι από $16 / 512 \approx 0.03$ έως $293 / 512 \approx 0.57$.

Ένα δήτημα που προέκυψε σχετικά με την πραγματοποίηση των παρεπάνω αριθμητικών πράξεων, αφορούσε την απουσία hardware multiplier από το Propeller chip. Για τον λόγο αυτό τρωποποιήσαμε τον κώδικα πολλαπλασιασμού σε assembly που προτείνεται στην σελίδα 380 του Propeller Manual V1.1 (βλέπε αναφορά [11]), προκειμένο για εκτέλεται ο απαιτούμενος πολλαπλασιασμός μεταξύ μιας προσημασμένης ακέραιας μεταβλητής μήκους 16 bits με μια μη προσημασμένη ακέραια μεταβλητή μήκους 9 bits⁷. Ο ψευδοκώδικας 3 περιγράφει τον αλγόριθμο που εφαρμόζαμε. Να σημειωθούμε πως για την υλοποίηση σε κώδικα της επαναληπτικής διδικασίας των πολλαπλασιασμών δεν χρειάζεται η απόδημευση των ενδιάμεσων αποτελεσμάτων, $Y^{[k]}$, $k = 1, 2, \dots, 9$. Ο επαναληπτικός αυτός αλγόριθμος πολλαπλασιασμός είναι μια παραδειγματική τους αλγορίθμους που επινόησε ο AI Ελιντερίζπι και που χρησιμοποιείται σήμερα σε αρκετές Ευρωπαϊκές χώρες [3].

Όσον αφορά τον τρόπο επικοινωνίας με τους δύο μετατροπείς MCP3202 και MCP4821, αυτός έχει αναλυθεί διεξαδικά στις επονότερες 5.3.1 και 5.3.2 αντίστοιχα. Το μόνο που πρέπει να προσθέσουμε είναι πως προκειμένου το Cog0 να παράγει τις συχνότητες ρολογιών που χρειάζονται οι δύο μετατροπείς αξιοποιεί τους ένα ενσωματωμένο μετρητή του, COUNTERA. Ο μετρητής αυτός προγραμματίζεται για "Διαφορική PLL" λειτουργία, περάγοντας στους ακροδέτες P16 και P20 του Propeller. παλμούς συχνότητος 625 KHz. Όπως βλέπουμε από το ηλεκτρονικό διάγραμμα 5.19 ο ακροδέτης P16 συνδέεται με την εισόδο SCK του DAC, ενώ ο P20 με την εισόδο CLK του ADC. Τα υπόλοιπα σήματα που απαιτούνται για την επικοινωνία με τους δύο

⁷Ο επομένως ανέδοκα της σελίδας 380 του Propeller Manual, εφόρεται τον πολλαπλασιασμό μεταξύ δύο μη προσημασμένων ακέραιων, μήκους 16 bits ο καθένας.

Ψευδοκάθικος 3 Αλγόριθμος πολλαπλασιασμού μεταξύ ενός προσημασμένου ακεραιού X(16 bits) και ενός μη προσημασμένου ακεραιού Y(9 bits)

Ρεquirer: X: 16 bits Signed , Y: 9 bits Unsigned

Εinst.rie: Result in X

$$X_{abs} \leftarrow ABS(X) \quad \{ \text{Βγεις την απόλυτη τιμή της προσημασμένης μεταβλητής } X \}$$

$$Y[0] = Y$$

for $k = 1$ to 9 do

$$Y[k] = \begin{cases} Y[k-1]/2 & \text{εάν } Y[k-1] \text{ άρτιος,} \\ Y[k-1]/2 + 2^8 X_{abs} & \text{εάν } Y[k-1] \text{ περιττός} \end{cases}$$

end for

$$Y \leftarrow Y[9] \quad \{ \text{Αποθήκευσε το αποτέλεσμα του πολλαπλασιασμού, } Y[9], \text{ στην μεταβλητή } Y \}$$

if $X < 0$ then {Ανάκτηση προσήμου}

$$X \leftarrow (-Y)$$

else

$$X \leftarrow Y$$

end if

Χρόνος εκτέλεσης ενός ζρόχου για το Cog0	
ADC Section	28.8 μsec
DAC Section	25.6 μsec
Echo Section	3.1 μsec
Various config	0.2 μsec
Sum (T_s)	57.7 μsec
f_s	17331.1 Hz

Πίνακας 5.1: Υπολογισμός συχνότητας δειγματοληψίας f_s

μετατρυπείς - χρησιμεποιώντας το πρωτόκολλο SPI - παράγονται από τουν κάθικά που αναπτύχθηκε.

Από την δομή του κώδικα που εκτελείται στο Cog0 (βλ. σχήμα 5.20), είναι φανερό πως η περιόδος δειγματοληψίας T_s , ισούται με τόν χρόνο που διαφρκεί ένα λόρο (*ADC section* → *ECHO section* → *DAC section*). Στον πίνακα 5.4 μπορούμε να δούμε τον συνολικό χρόνο εκτέλεσης ενός βρόχου, καθώς και το πώς ο χρόνος αυτός κατανέμεται σε κάθε section. Ελέγουμε λοιπόν πως η συχνότητα δειγματοληψίας του συστήματος μας είναι περίπου 17 KHz. Τέλος να σημειωσούμε πως η ψευδοεντολή $old \leftarrow old \times feedback / 512$ διαρκεί 1.85 μsec, δηλαδή το 60% του συνολικού χρόνου του Echo Section.

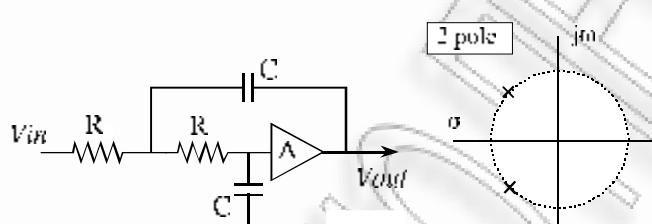
5.4 Ανάλυση των Αναλογικού υποσυστήματος

Το κυριότερο κομμάτι των αναλογικού υποσυστήματος (σχήμα 5.4), είναι τα δύο πανομοιότυπα βαθυπερατά φίλτρα, ADC filter και DAC filter, τα οποία φιλτράρουν τα αναλογικά σήματα που σχετίζονται με τους δύο μελαχρονίες.

Οι γνωστούν προτού τροφοδοτήσουμε έναν A-D μετατροπέα, πρέπει να εξαλείψουμε όλες τις συχνότητες των σήματος εισόδου που είναι μεγαλύτερες από $f_s/2$, όπου f_s είναι η συχνότητα δειγματοληψίας. Αν δεν συμβεί κάτι τέτοιο, τότε κατά την μετατρυπή του ψηφιακού σήματος σε αναλογικό θα παρουσιαστούν συχνοτήτες μέσα από διατύπη ημα $[0, f_s/2]$ που δεν θα γράψει ο ίδιος περιοχή μας ο ήμα, με αποκλεισμό την αλληλοποίησή του. Σύμφωνα με τις αρχικές προδιαγραφές των συστήματος μας (βλ. πίνακα 4.1), η συχνότητα δειγματοληψίας είναι ίση προς, $f_s = 20 KHz$ και η μεγαλύτερη συχνότητα των σήματος εισόδου είναι, $f_{max} = 5 KHz$. Έτσι προκειμένου να εξαλείψουμε το συχνοτικό περιεχόμενο των σήματος εισόδου από τα 10 KHz κα. πάνω, σχεδιάσαμε και υλοποιήσαμε ένα βαθύπερατό φίλτρο Butterworth tέταρτης τάλας, με συχνότητα αποκοπής περίπου 5 KHz, διπλούς βλέποντας από την πίνακα 5.5. Ήμειδή το φίλτρο αυτό είναι ένας Αξέρης, ο βαθμός εξαιρετισμού της του είναι 21 dB/octave, με αποτέλεσμα στα 10 KHz το πλάτος του σήματος μας να έχει ψεύσει στο

Τεχνικά χαρακτηριστικά για τα δύο βαθυπερατά φίλτρα	
Τύπος φίλτρου	Butterworth (flattest amplitude)
Τάξη φίλτρου	4
Συχνότητα αποκοπής	5 KHz
Βαθμός εξισωθεντισης	24 dB/octave
Κέρδος φίλτρου	$K = 2.5$
Τυπολογία	Sallen-Key, Equal component values (2 στάδια)

Πίνακας 5.5: Τεχνικά χαρακτηριστικά για τα δύο βαθυπερατά φίλτρα (ADC, DAC)

Σχήμα 5.21: Τυπολογία Sallen-Key. Το κύκλωμα ενισχύει δύο πόλους υψηλούς βαθμούς γιατί σε έναν κύκλο με ακτίνα $1/RC$ στο s-επίπεδο

6.3%¹⁶ της αρχικής του τιμής.

Η βασική δομή για ένα δεύτερης τάξης φίλτρο με τυπολογία "Sallen-Key, equal component values" φαίνεται στο σχήμα 5.21 [12]. Βλέπουμε πως οι δύο αντιστάσεις έχουν την ίδια τιμή έπως επίσης και οι δύο πυκνωτές. Αυτό έχει ως συνέπεια ότι δύο πόλοι του φίλτρου να βρίσκονται σε κύκλο ακτίνας $1/RC$ στο επίπεδο s. Η θέση τους πάνω στον κύκλο - η οποία καθορίζει το πόσο "απότομο" είναι το φίλτρο - εξαρτάται από το κέρδος του φίλτρου, το οποίο κυμαίνεται από 1 μέχρι 3. Όσο π.ο κοντά βρίσκονται οι πόλοι αυτοί στον μηχαδικό άξονα, τόσο πιο μεγάλος το κέρδος του φίλτρου και τόσο μεγαλύτερη είναι η τάση του για ταλάντωση [12]. Χρησιμοποιείται το κύκλωμα Sallen-Key, μπορούμε να ιδούμε πώς πολλάνε κιθίνια φίλτρα μεταξύ των οποίων βρίσκεται και το φίλτρο Butterworth που χρησιμοποιήσαμε.

Το δικό μας φίλτρο - όπως βλέπουμε στο σχήμα 5.22 - αποτελείται από δύο στάδια κάθε ένα από τα οποία ακολουθεί την τυπολογία του σχήματος 5.21. Οι τιμές των εξαρτημάτων $R = 10 \text{ k}\Omega$, $C = 3.3 \text{ nF}$ είναι ίδιες και για τα δύο στάδια, με αποτέλεσμα να έχουμε συνολικά 4 πόλους - 2 για κάθε στάδιο - που βρίσκονται επί τομή διάστημα κάτικλοι, με συγχρηματική ταχύτητα $f_c = 1/2\pi RC = 4823 \text{ Hz}$. Το κέρδος του κάθε σταδίου είναι διαφορετικό, ώστε για το πρώτο στάδιο ισχύει $K_1 = 1 + 5.6/39 = 1.144$, ενώ για το δεύτερο, $K_2 = 1+47/39 = 2.205$. Επειδή το συνολικό κέρδος των φίλτρων θα είναι, $K = K_1 \times K_2 = 2.52$. Ο συνδυασμός αυτός είναι πιο δινει στα φίλτρα μας την διάτητα να έχει την μεγαλύτερη δυνατή απότομη μετάβαση, χωρίς να υπάρχει κυμάτωση στην περιοχή της ζώνης διέλευσης (passband frequencies)¹⁷. Στο σημείο αυτό πρέπει να επιμειωθούμε γιας για να γίνει οχεδίσσαρι και την υλοποίηση των συγκεκριμένου φίλτρων, χρησιμοποιήσαμε τον οδηγό που βρίσκεται στο έξοχο βιβλίο του Don Lancaster, "Active Filter Cookbook" (σελίδα 112, αναφορά [4]).

Προκειμένου να τροφοδοτήσουμε τον A-D μετατρυπέα με το φίλτρο πισμένο σήμα από το antialiasing φίλτρο, θα πρέπει να το ενισχύσουμε κατάλληλα έτσι ώστε το πλάτος του να καλύπτει το διάστημα από 0 έως 5 Volts, αφού η τάση αναφοράς του μετατρυπέα είναι $V_{ref} = 5 \text{ Volts}$. Εδώ πρέπει να οημείνουμε γιας το σήμα εισόδου για το σύστημα μας, είναι αυτό μιας τυπικής ηλεκτρικής κιθάρας, με αποτέλεσμα το εύρος του να είναι, $V_{in} = 0.5 \text{ V}_{p-p}$. Εάν $K = 2.5$ είναι το κέρδος του antialiasing φίλτρου και G , η ζητούμενη ενίσχυση, τότε προφανώς σχέζει η σχέση:

$$(5 - 0) = K \times G \times 0.5 \Rightarrow G = \frac{5}{2.5 \times 0.5} \Rightarrow G = 4$$

¹⁶ 24 dB/octave σημαίνει ότι σε κάθε διπλούσιμη της προνότητας αποκοπής, θα έχουμε εξοσύνηση κατά 24 dB

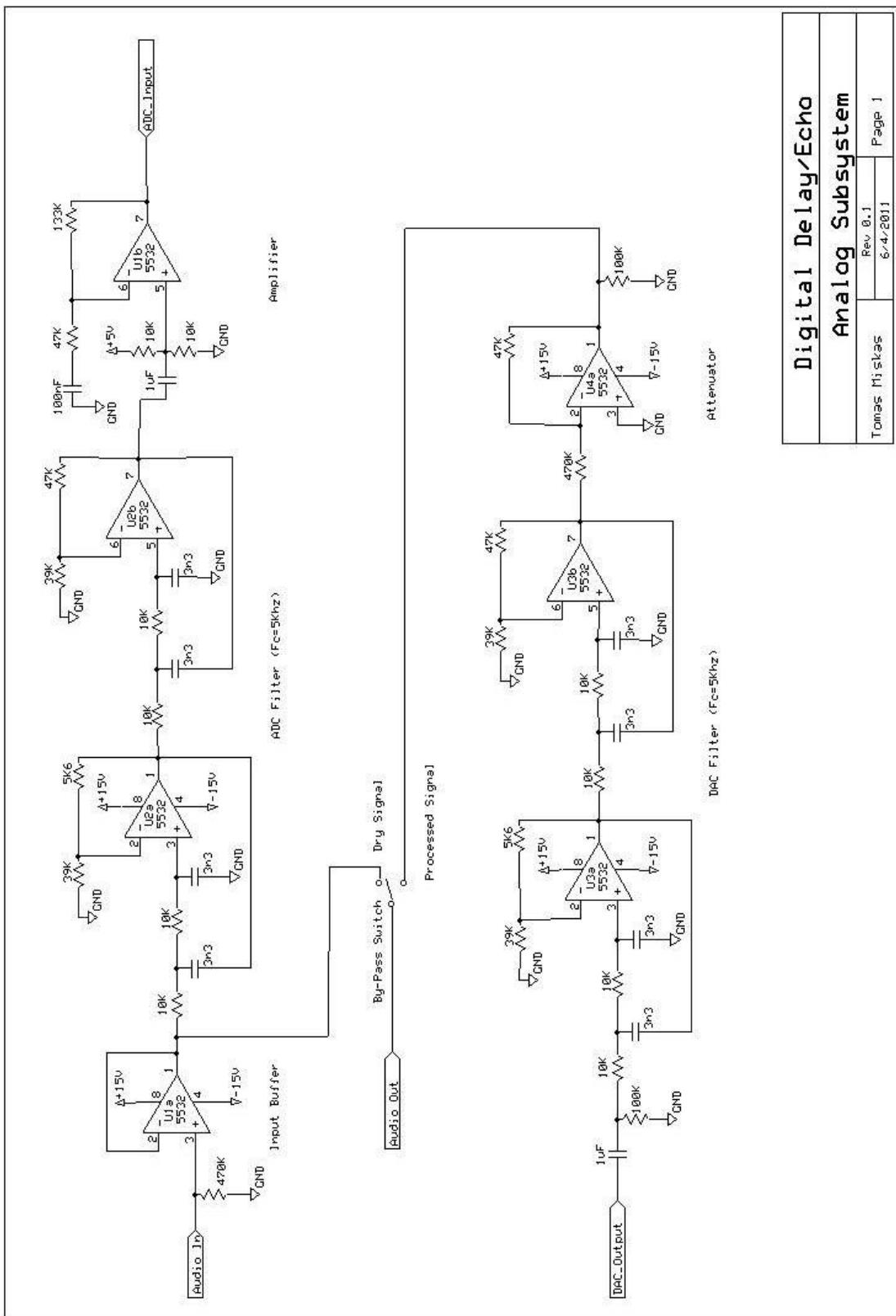
¹⁷ Ένα φίλτρο με την ίδια τάξη αυτή ονομάζεται φίλτρο Butterworth.

Όπως φαίνεται στο ηλεκτρονικό διάγραμμα του σχήματος 5.22, το τμήμα του αναλογικού υποσυστήματος που αφορά τον A-D μετατροπέα, υλοποιείται από τους δύο (διπλούς) τελεστικούς ενισχυτές, U1, U2. Το antialiasing φίλτρο αφορά τον ένα διπλό τελεστικό U2 {U2a, U2b}, ενώ η απαιτούμενη προαναφερόμενη ενισχυση της εξόδου του φίλτρου κατά 4 φορές, πραγματοποιείται από το U1b.

Όσον αφορά το τμήμα που έχει σχέση με τον D-A μετατροπέα, ή έξοδος του DAC συνδέεται με ένα βαθυπερχό φίλτρο πανομιότυπο με το antialiasing φίλτρο που περιγράφαμε. Το φίλτρο αυτό υλοποιείται από τον διπλό τελεστικό U3 {U3a, U3b}. Στηγ συνέχεια το φίλτρο προισμένο σήμα διερχεται μέσω του U4a όπου εξασθενεί κατά 10 φορές, με αποτέλεσμα η στάθμη του να γίνει ίδια με αυτήν του σήματος ε.σόδου. Δηλαδή $V_{out} = 0.5 V_{p-p}$. Πράγματι, το αναλογικό σήμα που παίρνουμε από το DAC κυμαίνεται από 0 – 2.048 Volts. Το κέρδος του DAC φίλτρου είναι περίπου ίσο με $K = 2.5$, με αποτέλεσμα το σήμα μετά την έξοδο του από αυτό να παίρνει τιμές από 0 – 5 Volts. Άρα μια εξασθένηση κατά 10 φορές έχει ως αποτέλεσμα το εινεκεργοπιέντο σήμα μας να έχει τιλάτιση πλευρών ίδια με διπλό του αρματίσιο εισόδον.

Τέλος προκειμένου να μπορέσουμε να αξιολογήσουμε την επιδραση του συστήματος που υλοποιήσαμε στο σήμα εισόδου, προσθέτουμε έναν διακόπτη by pass μέσω του οποίου μπαρούμε να έχουμε στη έξοδό μας είτε το αυθεντικό σήμα εισόδου (dry signal), είτε το επεξεργασμένο (processed signal), όπως βλέπουμε στο ηλεκτρονικό διάγραμμα του σχήματος 5.22.





Σχήμα 5.22: Ηλεκτρονικές κυκλώματα για ταυτόχρονους επαναστροφές

Κεφάλαιο 6

Συμπεράσματα-Περίληψη

Στον πίνακα 6.1 μπορούμε να δούμε τις τελικές προδιαγραφές του συστήματος που υλοποιήσαμε, οι οποίες δεν διαφέρουν ιδιαίτερα με αυτές που είχαμε θέσει εξ αρχής (βλ. πίνακα 4.1). Ο μέγιστος χρόνος καθυστέρησης είναι γύρω στα 700 ms και η συχνότητα δειγματοληψίας περίπου 17 KHz. Να επενθυμίσουμε πως ο μέγιστος χρόνος καθυστέρησης εξαρτάται από την χρησιμοποιούμενη μνήμη RAM - που στην περίπτωσή μας είναι 12320 words - και από την ουχιών ήταν δειγματοληψίας.⁷

'Όπως είδαμε στο προηγούμενο κεφάλαιο χρησιμοποιήθηκαν μόνο δύο εκ των οκτώ διαθέσιμων επεξεργαστών του Propeller chip, αξιοποιώντας το νευρικό της υψηλής συχνότητας λειτουργίας του ρολογ. ων του στα 89 MHz. Επισιόν ένας επεξεργαστής (Cog) έφερε εις πέρας τις τρεις απαραίμενες εργασίες (Επικοινωνία με το ADC, Αλγόριθμος Στροβ., Επικοινωνία με το DAC) σειριακά - δηλαδή την μία μετά την άλλη - χωρίς μεγάλη επιβλάψη στον συνολικό χρόνο διάρκειας ενός κύκλου του επανδρ. πτικού βρόχου. Αποτέλεσμα αυτού του γεγονότος είναι να έχουμε μια πολύ κανονική συχνότητα δειγματοληψίας για το δεδομένο συχνοτικό εύρος του σήματος εισόδου. Πράγματι η συχνότητα δειγματοληψίας είναι πάγκα από τρεις φορές μεγαλύτερη της μέγιστης οχινότητας που υπορεί να έχει το σήμα εισόδου.

Προκειμένου να μπορέσει ο αναγνώστης να αξιολογήσει το σύστημα μας, ηχογραφήσαμε μερικά ηχητικά δείγματα του σήματος εισόδου του, υπό την μορφή ων αρχείων (βλ. συνοδευτικό CD). Το σήμα εισόδου είναι αυτό μιας ηλεκτρικής κιθάρας. Αρχικά στο αρχείο "dry.wav" έχουμε ηχογραφήσει ένα δείγμα όπου έχουμε παρακάμψει την επιδραση του εφέ μέσω του διακόπτη By-Pass, με αποτέλεσμα ο όχιος να μην έχει υποστεί καμία επεξεργασία. 11 έπαρξη των δύο ποτενσιομέτρων ελέγχου - που καθορίζουν τον χρόνο καθυστέρησης και το κέρδος της ανάδρασης - δίνει την δυνατότητα στον χρήστη να πειραματιστεί, δημιουργώντας ενδιαφέροντα μουσικά εφέ όπως συμβαίνει με ανάλογα εμπορικά προϊόντα τόπου Digital Delay. Έτσι τα υπόλοιπα ηχογραφημένα δείγματα αφορούν διάφορους συνδυασμούς τιμών των δύο αυτών παραμέτρων, φωτίζοντας ένα μέρος των δυνατοτήτων του συστήματος.

Το ούτιμα που κινιάω κειμένωμε μπορεί να δώσει χοντρικά την αισθηση της ακουστικής ουμπεριφύρων ενός συνηθισμένου δεμματου, αν θέσουμε τον χρόνο καθυστέρησης γύρω στα 60ms. Από τους ηχογραφημένους ήχους "rev1_lowfb.wav", "rev2_medfb.wav" και "rev3_maxfb.wav" μπορούμε να αντληθούμε την επιδραση του κέρδους της ανάδρασης στην περίπτωση αυτή. Έτσι στο πρώτο αρχείο το κέρδος είναι χαμηλό ενώ στο τρίτο έχει την μεγαλύτερη δυνατή τιμή (0.57) που επιτρέπει το σύστημα. Όπως έχουμε ήδη αναφέρε, το feedback επιτάβλει φίλτρου που υλοποιήθηκε, στην πραγματικότητα εξωμοιώνει έναν κυλινδρ. κύ σωλήνα με τα δύο του άκρα είτε ανατοκά είτε κλειστά. Έτσι για τις τιμές των παραμέτρων που αναφέρουμε μπορούμε να πούμε πως πρόσεγγίζουμε την συμπεριφορά των ακυρωτ. κών κυμάτων καθώς αυτά διαδίδονται σε έναν χώρο που περιορίζεται μόνο από δύο το χώρο.

'Οσον αφορά την ποιότητα των παραγόμενων ήχων, αυτή κρίνεται πολύ ικανοποιητική και λέβουμε την ότι δεν υπέρχει επίπεδο γηγ. (piouind plane), αφού δλη η κατασκευή έγινε σε veroboard. Έτσι η υψηλότατη συχνότητα λειτουργίας των ψηφιακού υποσυστήματος σίγουρα επηρεάζει το πολύ ευαίσθητο σε τέτοιες παρεμβολές, ηχητικό σήμα. Να σημειώσουμε επίσης πως οι δύο μετατροπές που χρησιμοποιήθηκαν (ADC, DAC), δεν προσέρκονται για ακουστικά σήματα, σύμφωνα με τα φίλλα οδηγών των. Παρόλα αυτά, η αναγκαστική επιλογή των μας δικαιώσει με το περαπάνω, αποδεικνύοντας πως η χαμηλή ανίδιπση των 12 bits είναι επαρκής για σήματα ηλεκτρικών μουσικών εργάνων.

Με δεδομένο ότι αξιοποιήσαμε μόνον το 1/4 της υπολογιστικής ισχύος του Propeller chip, καταλαβαίνει κανείς ότι με αφετηρία αυτό το απλό σύστημα μπορούν να υλοποιηθούν και άλλα ηχητ. κά εφέ, όπως flanger, chorus, reverb, pitch shifter, με δυνατότητα επ.λογής των, είτε με μεμονωμένα, είτε με κάποιο συνδυασμό (πχ chorus > reverb). Τα εφέ αυτά είναι δικαιητήν να πραγματοποιηθούν, αφού η λειτουργία τους στηρίζεται σε

⁷ Ημοργής ισχύς $Delay_{max} = 12320 / 17331 = 0.71sec$.

Τελικές Προδιαγραφές του συστήματος Digital Delay	
Μικροελεγκτής	Propeller chip
Μνήμη	32 Kbytes static Ram ενσωματωμένη στο Propeller chip
A-D Μετατροπέας	MCP3202 (Successive Approximation, 12-bit)
D-A Μετατροπέας	MCP4821 (Resistive String, 12-bit)
Τύπος antialiasing ψηλτρου	Butterworth τέταρτης τάξης με $f_c = 5 \text{ KHz}$
Τύπος DAC φιλτρου	Butterworth τέταρτης τάξης με $f_c = 5 \text{ KHz}$
Συχνότητα δειγματωλγίας	17331 Hz
Ανιδύνη	12 bits
Delay time (ms)	30 – 711
Feedback gain	0.03 – 0.57
Άποκριση Συχνοτήτων	20 Hz – 5 KHz
Τίκοη ροφοδούσιας	+/- 15 Volts

Πίνακας 6.1: Τελικές προδιαγραφές του συστήματος

μια γραμμή καθυστέρησης όπως και το εφέ που κατασκευάσαμε.

Κάτιοντας την εργασία αυτή, μπορούμε να συμπεράνουμε πως τελικά είναι δυνατή η ψηφιακή υλοποίηση επιλόν ηχητικών εφέ που βιώνονται σε λόγιες (κριθμητικές πρόσεξις, ακόμα και αν δεν διασείωνεις εξειδικευμένος επεξεργαστής σήματος (DSP) με ενσωματωμένη αριθμητική πανάδω κινητής υποδιαστολής (FPU). Βέβαια το τελικό κτυπέλεσμα σίγουρα δεν είναι το ίδιο. Αλλά ήταν έχουμε να κάνουμε με χαμηλής πιστότητας ακουστικά σήματα (όπως αυτό της ηλεκτρικής κιθάρας), μια χαμηλού κόστους προσπάθεια όπως είναι η δική μας μπορεί να έχει αποδεκτά αποτελέσματα.

Βιβλιογραφία

- [1] Παπαγεωργίου Ανδρέας, Περί Μηχανικής και Ηχολογίας, Μαυρούσιος Όμιλος Φωτιππος Νόμας, 2001.
- [2] Tom Borchert and Ali Yalcin, *Design of Industrial Information Systems*, Academic Press, 2006.
- [3] S. Dasgupta, C. H. Papadimitriou, and U. V. Vazirani, *Algorithms*, McGraw Hill, 2006.
- [4] Don Lancaster, *Active-Filter Cookbook*, Howard W. Sams & Co. Inc, first edition, 1985.
- [5] Andy Lindsay, *Propeller Education Kit Labs: Fundamentals Version 1.2*, Parallax inc, <http://www.parallax.com/Portals/0/Downloads/docs/prod/prop/PEKitLabs-v1.2.pdf>, 2006.
- [6] Microchip Technology Inc, <http://ww1.microchip.com/downloads/en/DeviceDoc/21034e.pdf>. *MCP3202 Datasheet: 2.7V Dual Channel 12bit A/D Converter with SPI Serial Interface*, 2006.
- [7] Microchip Technology Inc, <http://ww1.microchip.com/downloads/en/DeviceDoc/22244B.pdf>. *MCP4801/4811/4821 Datasheet: 8/10/12-Bit Voltage Output Digital to Analog Converter with Internal V_{ref} and SPI Interface*, 2010.
- [8] J. A. Moorer, About this reverberation business, *Computer Music Journal*, 3(2):13–28, 1979.
- [9] Tom O’Haver, Audio processing with a microprocessor, adding a virtual tape loop, *Byte Magazine*, June 1978.
- [10] Robert Pepp, Sound effects processing, *Circuit Cellar*, (216), July 2008.
- [11] Parallax Inc, <http://www.parallax.com/Portals/0/Downloads/docs/prod/prop/WebPM-v1.1.pdf>. *Propeller Manual V1.1*.
- [12] Steven Smith, *The Scientist and Engineer’s Guide to Digital Signal Processing*, California Technical Publishing, second editor, 1999.
- [13] Ken Steiglitz, *A DSP Primer*, Prentice-Hall, Englewood Cliffs, NJ, 1996.
- [14] Udo Zölzer, editor, *Digital Audio Effects*, John Wiley & Sons, Inc., New York, first edition, 2002.