



ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΕΙΡΑΙΩΣ

ΤΜΗΜΑ ΔΙΔΑΚΤΙΚΗΣ ΤΗΣ ΤΕΧΝΟΛΟΓΙΑΣ ΚΑΙ ΨΗΦΙΑΚΩΝ
ΣΥΣΤΗΜΑΤΩΝ

ΜΕΤΑΠΤΥΧΙΑΚΟ ΠΡΟΓΡΑΜΜΑ ΣΠΟΥΔΩΝ

Δικτυοκεντρικά συστήματα

Διπλωματική Εργασία

Το Φυσικό Επίπεδο Επαναδιαρθρώσιμων Ραδιοσυσκευών

Υπεύθυνος: Αναπληρωτής Καθηγητής Π. Δεμέστιχας

Μεταπτυχιακός Φοιτητής: Τσελίκας Θεόδωρος ΜΕ/0480

Μάρτιος 2008

Αφιερώνεται στην γυναίκα μου και στο γιο μου

ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΕΡΔΑΛΗ

Περίληψη

Οι σημερινές ραδιοσυσκευές είναι συνήθως κατασκευασμένες για ένα συγκεκριμένο ασύρματο πρότυπο, ενώ όταν υποστηρίζουν περισσότερα ασύρματα πρότυπα αυτό γίνεται με την ενσωμάτωση των αντίστοιχων πομποδεκτών, ένα για κάθε ασύρματο πρότυπο. Η σύγχρονη τάση της τεχνολογίας, είναι η δημιουργία ραδιοσυσκευών που ο πομποδέκτης τους, θα μπορεί να υποστηρίξει διάφορα υφιστάμενα ασύρματα πρότυπα, τα οποία επιλέγονται από το χρήστη ή το δίκτυο. Επιπλέον οι ραδιοσυσκευές θα είναι σε θέση να υποστηρίζουν και τα ασύρματα πρότυπα που θα είναι εμπορικά διαθέσιμα στο μέλλον. Η δυνατότητα αυτή των ραδιοσυσκευών γίνεται εφικτή με την επαναδιάρθρωση των πόρων του υλισμικού τους, με τη βοήθεια λογισμικού. Όμως η δημιουργία ραδιοσυσκευών ελεγχόμενων από λογισμικό, έχει αρκετές τεχνικές δυσκολίες που πρέπει να ξεπεραστούν.

Το φυσικό επίπεδο αυτών ραδιοσυσκευών αποτελείται από το πρόσθιο άκρο RF, και τη ψηφιακή ζώνη βάσης. Το πρόσθιο άκρο RF περιέχει το αναλογικό και ψηφιακό του τμήμα. Στόχος στο πρόσθιο άκρο RF, είναι η πιο άμεση ψηφιοποίηση του σήματος RF, ώστε οι περισσότερες λειτουργίες που στο παρελθόν γινόντουσαν αναλογικά, να μεταφερθούν στο ψηφιακό τομέα. Το υλισμικό του αναλογικού πρόσθιου άκρου επιδέχεται κυρίως παραμετροποίησης, ενώ το ψηφιακό πρόσθιο άκρο και η ψηφιακή ζώνη βάσης επιδέχονται παραμετροποίησης αλλά, το σημαντικότερο, και επαναδιάρθρωσης. Μια σειρά από τεχνολογίες υλισμικού, είναι υποψήφιες για τη ψηφιακή ζώνη βάσης, αλλά οι δυνατότητες που έχουν από πλευράς επεξεργαστικής ισχύος, επαναδιάρθρωσης, κατανάλωσης ισχύος, και άλλων, θα καθορίσουν τη καταλληλότερη.

Στο τέλος της εργασίας αυτής και αφού θα έχουν αναλυθεί τα επιμέρους τμήματα, προτείνεται η αρχιτεκτονική του φυσικού επιπέδου, καθώς και το υλισμικό και οι τεχνολογικές λύσεις που πρέπει να περιλαμβάνει το φυσικό επίπεδο των επαναδιαρθρώσιμων ραδιοσυσκευών.

Ευχαριστίες

Θα ήθελα να εκφράσω τις θερμές μου ευχαριστίες στον Αναπληρωτή Καθηγητή κ. Παναγιώτη Δεμέστιχα για τη καθοδήγηση, την επίβλεψη και τη βοήθεια, που μου παρείχε καθ' όλο το χρονικό διάστημα εκπόνησης της διπλωματικής μου εργασίας. Επιπλέον θα ήθελα να τον ευχαριστήσω για τη κατανόηση που επέδειξε.

Τέλος εκφράζω την ευγνωμοσύνη μου στη γυναίκα μου, για την υποστήριξη και τη βοήθειά της σε όλη τη διάρκεια των μεταπτυχιακών σπουδών μου, παρά τον επιπλέον οικογενειακό φόρτο που της πρόσθεσαν οι σπουδές μου.

Περιεχόμενα

Κατάλογος Σχημάτων	vii
Κατάλογος Πινάκων	ix
Συντομογραφίες	x
1. Εισαγωγή	1
1.1. Οργανισμοί και Πρότυπα	1
1.2. Η εξέλιξη των προτύπων των ασύρματων επικοινωνιών	3
1.3. Πολύτροπες και πολυζωνικές Ραδιοσυσκευές.....	6
1.4. Ραδιοσυσκευές SDR.....	7
1.5. Το έργο της διατεματικής επαναδιαρθρωσιμότητας (E^2R).....	8
1.6. Δομή της διπλωματικής εργασίας.....	11
2. Ανάλυση του Φυσικού Επιπέδου	13
2.1. Η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής SDR	13
2.2. Περιγραφή του Φυσικού Επιπέδου.....	17
3. Πρόσθιο άκρο RF	19
3.1. Αναλογικό πρόσθιο άκρο	20
3.1.1. Αρχιτεκτονικές δεκτών	21
3.1.1.1. Υπερετερόδυνος δέκτης.....	21
3.1.1.2. Δέκτης άμεσης μετατροπής (Δέκτης μηδενικής ΕΣ).....	22
3.1.1.3. Προβλήματα του δέκτης άμεσης μετατροπής.....	23
3.1.1.4. Δέκτης πολύ χαμηλής ΕΣ.....	27
3.1.1.5. Φίλτρα προεπιλογής ζώνης λειτουργίας	31
3.1.2. Αρχιτεκτονικές πομπών	32
3.1.2.1. Υπερετερόδυνος πομπός	32
3.1.2.2. Πομπός άμεσης μετατροπής	34
3.1.2.3. Θέματα των αναλογικών πομπών	35
3.1.2.4. Ψηφιακή πολική διαμόρφωση.....	36
3.1.3. Το αναλογικό πρόσθιο άκρο σε ένα ολοκληρωμένο κύκλωμα.....	38
3.2. Ψηφιακό πρόσθιο άκρο	39
3.2.1. Μετατροπέας αναλογικού σήματος σε ψηφιακό (ADC)	40
3.2.1.1. Ανάλυση σήματος δέκτη στην είσοδο του ADC.....	41
3.2.1.2. Παράμετροι των ADC.....	42
3.2.1.3. Αρχιτεκτονικές ADC	43
3.2.2. Μετατροπέας ψηφιακού σήματος σε αναλογικό (DAC)	50
3.2.2.1. Αρχιτεκτονικές DAC	51
3.2.3. Ψηφιακός υποβιβασμός συχνότητας.....	56
4. Ψηφιακή ζώνη βάσης	59
4.1. Τεχνολογίες για την επεξεργασία της ζώνης βάσης	60
4.1.1. DSP.....	62
4.1.2. ASIC.....	65
4.1.3. FPGA.....	67
4.1.4. Επαναδιαρθρώσιμοι επεξεργαστές και υβριδικές αρχιτεκτονικές	69
4.1.4.1. Chameleon/Montium	70
4.1.4.2. SDR LSI.....	73
5. Συμπεράσματα – προτεινόμενη αρχιτεκτονική	77
5.1. Ευέλικτο πρόσθιο άκρο RF	77

5.1.1. Αναλογικό πρόσθιο άκρο.....	79
5.1.2. Ψηφιακό πρόσθιο άκρο.....	81
5.2. Ψηφιακή ζώνη βάσης	82
5.3. Μελλοντική εργασία.....	84
Βιβλιογραφικές Αναφορές.....	85
Παράρτημα Α	88
Παράρτημα Β.....	94

Κατάλογος Σχημάτων

Σχήμα 1-1 Η δομή του έργου E ² R.....	9
Σχήμα 2-1 Η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής SDR.....	14
Σχήμα 2-2 Η ρεαλιστική αρχιτεκτονική μιας ραδιοσυσκευής SDR.....	17
Σχήμα 3-1 Σχηματικό διάγραμμα του πρόσθιου άκρου RF.....	19
Σχήμα 3-2 Η αρχιτεκτονική του υπερετερόδυνου δέκτη.....	22
Σχήμα 3-3 Η αρχιτεκτονική του δέκτη μηδενικής ΕΣ.....	23
Σχήμα 3-4 Η διαρροή του σήματος του τοπικού ταλαντωτή.....	24
Σχήμα 3-5 Επίδραση του θορύβου 1/f στη βασική ζώνη ενός δέκτη μηδενικής ενδιάμεσης συχνότητας.....	25
Σχήμα 3-6 Απεικόνιση του σημείου τομής δεύτερης τάξης σε ένα μη γραμμικό δέκτη.....	26
Σχήμα 3-7 Το αποτέλεσμα των παραμορφώσεων δεύτερης τάξης στο λαμβανόμενο σήμα, στο γειτονικό κανάλι και στο διαρρέων σήμα εκπομπής, ενός μη γραμμικού δέκτη.....	27
Σχήμα 3-8 Η αρχιτεκτονική του δέκτη Hartley.....	29
Σχήμα 3-9 Γραφική απεικόνιση της απόρριψης ειδώλου στον δέκτη Hartley.....	30
Σχήμα 3-10 Κάλυψη μιας ζώνης συχνοτήτων από ένα φίλτρο.....	31
Σχήμα 3-11 Η αρχιτεκτονική του υπερετερόδυνου πομπού.....	33
Σχήμα 3-12 Η αρχιτεκτονική του πομπού άμεσης μετατροπής.....	34
Σχήμα 3-13 Η αρχιτεκτονική του πομπού ψηφιακής πολικής διαμόρφωσης.....	36
Σχήμα 3-14 Απεικόνιση των επιπέδων των σημάτων από την κεραία μέχρι και το ADC, χωρίς τις εξασθενήσεις.....	41
Σχήμα 3-15 Η αρχιτεκτονική του παράλληλου ADC.....	44
Σχήμα 3-16 Η αρχιτεκτονική του ADC διασύνδεσης.....	47
Σχήμα 3-17 Απεικόνιση της καθυστέρησης του ψηφιακού σήματος στην έξοδο του ADC διασύνδεσης σε σχέση με το αναλογικό σήμα εισόδου.....	47
Σχήμα 3-18 Μορφοποίηση του θορύβου του μετατροπέα ΣΔ πρώτης και δεύτερης τάξης.....	48
Σχήμα 3-19 Η αρχιτεκτονική του μετατροπέα ΣΔ πρώτης τάξης (α) και δεύτερης τάξης (β).....	49
Σχήμα 3-20 Η αρχιτεκτονική του DAC με δίκτυα R-2R σε Διάταξη Σκάλας.....	52

Σχήμα 3-21 Η αρχιτεκτονική του DAC Κατευθυνόμενου Ρεύματος με σχέση δυαδικού βάρους πηγών ρεύματος.	54
Σχήμα 3-22 Σχηματικό διάγραμμα του ψηφιακού υποβιβαστή συχνότητας.....	57
Σχήμα 3-23 Απεικόνιση του Αριθμητικά Ελεγχόμενου Ταλαντωτή.....	58
Σχήμα 4-1 Λειτουργίες του προτύπου IEEE 802.11a στη ζώνη βάσης.....	60
Σχήμα 4-2 α) Απεικόνιση μονάδας MAC όπου συμπεριλαμβάνονται ALU και μετατοπιστής, β) διάρθρωση μνήμης DSP με αρχιτεκτονική Harvard.	63
Σχήμα 4-3 α) Η αρχιτεκτονική ενός τυπικού FPGA. β) Παράδειγμα διασύνδεσης των CLB μέσω των διαρθρώσιμων διασυνδέσεων.	68
Σχήμα 4-4 Μπλοκ διάγραμμα του ολοκληρωμένου κυκλώματος Annabelle.....	70
Σχήμα 4-5 Απεικόνιση του επεξεργαστή Montium και της διεπαφής δικτύου.	71
Σχήμα 4-6 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος SDR LSI.....	73
Σχήμα 4-7 Απεικόνιση της δομής του RSP.....	74
Σχήμα 5-1 Η προτεινόμενη αρχιτεκτονική του πρόσθιου άκρου RF.	78

Κατάλογος Πινάκων

Πίνακας 3-1	Λειτουργίες του ψηφιακού άκρου RF στο δέκτη.....	39
Πίνακας 3-2	Λειτουργίες του ψηφιακού άκρου RF στο πομπό.....	40
Πίνακας 3-3	Μετατροπείς υψηλής ταχύτητας βασισμένοι στην αρχιτεκτονική του ADC διασύνδεσης.....	46
Πίνακας 3-4	Κυριότερες αρχιτεκτονικές DAC.....	51
Πίνακας 3-5	Μετατροπείς υψηλής ταχύτητας βασισμένοι στην αρχιτεκτονική του DAC κατευθυνόμενου ρεύματος.....	55
Πίνακας 4-1	Οι DSP με τις υψηλότερες επιδόσεις των εταιρειών Texas Instruments και Analog Devices.....	65
Πίνακας 4-2	Οι λειτουργίες των επιταχυντών του SDR LSI.....	75
Πίνακας A-1	Ασύρματα πρότυπα για κινητές επικοινωνίες.....	88
Πίνακας A-2	Ασύρματα πρότυπα για κινητές επικοινωνίες.....	88
Πίνακας A-3	Ασύρματα πρότυπα για κινητές επικοινωνίες.....	89
Πίνακας A-4	Ασύρματα πρότυπα για κινητές επικοινωνίες.....	89
Πίνακας A-5	Ασύρματα πρότυπα για συγκαναλικά ραδιοσυστήματα.....	90
Πίνακας A-6	Ασύρματα πρότυπα για προσωπικά δίκτυα.....	91
Πίνακας A-7	Ασύρματα πρότυπα για τοπικά και μητροπολιτικά δίκτυα.....	92
Πίνακας A-8	Ασύρματα πρότυπα για κινητή μετάδοση βίντεο.....	93

Συντομογραφίες

Αγγλικές

1G	1 st Generation
1xEV-DO	1x Evolution Data Optimized
2G	2 nd Generation
3G	3 rd Generation
3GPP	3G Partnership Project
ADC	Analog to Digital Converter
ADPLL	All Digital Phase Locked Loop
AHB	Advanced High performance Bus
ALU	Arithmetic Logic Unit
AMBA	Advanced Microcontroller Bus Architecture
AMPS	Advanced Mobile Phone System
ANSI	American National Standards Institute
ASIC	Application Specific Integrated Circuit
CIC filter	Cascaded Integrator-Comb filter
CLB	Configurable Logic Block
CMOS	Complementary metal-oxide-semiconductor
CWTS	China Wireless Telecommunications Standards Group
DAC	Digital to Analog Converter
DDC	Digital Down Converter
DLL	Data Link Layer
DMA	Direct Memory Access
DCO	Digitally Controlled Oscillator
DSP	Digital Signal Processor
E ² R	End-to-End Reconfigurability
EDGE	Enhanced Data Rates for GSM Evolution

ETSI	European Telecommunication Standards Institute
FFT	Fast Fourier Transform
FIR filter	Finite Impulse Response filter
FPGA	Field-Programmable Gate Array
GPP	General Purpose Processor
GPRS	General Packet Radio Service
GSM	Global System for Mobile communications
HSDPA	High Speed Downlink Packet Access
HSUPA	High Speed Uplink Packet Access
IEEE	Institute of Electrical and Electronic Engineers
IETF	Internet Engineering Taskforce
IFFT	Inverse Fast Fourier Transform
IMT-2000	International Mobile Telecommunications for the year 2000
IP	Internet Protocol
ISO	International Standards Organization
ITU	International Telecommunications Union
ITU-R	ITU Radio communications
ITU-T	ITU Telecommunications
LAN	Local Area Networks
LUT	Look Up Table
MAC	Medium Access Control
MAC	Multiply-Accumulate
MAN	Metropolitan Area Networks
MEMS	Micro- Electro- Mechanical Systems
NCO	Numerically Controlled Oscillator
NI	Network Interface
NMT	Nordic Mobile Telephone

NoC	Network on Chip
NTT-Hicap	Nippon Telegraph and Telecom - High capacity
PAN	Personal Area Networks
P-ASSP	Programmable Application-Specific Standard Product
PE	Processing Element
pre-4G	pre 4 th Generation
PSM	Programmable State Machine
RF	Radio Frequency
ROM	Read Only Memory
RPCs	Reconfigurable Processor Cores
RSP	Reconfigurable Signal Processor
SAW	Surface Acoustic Wave
SDR	Software Defined Radio
SoC	System-on-Chip
SRAM	Static Random Access Memory
TDMA	Time Division Multiple Access
TIA	Telecommunications Industry Association
TTA	Telecommunications Technology Association
TTC	Telecommunications Technology Committee
UMB	Ultra Mobile Broadband
UMTS	Universal Mobile Telecommunications System
UMTS LTE	UMTS Long Term Evolution
UWB PAN	Ultra WideBand PAN
W-CDMA	Wideband-Code Division Multiple Access

Ελληνικές

ΕΣ	Ενδιάμεση Συχνότητα
----	---------------------

Εισαγωγή

Στον ανταγωνιστικό κόσμο των εμπορικών επικοινωνιών, κάθε σύστημα που δίνει τη δυνατότητα σε ένα operator ή πάροχο υπηρεσιών να προσφέρει καινοτόμες και βελτιωμένες υπηρεσίες σε σχέση με τους ανταγωνιστές του, έχει ένα ξεκάθαρο πλεονέκτημα. Το κόστος για την εξέλιξη ενός δικτύου σε ένα νέο πρότυπο, αλλάζοντας το υλισμικό, είναι τεράστιο. Για παράδειγμα, υπολογίζεται ότι το κόστος για την δημιουργία ενός δικτύου 3^{ης} γενιάς [3G – 3rd Generation] στην Ευρώπη, ανέρχεται στα \$200 δις [1]. Εάν η υφιστάμενη υποδομή του δικτύου 2^{ης} γενιάς [2G – 2nd Generation] είχε τη δυνατότητα της επαναδιαρθρωσιμότητας, τότε το κόστος της μετάβασης στην 3^η γενιά θα ήταν πολύ μικρότερο.

Το σημαντικό θέμα είναι βεβαίως, εάν μπορούν να φτιαχτούν τέτοια συστήματα, με την υφιστάμενη τεχνολογία, που να υποστηρίζουν τα σημερινά ασύρματα πρότυπα και υπηρεσίες, καθώς και αυτά που θα δημιουργηθούν στο μέλλον. Η εργασία αυτή θα επικεντρωθεί στη περιγραφή του φυσικού επιπέδου αυτών των συστημάτων.

1.1. Οργανισμοί και Πρότυπα

Ο ρόλος των προτύπων ασύρματων ραδιοδιεπαφών είναι πολύ σημαντικός γιατί καθιστούν εφικτή τη διασύνδεση μεταξύ διαφορετικών τύπων τηλεπικοινωνιακών δικτύων, παρέχουν διαλειτουργικότητα σε δίκτυα και τερματικές συσκευές και επιτρέπουν την ελεύθερη διακίνηση και το εμπόριο του εξοπλισμού. Σε πολλές χώρες υπάρχουν οργανισμοί προτυποποίησης που αναπτύσσουν πρότυπα, βασιζόμενα σε κυβερνητικές κανονιστικές ρυθμίσεις, σε επιχειρηματικές τάσεις και σε καταναλωτικές ανάγκες. Επιπρόσθετα, διεθνείς οργανισμοί προτυποποίησης παρέχουν διεθνή πρότυπα. Στο τομέα των τηλεπικοινωνιών οι κύριοι οργανισμοί ανάπτυξης προτύπων, είναι η Διεθνής Ένωση

Τηλεπικοινωνιών [ITU – International Telecommunications Union] και ο Διεθνής Οργανισμός Τυποποίησης [ISO – International Standards Organization]. Πολλά δημοφιλή πρότυπα τηλεπικοινωνιών και δικτύωσης, έχουν αναπτυχθεί από άλλους διεθνείς οργανισμούς όπως το Ινστιτούτο Ηλεκτρολόγων και Ηλεκτρονικών Μηχανικών [IEEE – Institute of Electrical and Electronic Engineers] και η Ομάδα Εργασίας Μελέτης Διαδικτύου [IETF – Internet Engineering Taskforce]. Άλλοι γνωστοί οργανισμοί είναι, η Ένωση Βιομηχανιών Τηλεπικοινωνιών [TIA – Telecommunications Industry Association] και το Ινστιτούτο Αμερικανικών Εθνικών Προτύπων [ANSI – American National Standards Institute] στις Η.Π.Α., το Ευρωπαϊκό Ινστιτούτο Τηλεπικοινωνιακών Προτύπων [ETSI – European Telecommunication Standards Institute] στην Ευρώπη, η Κινέζικη Ομάδα Ασύρματων Τηλεπικοινωνιακών Προτύπων [CWTS – China Wireless Telecommunications Standards Group] στη Κίνα, η Ένωση Βιομηχανιών και Εταιρειών Ραδιοεπικοινωνιών [Association of Radio Industries and Businesses] και η Επιτροπή Τεχνολογίας Τηλεπικοινωνιών [TTC – Telecommunications Technology Committee] στην Ιαπωνία και τέλος η Ένωση Τεχνολογίας Τηλεπικοινωνιών [TTA – Telecommunications Technology Association] στη Κορέα.

Η ITU ξεκίνησε το 1985 τις εργασίες της στις διεθνείς προσωπικές επικοινωνίες και κατέληξε στο σύστημα “Διεθνείς Κινητές Τηλεπικοινωνίες για το έτος 2000” [IMT-2000 – International Mobile Telecommunications for the year 2000]. Αργότερα σχηματίστηκαν στην ITU, οι ομάδες ραδιοεπικοινωνιών [ITU-R – ITU Radio communications] και τηλεπικοινωνιών [ITU-T – ITU Telecommunications] για την ανάπτυξη των αντίστοιχων προτύπων. Στην Ευρώπη η έρευνα εστιάστηκε στο Παγκόσμιο Σύστημα Κινητών Τηλεπικοινωνιών [UMTS – Universal Mobile Telecommunications System]. Το 1990 το ETSI δημιούργησε μια ομάδα η οποία εστιάστηκε σε συστήματα κατάλληλα για χρήστες κινητών επικοινωνιών. Από το 1998 και μετά, η προτυποποίηση για τα κινητά τηλεπικοινωνιακά συστήματα 3G διεξάγεται από το Έργο Συνεταιρισμού 3^{ης} γενιάς [3GPP – 3G Partnership Project] ο οποίος εστιάστηκε στη μεταβίβαση από το Παγκόσμιο Σύστημα Κινητής Επικοινωνίας [GSM – Global System for Mobile communications] στο σύστημα UMTS. Η τεχνολογία που βρίσκεται πίσω από το

UMTS, είναι η Ευρυζωνική-Πολλαπλή Πρόσβαση Διαίρεσης Κώδικα [W-CDMA – Wideband-Code Division Multiple Access]. Το 3GPP2 είναι η προσπάθεια του ANSI για την εξέλιξη των προτύπων 3G βασιζόμενα στο CDMA-2000.

Στο παράρτημα Α παρουσιάζονται τα κυριότερα ασύρματα πρότυπα με τα τεχνικά χαρακτηριστικά τους και τις αντίστοιχες παραπομπές στις ιστοσελίδες των οργανισμών που τα έχουν αναπτύξει.

1.2. Η εξέλιξη των προτύπων των ασύρματων επικοινωνιών

Οι ασύρματες επικοινωνίες μπορούν να διαχωριστούν, ανάλογα με τις υπηρεσίες που προσφέρουν, στις κινητές κυβελωτές επικοινωνίες, στα ασύρματα δίκτυα, στη ψηφιακή μετάδοση βίντεο και τηλεόρασης κλπ. Η εξέλιξη των προτύπων που χρησιμοποιούνται στις ασύρματες επικοινωνίες των κατηγοριών αυτών, θα παρουσιαστεί παρακάτω.

Τα ασύρματα πρότυπα για κινητές επικοινωνίες που έχουν αναπτυχθεί από το 1970 μέχρι σήμερα, έχουν καταταχτεί σε διάφορες γενιές, ανάλογα με το χρόνο ανάπτυξης και τα χαρακτηριστικά τους.

Τα συστήματα κινητής τηλεφωνίας 1^{ης} γενιάς [1G – 1st Generation] αναπτύχθηκαν στις αρχές της δεκαετίας του 1980 και ήταν στην πλειοψηφία τους αναλογικά. Στα συστήματα αυτά, η βασική υπηρεσία ήταν η φωνή. Μερικά παραδείγματα προτύπων αυτής της γενιάς είναι η Σκανδιναβική Κινητή Τηλεφωνία [NMT – Nordic Mobile Telephone] στις σκανδιναβικές χώρες, το Προχωρημένο Σύστημα Κινητής Τηλεφωνίας [AMPS – Advanced Mobile Phone System] στις ΗΠΑ, το Υψηλής Χωρητικότητας Ιαπωνικό σύστημα [NTT-Hicap – Nippon Telegraph and Telecom - High capacity] κλπ.

Τα δίκτυα κινητής τηλεφωνίας 2G εμφανίστηκαν στις αρχές του 1990 και ήταν ψηφιακά. Κατά τη διάρκεια αυτής της γενιάς οι κινητές επικοινωνίες γνώρισαν μεγάλη ανάπτυξη και έγιναν πολύ δημοφιλείς στο κοινό. Τα τηλεφωνικά δίκτυα αυτής της γενιάς βασίζονται ως επί το πλείστον στη κυκλωματομεταγωγή (το TIA/EIA-95B υποστηρίζει και τη πακετομεταγωγή) και έχουν περιορισμένη υποστήριξη δεδομένων. Τυπικά παραδείγματα προτύπων αυτής της γενιάς είναι

το GSM και το TIA/EIA-95A/B. Το GSM χρησιμοποιεί τη τεχνολογία Πολλαπλή Πρόσβαση Διαίρεσης Χρόνου [TDMA – Time Division Multiple Access], ενώ το TIA/EIA-95A/B τη τεχνολογία CDMA. Το TIA/EIA-95A/B είναι γνωστό και με το εμπορικό του όνομα cdmaOne.

Μια βελτίωση των δικτύων 2G είναι τα δίκτυα 2.5G, όπου πλέον βασίζονται στη πακετομεταγωγή για τη δρομολόγηση των δεδομένων. Πρότυπα αυτής της ενδιάμεσης γενιάς είναι η Γενική Πακετομεταγόμενη Ραδιοϋπηρεσία [GPRS – General Packet Radio Service] και το Επαυξημένοι Ρυθμοί Μετάδοσης Δεδομένων για την Εξέλιξη του GSM [EDGE – Enhanced Data Rates for GSM Evolution].

Η επόμενη εξέλιξη των δικτύων είναι τα σημερινά δίκτυα 3G που συνυπάρχουν με τα προηγούμενα δίκτυα 2G και 2.5G. Τα δίκτυα 3G προσφέρουν μεγαλύτερους ρυθμούς μετάδοσης από τα δίκτυα παλαιότερων γενιών και χρησιμοποιούν σαν τεχνολογία πολλαπλής πρόσβασης, το CDMA. Παρόλα αυτά τα δίκτυα Ευρώπης και ΗΠΑ είναι ασύμβατα μεταξύ τους, καθώς διαφορετικοί οργανισμοί τυποποίησης ασχολήθηκαν με την ανάπτυξή τους (3GPP για την Ευρώπη και 3GPP2 για τις ΗΠΑ). Οι οργανισμοί αυτοί δεν κατάφεραν να συγκλίνουν στην ίδια τεχνολογία ραδιοδιεπαφής και γι' αυτό το λόγο στην Ευρώπη χρησιμοποιείται το W-CDMA, ενώ στην Αμερική το CDMA2000.

Σήμερα, η κύρια τάση στα συστήματα κινητών επικοινωνιών είναι η υποστήριξη υπηρεσιών υψηλού ρυθμού μετάδοσης δεδομένων. Η τάση αυτή οδήγησε σε βελτιώσεις στα δίκτυα 3G, με τα πρότυπα “Πρόσβαση Πακέτου με Υψηλή Ταχύτητα Κατερχόμενη ζεύξης” [HSDPA – High Speed Downlink Packet Access] και “Πρόσβαση Πακέτου με Υψηλή Ταχύτητα Ανερχόμενη ζεύξης” [HSUPA – High Speed Uplink Packet Access] για το UMTS, και το πρότυπο “Εξέλιξη 1x – με Βελτιστοποιημένα Δεδομένα” [1xEV-DO – 1x Evolution Data Optimized] για το CDMA2000.

Επιπλέον των παραπάνω προτύπων, που θεωρούνται απλές βελτιώσεις των δικτύων 3G, το 3GPP και το 3GPP2 έχουν αναπτύξει τα πρότυπα Μακροπρόθεσμη Εξέλιξη UMTS [UMTS LTE – UMTS Long Term Evolution] και Υπέρ Ευρυζωνικές Κινητές Επικοινωνίες [UMB – Ultra Mobile Broadband],

αντίστοιχα. Τα πρότυπα αυτά συχνά αναφέρονται και ως προ-4^{ης} γενιάς [pre-4G – pre 4th Generation].

Τα δίκτυα 4G είναι ακόμα στη φάση της έρευνας και της ανάπτυξης. Τα δίκτυα αυτά αναμένεται να παρέχουν παγκόσμια περιαγωγή μεταξύ διαφορετικών τύπων ασύρματων δικτύων και δικτύων κινητής τηλεφωνίας. Θα βασίζονται στο πρωτόκολλο διαδικτύου [IP – Internet Protocol] και θα χρησιμοποιούν διαφορετικές τεχνολογίες ραδιοπρόσβασης ώστε να παρέχουν αδιάκοπη περιαγωγή μεταξύ των δικτύων και πάντα σύνδεση μέσω του καλύτερου διαθέσιμου δικτύου [2]. Αυτό σημαίνει ότι θα είναι διαθέσιμα στους χρήστες ευρυζωνική σύνδεση, αδιάκοπη σύνδεση και διαδίκτυο/ δεδομένα/ φωνή παντού με τη χρήση της κατάλληλης και καλύτερης τεχνολογίας [3]. Στα δίκτυα αυτά οι αναμενόμενες ταχύτητες πρόσβασης είναι τα 100Mbit/s για σταθερό τρόπο λειτουργίας και τα 20 Mbit/s για σταθμούς κινητών επικοινωνιών μειώνοντας το χρόνο καταφόρτωσης (download), για γραφικά και στοιχεία πολυμέσων, πάνω από δέκα φορές σε σύγκριση με τα υφιστάμενα δίκτυα 2G και 3G.

Τα ασύρματα δίκτυα, ανάλογα με τη περιοχή κάλυψης, διαχωρίζονται σε προσωπικά δίκτυα [PAN – Personal Area Networks], σε τοπικά δίκτυα [LAN – Local Area Networks] και σε μητροπολιτικά δίκτυα [MAN – Metropolitan Area Networks]. Κύριο ρόλο στη προτυποποίηση των ασύρματων δικτύων κατέχει ο οργανισμός IEEE και ειδικότερα η επιτροπή προτύπων IEEE802. Τα πρότυπα του οργανισμού, εστιάζονται στο φυσικό επίπεδο και στο επίπεδο σύνδεσης δεδομένων κατά το μοντέλο OSI. Ειδικότερα, το επίπεδο σύνδεσης δεδομένων διαχωρίζεται στα υπο-επίπεδα ελέγχου πρόσβασης μέσου και ελέγχου λογικής ζεύξης. Τα πρότυπα, για τα ασύρματα δίκτυα, του οργανισμού IEEE έχουν τύχει παγκόσμιας αποδοχής και έχουν υιοθετηθεί από τους κατασκευαστές.

Η επιτροπή προτύπων IEEE802 μεταξύ άλλων, έχει τρεις ομάδες εργασίας για τα ασύρματα δίκτυα. Την ομάδα εργασίας IEEE802.11 που αναπτύσσει τα πρότυπα για τα ασύρματα τοπικά δίκτυα, την ομάδα εργασίας IEEE802.15 που αναπτύσσει τα πρότυπα για τα ασύρματα προσωπικά δίκτυα και την ομάδα εργασίας IEEE802.16 που αναπτύσσει τα πρότυπα για τα ασύρματα μητροπολιτικά δίκτυα.

Επιπλέον αυτών των τριών ομάδων εργασίας υπάρχουν και δύο ομάδες τεχνικών συμβούλων.

Στα ασύρματα τοπικά δίκτυα υπάρχουν τα πρότυπα IEEE 802.11a/b/g/h/j και είναι υπό ανάπτυξη και το IEEE 802.11n που προσφέρουν ταχύτητες μετάδοσης δεδομένων από 11Mbit/s έως 248 Mbit/s (802.11n).

Στα ασύρματα προσωπικά δίκτυα υπάρχουν τα πρότυπα IEEE 802.15.1,1a (Bluetooth) και IEEE 802.15.4 (ZigBee) για μέσους και χαμηλούς ρυθμούς μετάδοσης δεδομένων. Οι προσπάθειες για τη δημιουργία προτύπου για υπέρ ευρυζωνικό προσωπικό δίκτυο [UWB PAN – Ultra WideBand PAN] ακόμα δεν έχουν ευδοωθεί.

Στα ασύρματα μητροπολιτικά δίκτυα υπάρχουν τα πρότυπα IEEE 802.16-2004 και 802.16e (WiMax).

Στο παράρτημα Α υπάρχουν πίνακες με τα τεχνικά χαρακτηριστικά των κυριότερων προτύπων για ασύρματες επικοινωνίες, για ασύρματα δίκτυα και για ασύρματη μετάδοση βίντεο καθώς και οι παραπομπές στις αντίστοιχες ιστοσελίδες των οργανισμών που τα ανέπτυξαν ή συνεχίζουν την ανάπτυξή τους.

1.3. Πολύτροπες και πολυζωνικές Ραδιοσυσκευές

Με τη σημερινή διάδοση των ασύρματων επικοινωνιών και τη πληθώρα των ασύρματων προτύπων που αναφέρθηκαν προηγουμένως, έχουν αναπτυχθεί αντίστοιχα οι ραδιοσυσκευές που υποστηρίζουν τα πρότυπα αυτά. Οι ραδιοσυσκευές αυτές, είτε πρόκειται για σταθμούς βάσης είτε τερματικές συσκευές, έχουν συγκεκριμένο υλισμικό και κατασκευάστηκαν για να υποστηρίξουν ένα ασύρματο πρότυπο, συγκεκριμένο σχήμα διαμόρφωσης και κωδικοποίηση. Στη περίπτωση της κινητής τηλεφωνίας υπάρχουν συσκευές στο εμπόριο, που καλύπτουν δύο και τρεις ζώνες, επιτρέποντας τη λειτουργία της, στα αντίστοιχα ασύρματα πρότυπα. Η ανάγκη μετάβασης, από πλευράς χρήστη ή φορέα εκμετάλλευσης ή πάροχου, σε ένα άλλο υφιστάμενο ασύρματο πρότυπο, που δεν καλύπτει η ράδιοσυσκευή, οδηγεί στην αγορά καινούργιου εξοπλισμού.

Οι ραδιοσυσκευές, είτε είναι τερματικές είτε σταθμοί βάσης, χαρακτηρίζονται πολυζωνικές (multiband) όταν μπορούν να λειτουργούν σε πολλές ζώνες συχνοτήτων του φάσματος. Αντίστοιχα χαρακτηρίζονται πολύτροπες (multimode) όταν μπορούν να λειτουργούν σε πολλά πρότυπα ραδιοδιεπαφών (air interface), σε πολλές τεχνικές διαμόρφωσης και σε πολλές μεθόδους πρόσβασης.

Οι παραπάνω δυνατότητες των συσκευών απαιτούν μια ποικιλία τεχνικών υλισμικού ή και λογισμικού για να υλοποιηθούν. Μέχρι σήμερα συνήθως οι πολύτροπες και πολυζωνικές ραδιοσυσκευές απλά ενσωματώνουν περισσότερους του ενός πομπούς και δέκτες. Τα τελευταία χρόνια η έρευνα έχει επικεντρωθεί σε πολύτροπες και πολυζωνικές ραδιοσυσκευές, οι οποίες θα προσαρμόζουν το υλισμικό τους, μέσω λογισμικού, στις απαιτήσεις του εκάστοτε ασύρματου προτύπου που επιλέγεται κάθε φορά να λειτουργήσει.

Εκτός από τη προφανή η ευελιξία που θα προσφέρουν αυτές οι ραδιοσυσκευές, υπάρχουν και άλλα σημαντικά πλεονεκτήματα που προκύπτουν, όπως η σημαντική οικονομία σε χρήστες και πάροχους ασύρματων υπηρεσιών και γρήγορη ανάπτυξη και λειτουργία νέων ασύρματων προτύπων και υπηρεσιών.

1.4. Ραδιοσυσκευές SDR

Ο ορισμός ραδιοσυσκευή ορισμένη από λογισμικό [SDR – Software Defined Radio] αναφέρεται στις συσκευές (φορητές ή σταθμοί βάσης) που μπορούν να λειτουργήσουν σε πολλές ζώνες συχνοτήτων και σε πολλά πρότυπα ραδιοδιεπαφών, τουλάχιστον σ' αυτά που μπορεί να υποστηρίξει το υλισμικό και το λογισμικό της συσκευής. Ο προγραμματισμός και η επαναδιαρθρωση του υλισμικού της ραδιοσυσκευής από το λογισμικό γίνεται σε όλα τα επίπεδα του μοντέλου OSI, από τις εφαρμογές και τις υπηρεσίες μέχρι τα χαρακτηριστικά του ασύρματου προτύπου (διαμόρφωση, κωδικοποίηση, εύρος ζώνης διαύλου, συχνότητες λειτουργίες κλπ.).

Στις ραδιοσυσκευές SDR πρωτεύοντα ρόλο παίζουν οι επαναδιαρθρώσιμες λειτουργικές μονάδες, των οποίων η λειτουργία καθορίζεται από λογισμικό και τροποποιείται κατάλληλα ώστε να υποστηρίξει το επιλεγμένο ασύρματο πρότυπο.

Η δυνατότητα επαναδιάρθρωσης της ραδιοσυσκευής προσφέρει μεγάλη ευελιξία καθώς μπορεί να υποστηρίξει ακόμη και μελλοντικά ασύρματα πρότυπα.

Σε σύγκριση με τις σημερινές απλές ραδιοσυσκευές, οι ραδιοσυσκευές SDR μπορούν να προσφέρουν αρκετά πλεονεκτήματα στους χρήστες, στους κατασκευαστές αλλά και στις εθνικές ρυθμιστές αρχές.

Οι χρήστες με μια συσκευή θα μπορούν να διαχειριστούν ασύρματες υπηρεσίες για τις οποίες στο παρελθόν θα χρειάζονταν περισσότερες από μια συσκευές.

Οι κατασκευαστές έχουν την ευκαιρία να δημιουργήσουν μια πλατφόρμα, από τις σημερινές πολλές πλατφόρμες που έχουν και η οποία θα οδηγήσει στη μείωση του κόστους παραγωγής αλλά και στη μεταφορά της υποστήριξης από το υλισμικό στο λογισμικό κυρίως μέσω ενημερώσεων λογισμικού.

Οι ρυθμιστικές αρχές θα έχουν τη δυνατότητα πιο ευέλικτης διαχείρισης του φάσματος επειδή η εκχώρηση ραδιοφάσματος δεν θα περιορίζεται από τεχνικούς περιορισμούς του υλισμικού.

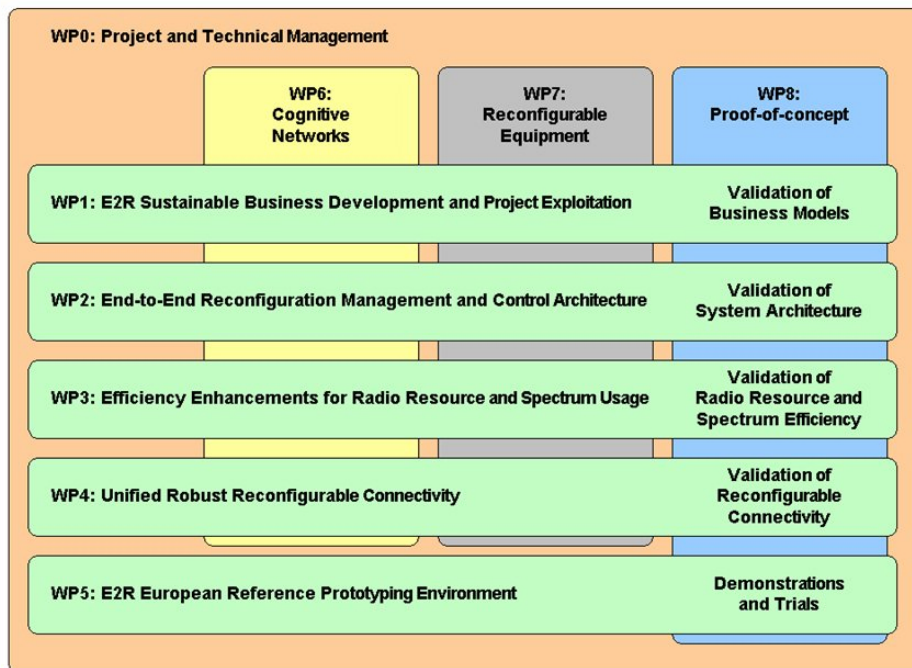
1.5. Το έργο της διατερματικής επαναδιαρθρωσιμότητας (E^2R)

Το έργο της διατερματικής επαναδιαρθρωσιμότητας [E^2R – End-to-End Reconfigurability] εντάσσεται στο 6^ο πρόγραμμα πλαισίου της Ευρωπαϊκής Επιτροπής με αντικείμενο τις πλατφόρμες και τα συστήματα ασύρματων και κινητών επικοινωνιών, πάνω από τη τρίτη γενιά. Στο έργο αυτό, συμμετέχουν 32 οργανισμοί μεταξύ των οποίων και το Πανεπιστήμιο Πειραιώς.

Το έργο E^2R , στοχεύει στο να κάνει διαθέσιμα όλα τα πλεονεκτήματα της ποικιλότητας των ραδιοεπικοινωνιών, η οποία αποτελείται από ευρύ αριθμό συστημάτων όπως οι κινητές επικοινωνίες, τα ασύρματα δίκτυα κλπ. Ο αντικειμενικός σκοπός του έργου E^2R είναι να σχεδιάσει, να αναπτύξει και να δοκιμάσει αρχιτεκτονικές επαναδιαρθρώσιμων συσκευών και να υποστηρίξει τις λειτουργίες του συστήματος ώστε να προσφέρει ένα διευρυμένο σετ λειτουργικών επιλογών στους χρήστες, στους πάροχους υπηρεσιών και εφαρμογών, στους φορείς εκμετάλλευσης και στις ρυθμιστικές αρχές μέσα στο ετερογενές

περιβάλλον των κινητών ραδιοσυστημάτων. Η πρώτη φάση του έργου [4] έχει τελειώσει και από την 1^η Ιανουαρίου 2006 έχει ξεκινήσει η δεύτερη φάση [5].

Για την επίτευξη των παραπάνω στόχων, το έργο δομείται σε διάφορα πακέτα εργασίας (WP – Work-Packages). Η δομή του έργου στη δεύτερη φάση έχει αλλάξει σε σχέση με τη πρώτη φάση. Πλέον τα πακέτα εργασίας διαχωρίζονται σε οριζόντια και κάθετα, όπως φαίνεται στο Σχήμα 1-1.



Σχήμα 1-1 Η δομή του έργου E²R.

Οι κύριες προκλήσεις του έργου στη δεύτερη φάση, είναι η ανάπτυξη και η επίδειξη λύσεων στα πλαίσια της διαλειτουργικότητας, της κλιμακοθετησιμότητας και της ευελιξίας, με την αποτελεσματική υποστήριξη όλων των διαδεδομένων τεχνολογιών πρόσβασης και υπηρεσιών καθώς και τη δυναμική διαχείριση των πόρων στο ράδιο-περιβάλλον του μέλλοντος. Αυτοί οι τομείς έρευνας θα οδηγήσουν στο καθορισμό μοντέλων αναφοράς των συστημάτων και στη κατανομημένη διαχείριση των πόρων σε πολλαπλά ασύρματα και ενσύρματα δίκτυα πρόσβασης και πολλαπλών παρόχων με υποστήριξη στις υφιστάμενες αρχιτεκτονικές και ως εκ τούτου καθιστώντας

εφικτή την αδιάκοπη και τη διαφανή επικοινωνία μεταξύ αυτών των διαφορετικών ράδιο-περιβαλλόντων.

Το πρώτο πακέτο εργασίας επικεντρώνεται στην ανάπτυξη και την ανάλυση επιχειρηματικών μοντέλων και οδικών χαρτών για τα διατεματικά επαναδιαρθρώσιμα συστήματα.

Το δεύτερο πακέτο εργασίας επικεντρώνεται στη σχεδίαση της αρχιτεκτονικής διαχείρισης και ελέγχου της διατεματικής επαναδιαρθρωσιμότητας μαζί με το βέλτιστο διαχωρισμό ευφυΐας και λειτουργικών δυνατοτήτων μεταξύ των στοιχείων των γνωστικών δικτύων [cognitive networks] και του επαναδιαρθρώσιμου εξοπλισμού του τελικού χρήστη. Συνεχίζοντας την εργασία της προηγούμενης φάσης, το πακέτο αυτό θα ορίσει και θα επικυρώσει την αρχιτεκτονική του διατεματικού συστήματος, εξελίσσοντας τις δυνατότητες του συστήματος και σχεδιάζοντας τις λογικές οντότητες που θα είναι υπεύθυνες για την επίτευξη αυτών των δυνατοτήτων.

Το τρίτο πακέτο εργασίας στοχεύει στη περαιτέρω δημιουργία και στη διεύρυνση των διαθέσιμων μηχανισμών που θα αυξήσουν την αποτελεσματικότητα της χρήσης των ράδιο-πόρων. Τα θεωρητικά εργαλεία, οι αλγόριθμοι και οι μηχανισμοί που θα διερευνηθούν περιλαμβάνουν μια ολόκληρη σειρά σεναρίων ενός ή πολλαπλών παρόχων, από την εκχώρηση φάσματος, ανεξάρτητα από την υπηρεσία, που γίνεται εφικτή λόγω επαναδιάρθρωσης, μέχρι τη συντονισμένη διαχείριση των ράδιο-πόρων.

Το τέταρτο πακέτο εργασίας καθιστά εφικτή τη στιβαρή (σταθερή, ασφαλής, αξιόπιστη) διατεματική συνδετικότητα σε ένα περιβάλλον πολλαπλών συνδέσεων / ιδιοκτητών. Το κλειδί για την επίτευξη αυτού του αντικειμενικού σκοπού είναι το ενοποιημένο πλαίσιο διαχείρισης και ελέγχου, το οποίο λαμβάνει υπόψη του τη διασυνεργασία των κατανεμημένων λειτουργικών δυνατοτήτων σε ολόκληρο το σύστημα, δίνοντας έμφαση στην υποστήριξη των γνωστικών δικτύων.

Το πέμπτο πακέτο εργασίας θα δημιουργήσει ένα πρότυπο περιβάλλον αναφοράς για διατεματικά επαναδιαρθρώσιμα συστήματα και λύσεις, καθιστώντας έτσι εφικτή τη τεκμηρίωση του οράματος της επαναδιάρθρωσης που έχει αναπτυχθεί

σ' όλο το έργο E²R. Το πρότυπο περιβάλλον αναφοράς θα αποτελείται από τερματικά συστήματα και μια ισχυρή δικτυακή υποδομή βασισμένη στο IP [IP based], όπου διαφορετικές τεχνολογίες ράδιο-πρόσβασης θα είναι διαθέσιμες συμπεριλαμβανομένων και των ετερογενών και πολύτροπων πλευρών.

Το έκτο πακέτο εργασίας στοχεύει στη δημιουργία ενός κοινού πλαισίου στο τομέα έρευνας γνωστικών ραδιοσυσκευών και δικτύων στην Ευρώπη, συνεισφέροντας στον ορισμό τους και τον μελλοντικό τους ρόλο. Το πολύ μελλοντικό αυτό-θεραπευόμενο δίκτυο, θα είναι ικανό να αντιλαμβάνεται το ευρύτερο πλαίσιο της ραδιοσυσκευής, της υπηρεσίας, της θέσης και του χρήστη διερμηνεύοντας το ράδιο-περιβάλλον και αντιδρώντας στις αλλαγές του.

Το έβδομο πακέτο εργασίας στοχεύει στην δημιουργία λεπτομερούς γνώσης, για τον τρόπο που ο δικτυακός και ο τερματικός επαναδιαρθρώσιμος εξοπλισμός μπορεί να χρησιμοποιηθεί σε ένα εμπορικά βιώσιμο, διατερματικό επαναδιαρθρώσιμο σύστημα. Θα αναπτυχθούν επιχειρηματικά μοντέλα που θα υποστηρίζουν την εισαγωγή του επαναδιαρθρώσιμου εξοπλισμού με καθορισμένους περιορισμούς κατανάλωσης ισχύος, κόστους και αξιοπιστίας.

Το όγδοο πακέτο εργασίας εστιάζεται στην επαλήθευση των επιχειρηματικών μοντέλων, της αρχιτεκτονικής του συστήματος, των μηχανισμών των ράδιο-πόρων και της αποδοτικότητας του ράδιο-φάσματος, και το σχέδιο για τη δυναμική και στιβαρή επαναδιαρθρώσιμη συνδετικότητα. Πιο συγκεκριμένα αυτό το πακέτο εργασίας στοχεύει στον ορισμό κριτηρίων για την επαλήθευση των προαναφερθέντων περιοχών εργασίας.

Περισσότερες λεπτομέρειες για τα πακέτα εργασίας της δεύτερης φάσης του έργου της διατερματικής επαναδιαρθρωσιμότητας, μπορούν να αναζητηθούν στο δικτυακό τόπο του έργου [6].

1.6. Δομή της διπλωματικής εργασίας

Η παρούσα εργασία αποτελείται από πέντε κεφάλαια, τις βιβλιογραφικές αναφορές και δύο παραρτήματα.

Το πρώτο κεφάλαιο είναι το εισαγωγικό της εργασίας και γίνεται αναφορά στους οργανισμούς προτυποποίησης και στην εξέλιξη των ασύρματων πρότυπων. Επιπλέον γίνεται αναφορά στις πολύτροπες και πολυζωνικές ραδιοσυσκευές, στις ραδιοσυσκευές SDR και παρουσιάζεται συνοπτικά το έργο E²R.

Στο δεύτερο κεφάλαιο γίνεται αναφορά στο φυσικό επίπεδο. Συγκεκριμένα παρουσιάζεται η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής και εν συνεχεία γίνεται η περιγράφονται τα δύο τμήματα του φυσικού επιπέδου μιας ραδιοσυσκευής.

Στο τρίτο κεφάλαιο περιγράφονται το αναλογικό και το ψηφιακό τμήμα του πρόσθιου άκρου RF. Γίνεται λεπτομερής αναφορά στις διάφορες αρχιτεκτονικές του πομπού και του δέκτη και παρουσιάζονται τα πλεονεκτήματα αλλά και τα μειονεκτήματα τους ως υποψήφιες αρχιτεκτονικές για μια ραδιοσυσκευή SDR. Στη συνέχεια γίνεται αναφορά στο μετατροπέα αναλογικού σήματος σε ψηφιακό και στο μετατροπέα ψηφιακού σήματος σε αναλογικό και παρουσιάζονται οι αντίστοιχες αρχιτεκτονικές τους. Τέλος παρουσιάζεται το υπόλοιπο τμήμα του ψηφιακού πρόσθιου άκρου και περιγράφεται η τεχνική του ψηφιακού υποβιβασμού συχνότητας.

Στο τέταρτο κεφάλαιο περιγράφεται το τμήμα της ψηφιακής ζώνης βάσης και παρουσιάζονται οι λειτουργίες του. Κατόπιν γίνεται λεπτομερής αναφορά στο υλισμικό του τμήματος και περιγράφονται οι τρέχουσες τεχνολογικές λύσεις που είναι υποψήφιες για μια ραδιοσυσκευή.

Στο πέμπτο κεφάλαιο παρουσιάζονται τα συμπεράσματα από την ανάλυση των τμημάτων του φυσικού επιπέδου και προτείνεται η αρχιτεκτονική και το υλισμικό του φυσικού επιπέδου. Η πρόταση στηρίζεται στις σημερινές διαθέσιμες τεχνολογικές λύσεις.

Κατόπιν ακολουθούν οι βιβλιογραφικές αναφορές που χρησιμοποιήθηκαν για την εργασία αυτή και στο τέλος είναι τα δύο παραρτήματα. Στο πρώτο παράρτημα παρουσιάζονται τα τεχνικά χαρακτηριστικά των ασύρματων πρότυπων ομαδοποιημένα ανά παρεμφερή υπηρεσία ενώ στο δεύτερο παράρτημα παρουσιάζεται ένα γράφημα με τα ασύρματα πρότυπα όπως αυτά κατανέμονται στο φάσμα συχνοτήτων.

Ανάλυση του Φυσικού Επιπέδου

Η δημιουργία ραδιοσυσκευών SDR, οι οποίες θα έχουν μια ευέλικτη και επαναδιαρθρώσιμη πλατφόρμα υλισμικού και που θα μπορούν να προγραμματίζονται μέσω λογισμικού ώστε να υποστηρίζουν όλα τα υφιστάμενα αλλά και τα μελλοντικά ασύρματα πρότυπα, σε μια ζώνη συχνοτήτων από 200 MHz έως τα 6 GHz ή μέρος αυτής, είναι σίγουρα μια τεχνολογική πρόκληση η οποία θέτει νέα δεδομένα στη σχεδίαση των συσκευών.

Στις ραδιοσυσκευές αυτές είναι προφανές ότι το υλισμικό έχει ένα σημαντικό ρόλο και είναι αυτό που καθορίζει τις δυνατότητες της συσκευής.

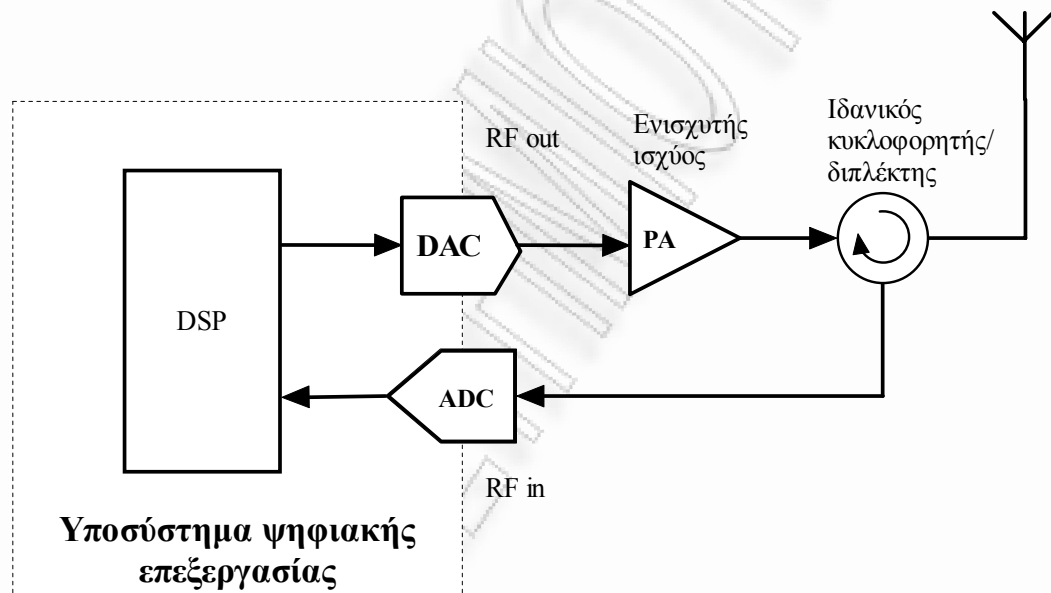
2.1. Η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής SDR

Η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής SDR βασίζεται στην τεχνική της απευθείας μετατροπής του σήματος RF σε ψηφιακό σήμα και κατόπιν στην ψηφιακή επεξεργασία του όσον αφορά το δέκτη και την απευθείας μετατροπή του ψηφιακού σήματος σε σήμα RF με τη κατάλληλη συχνότητα προς ενίσχυση και εκπομπή όσον αφορά το πομπό (Σχήμα 2-1). Η ιδανική αρχιτεκτονική έχει τα εξής χαρακτηριστικά:

- Τα σχήματα διαμόρφωσης, η διαυλοποίηση, τα πρωτόκολλα των ραδιοδιεπαφών και η ισοστάθμιση εκπομπής και λήψης πραγματοποιούνται με τη βοήθεια λογισμικού στο υποσύστημα ψηφιακής επεξεργασίας.
- Ο ιδανικός κυκλοφορητής / διπλέκτης χρησιμοποιείται για να διαχωρίσει τις διαδρομές των σημάτων εκπομπής και λήψης. Το εξάρτημα αυτό πρέπει να μην θέτει περιορισμούς στις συχνότητες προς εκπομπή και λήψη, στα πλαίσια των χαρακτηριστικών μια ραδιοσυσκευής SDR

(200MHz έως 6 GHz) και βασίζεται στην τέλεια προσαρμογή των εμπεδήσεων της κεραίας, του διπλέκτη και του ενισχυτή ισχύος.

- Ο υψηλής γραμμικότητας και αποδοτικότητας ενισχυτής ισχύος μετατρέπει το σήμα RF από τον μετατροπέα ψηφιακού σε αναλογικό (DAC) σε ένα σήμα υψηλής ισχύος κατάλληλο προς εκπομπή, με ελάχιστες έως καθόλου εκπομπές σε παρακείμενους διαύλους.
- Η αρχιτεκτονική του ιδανικού πομποδέκτη περιλαμβάνει φίλτρα μη αναδίπλωσης φάσματος (anti-aliasing filters), που δεν εμφανίζονται στο Σχήμα 2-1.



Σχήμα 2-1 Η ιδανική αρχιτεκτονική μιας ραδιοσυσκευής SDR.

Οι απαιτήσεις του ιδανικού πομποδέκτη θέτουν δύσκολα ζητήματα προς επίλυση στους σχεδιαστές των ραδιοσυσκευών όπως:

- Ο μετατροπέας αναλογικού σήματος σε ψηφιακό πρέπει να κάνει απευθείας ψηφιοποίηση σημάτων RF έως τα 6 GHz (πχ IEEE 802.11a/n). Με τη σημερινή τεχνολογία των μετατροπέων αυτό δεν είναι ακόμη εφικτό, και γι αυτό το λόγο είναι αναγκαίος ο υποβιβασμός του σήματος

σε μια μικρή ενδιάμεση συχνότητα και κατόπιν γίνεται η ψηφιοποίηση του σήματος.

- Ο μετατροπέας ψηφιακού σήματος σε αναλογικό πρέπει να μετατρέψει το σύνθετο ψηφιακό σήμα σε αναλογικό σήμα RF έτοιμο προς ενίσχυση και εκπομπή κάτι που δεν είναι ακόμη εφικτό. Με τις σημερινές τεχνολογικές δυνατότητες αυτό που γίνεται είναι η μετατροπή του ψηφιακού σήματος σε αναλογικό σήμα βάσης και εκ των υστέρων ακολουθεί ο αναβιβασμός του αναλογικού σήματος βάσης στο σήμα RF. Σ' αυτή τη περίπτωση τα θέματα που απαιτούν προσοχή, όσον αφορά τον μετατροπέα ψηφιακού σήματος σε αναλογικό, είναι η κατανάλωσή του και η λειτουργία του με τις ελάχιστες δυνατές παραμορφώσεις.
- Η κεραία πρέπει να καλύπτει ένα εύρος συχνοτήτων από 200MHz έως 6 GHz και ειδικά για τις φορητές συσκευές πρέπει να έχει μικρό μέγεθος, σχεδόν πανκατευθυντική λήψη (εκτός του κεφαλιού του χρήστη) και μικρό κόστος.
- Τα φίλτρα μη αναδίπλωσης φάσματος πρέπει να επιτυγχάνουν εξασθένηση 60dB στα σήματα εκτός της ζώνης διέλευσης και δεδομένου ότι πρέπει να συντονιστούν σε μια περιοχή συχνοτήτων από τα 200 MHz έως τα 6 GHz, η υλοποίηση τους είναι μια δύσκολη υπόθεση.
- Ο ενισχυτής ισχύος πρέπει να παρουσιάζει γραμμική συμπεριφορά σε όλο το φάσμα συχνοτήτων που καλείται να δουλέψει και να είναι υψηλής απόδοσης. Τα τελευταία χρόνια έχει γίνει μεγάλη έρευνα πάνω στη γραμμικοποίηση του τελικού ενισχυτή και υπάρχουν πολλές υποψήφιες αρχιτεκτονικές.
- Το υποσύστημα ψηφιακής επεξεργασίας είναι η καρδιά της ραδιοσυσκευής SDR. Το υποσύστημα αυτό αποτελείται από συνδυασμό υλισμικού που μπορεί να περιλαμβάνει: επεξεργαστή γενικής χρήσης [GPP – General Purpose Processor], επεξεργαστές ψηφιακού σήματος [DSP – Digital Signal Processors], επαναδιαρθρώσιμο υλισμικό (πχ. πεδιακά προγραμματιζόμενη διάταξη πυλών [FPGA – Field-Programmable Gate Arrays), επιταχυντές υλισμικού προσανατολισμένου

σε κάποια εφαρμογή (π.χ. προγραμματιζόμενο προϊόν ειδικής εφαρμογής [P-ASSP – Programmable Application-Specific Standard Product], ολοκληρωμένο κύκλωμα ειδικής εφαρμογής [ASIC – Application Specific Integrated Circuit], επαναδιαρθρώσιμους επεξεργαστές σήματος [RSP – Reconfigurable Signal Processors] κλπ). Η τεχνολογία προχωρά αλματωδώς σ' αυτό το τομέα και το κύριο μέλημα θα είναι η δημιουργία προϊόντων με μεγάλη επεξεργαστική ισχύ στο μικρότερο κόστος και τη κατανάλωση ισχύος.

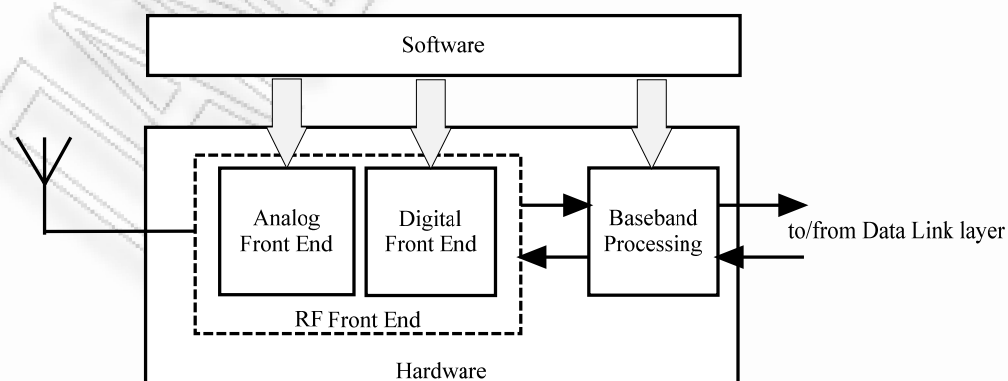
Η ιδανική αρχιτεκτονική του πομποδέκτη SDR δεν είναι υλοποιήσιμη, ακόμα, κυρίως λόγω της αδυναμίας μετατροπής αφενός του αναλογικού σήματος σε ψηφιακό απευθείας στη συχνότητα λήψης, στη περίπτωση του δέκτη και αφετέρου του ψηφιακού σήματος στη συχνότητα εκπομπής, στη περίπτωση του πομπού. Επιπλέον τα σήματα στην είσοδο του δέκτη δεν έχουν όλα την τάση, άλλα είναι πολύ ισχυρότερα και άλλα ασθενέστερα του επιθυμητού σήματος και επηρεάζουν την ευαισθησία και την επιλεκτικότητα του δέκτη. Γι' αυτό το λόγω χρησιμοποιούνται τεχνικές υποβιβασμού και αναβιβασμού του σήματος και πραγματοποιείται αυτόματος έλεγχος της απολαβής.

Η έρευνα πάνω στους αναλογοψηφιακούς μετατροπείς είναι συνεχής και διαφαίνεται ότι στο προσεχές μέλλον, η ιδανική αρχιτεκτονική θα είναι εφικτή. Η εταιρεία Terocello πρώην TechnoConcept, έχει αναγγείλει ένα προϊόν από το 2004 και που θα είναι διαθέσιμο από το 2007, με το οποίο θα μπορούν να κατασκευαστούν ραδιοσυσκευές SDR σύμφωνα με την ιδανική αρχιτεκτονική [36,37]. Το εν λόγω προϊόν, ονομάζεται TC-RX1000/TC-TX1000, ανήκει στην ευρύτερη οικογένεια Iycosn της εταιρείας και είναι κατασκευασμένο με τεχνολογία πυριτίου-γερμανίου (SiGe) στα 0.18μm. Το ολοκληρωμένο κύκλωμα είναι ικανό να κάνει απευθείας δειγματοληψία σε συχνότητες από 800 MHz έως τα 6GHz και αντίστοιχα να δημιουργήσει κατευθείαν το σήμα RF, στις ίδιες συχνότητες, έτοιμο προς ενίσχυση και εκπομπή. Όπως είναι αντιληπτό το αναλογικό τμήμα του δέκτη περιορίζεται σημαντικά.

2.2. Περιγραφή του Φυσικού Επιπέδου

Πέρα από την ιδανική αρχιτεκτονική και μέχρι να καταστεί τεχνολογικά εφικτή, η ρεαλιστική προσέγγιση στις ραδιοσυσκευές SDR είναι η επεξεργασία του σήματος RF σε διάφορα στάδια ώστε να είναι έτοιμο για την ψηφιακή επεξεργασία, στη περίπτωση του δέκτη ή την εκπομπή στη περίπτωση του πομπού. Τα στάδια αυτά περιλαμβάνονται στο πρόσθιο άκρο RF. Το πρόσθιο άκρο RF είναι υπεύθυνο α) για τον υποβιβασμό του σήματος RF στο σήμα βασικής ζώνης και τη μετατροπή του σε ψηφιακό σήμα βάσης και β) για τη μετατροπή του ψηφιακού σήματος βάσης σε αναλογικό και εν συνεχεία τον αναβιβασμό του στο σήμα RF, την ενίσχυσή του και την εκπομπή.

Το τμήμα ψηφιακής επεξεργασίας βασικής ζώνης επικοινωνεί με το πρόσθιο άκρο RF και με το επίπεδο ζεύξης δεδομένων [DLL – Data Link Layer] ή υπό-επίπεδο ελέγχου πρόσβασης μέσου [MAC – Medium Access Control]. Στο τμήμα αυτό, στη περίπτωση του δέκτη, γίνεται η επεξεργασία του ψηφιακού σήματος βάσης για την εξαγωγή των δεδομένων και την απόδοση τους στο επίπεδο ζεύξης δεδομένων. Η επεξεργασία του ψηφιακού σήματος βάσης περιλαμβάνει πολλές λειτουργίες μεταξύ των οποίων είναι ο συγχρονισμός, η αποδιαμόρφωση, η αποκωδικοποίηση και η διόρθωση λαθών. Στη περίπτωση του πομπού πραγματοποιείται η παραγωγή του σήματος βάσης από τα δεδομένα που προέρχονται από το επίπεδο ζεύξης δεδομένων. Αυτό επιτυγχάνεται με πολλές λειτουργίες μεταξύ των οποίων είναι η κωδικοποίηση δεδομένων και διαύλου, η διαμόρφωση και η περιπλεξία δεδομένων.



Σχήμα 2-2 Η ρεαλιστική αρχιτεκτονική μιας ραδιοσυσκευής SDR.

Το υλισμικό του φυσικού επιπέδου είναι στενά συνδεδεμένο με το λογισμικό που το ελέγχει. Ο έλεγχος του υλισμικού από το λογισμικό στα διάφορα τμήματα του φυσικού επιπέδου διαφέρει.

Το υλισμικό του αναλογικού πρόσθιου άκρου δεν επιδέχεται προγραμματισμού, με την έννοια των ψηφιακών συστημάτων, αλλά ελέγχεται από το λογισμικό με παραμέτρους. Παραδείγματα είναι ο καθορισμός της συχνότητας του τοπικού ταλαντωτή, η επιλογή συγκεκριμένης συστοιχίας φίλτρων, η ρύθμιση της απολαβής κλπ.

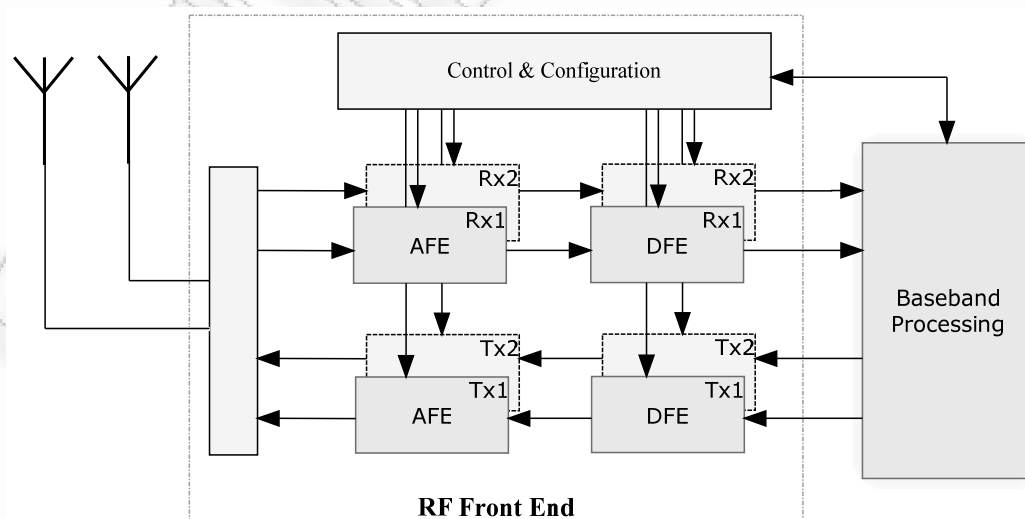
Αντίθετα το ψηφιακό πρόσθιο άκρο είναι διαρθρώσιμο ή και επαναδιαρθρώσιμο γιατί μέσω του λογισμικού γίνεται αναδιάταξη των πόρων του (π.χ. FPGA), στις ανάγκες επεξεργασίας του εκάστοτε ασύρματου προτύπου που λειτουργεί η ραδιοσυσκευή. Η διάρθρωση με την επαναδιάρθρωση διαφέρουν στο ότι η διάρθρωση συμβαίνει μια φορά, συνήθως κατά την εκκίνηση της συσκευής, ενώ η επαναδιάρθρωση γίνεται τακτικά κατά την λειτουργία της συσκευής.

Το τμήμα της ψηφιακής επεξεργασίας του σήματος βάσης χαρακτηρίζεται ως διαρθρώσιμο / επαναδιαρθρώσιμο, για τους ίδιους λόγους όπως το ψηφιακό πρόσθιο άκρο, αλλά και ως προγραμματιζόμενο γιατί οι συσκευές του μπορούν να εκτελέσουν ένα σύνολο εντολών (DSP, μ P).

Πρόσθιο άκρο RF

Όλες οι σύγχρονες ραδιοσυσκευές που είναι κατασκευασμένες για αμφίδρομη επικοινωνία, διαθέτουν μια διαδρομή σήματος RF για την εκπομπή και μια για τη λήψη. Οι δύο αυτές διαδρομές των σημάτων μπορούν να δουλεύουν ταυτόχρονα ή όχι, ανάλογα με τις απαιτήσεις του προτύπου στο οποίο δουλεύουν. Για παράδειγμα σε μια ραδιοσυσκευή που λειτουργεί σύμφωνα με το πρότυπο UMTS, δουλεύουν ταυτόχρονα και οι δύο διαδρομές σήματος.

Οι πολύτροπες και οι πολυζωνικές ραδιοσυσκευές θα πρέπει να είναι εφοδιασμένες με πολλές διαδρομές λήψης και εκπομπής, ώστε να εξυπηρετούν πολλά πρότυπα ταυτόχρονα (Σχήμα 3-1). Ειδικά στους σταθμούς βάσης, μια διαδρομή λήψης ή εκπομπής, θα πρέπει να μπορεί να επεξεργαστεί πολλές φέρουσες σημάτων RF, για τη ταυτόχρονη εξυπηρέτηση πολλών χρηστών. Οι διαδρομές θα πρέπει να λειτουργούν ανεξάρτητα και θα πρέπει να μπορούν να διαρθρώνονται ώστε να επεξεργάζονται τα σήματα υφιστάμενων ή και μελλοντικών ασύρματων προτύπων.



Σχήμα 3-1 Σχηματικό διάγραμμα του πρόσθιου άκρου RF.

Η ταυτόχρονη λειτουργία πολλών ασύρματων προτύπων θέτει ιδιαίτερες απαιτήσεις στο αναλογικό πρόσθιο άκρο, καθώς πρέπει να πραγματοποιηθεί προσεκτικός σχεδιασμός για την εξάλειψη παρεμβολών, μεταξύ μιας συνεχόμενης εκπομπής σε ένα ασύρματο πρότυπο και την λήψη σημάτων σε ένα άλλο ασύρματο πρότυπο (π.χ. UMTS και WLAN). Οι διαδρομές λήψης και εκπομπής δε μπορούν να είναι πολλές για λόγους κόστους αλλά και προβλημάτων παρεμβολών. Γι' αυτό το λόγο, μια λογική προσέγγιση για το πρόσθιο άκρο RF μιας ραδιοσυσκευής, θα μπορούσε να είναι δύο διαδρομές λήψης και μια διαδρομή εκπομπής, ώστε να μπορούν να λειτουργούν δύο ασύρματα πρότυπα ταυτόχρονα και να μην υπάρχουν παρεμβολές μεταξύ δύο ταυτόχρονων εκπομπών.

Το πρόσθιο άκρο RF μετατρέπει το σήμα RF σε δεδομένα και τα προωθεί στην επόμενη βαθμίδα που είναι η ψηφιακή ζώνη βάσης και αντίστροφα παραλαμβάνει δεδομένα από τη ψηφιακή ζώνη βάσης και δημιουργεί το σήμα RF, το ενισχύει και το εκπέμπει. Η βαθμίδα αυτή χωρίζεται στο αναλογικό πρόσθιο άκρο και στο ψηφιακό πρόσθιο άκρο.

Στο κεφάλαιο αυτό θα παρουσιαστούν το αναλογικό και το ψηφιακό πρόσθιο άκρο. Ιδιαίτερη αναφορά θα γίνει στις αρχιτεκτονικές πομπών και δεκτών, που χρησιμοποιούνται στο αναλογικό πρόσθιο άκρο, όπως επίσης και στους μετατροπείς αναλογικού σήματος σε ψηφιακό και αντίστροφα, παραθέτοντας συγκριτικούς πίνακες κάθε αρχιτεκτονικής.

3.1. Αναλογικό πρόσθιο άκρο

Το αναλογικό πρόσθιο άκρο, κατά τη διαδρομή της λήψης, μετατρέπει το σήμα RF σε αναλογικό σήμα βάσης ή σε σήμα ενδιάμεσης συχνότητας. Στο τμήμα αυτό επιτελούνται οι εργασίες του φιλτραρίσματος του σήματος RF για την επιλογή της ζώνης λειτουργίας, της ενίσχυσης χαμηλού θορύβου, του υποβιβασμού συχνότητας μέσω μίξης και της ρυθμιζόμενης ενίσχυσης.

Κατά τη διαδρομή της εκπομπής, το αναλογικό σήμα βάσης, προερχόμενο από το ψηφιακό πρόσθιο άκρο, αναβιβάζεται στο σήμα RF, ενισχύεται, ελέγχεται και

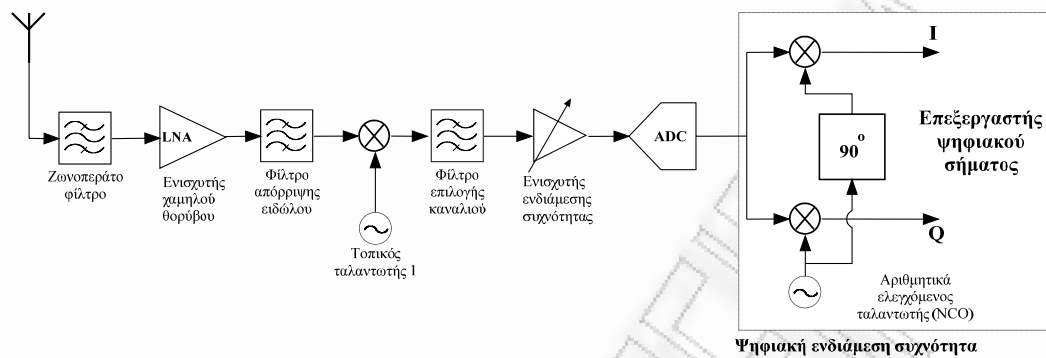
εκπέμπεται. Οι εργασίες που εκτελούνται στο τμήμα αυτό, εξαρτώνται από την αρχιτεκτονική του πομπού καθώς με διαφορετικό τρόπο εργάζεται ένας πομπός άμεσης μετατροπής από ένα πομπό με πολική διαμόρφωση.

3.1.1. Αρχιτεκτονικές δεκτών

3.1.1.1. Υπερετερόδυνος δέκτης

Η πιο παλιά και συνηθισμένη αρχιτεκτονική ενός δέκτη είναι ο υπερετερόδυνος δέκτης που απεικονίζεται στο Σχήμα 3-2. Το σήμα RF που λαμβάνεται από την κεραία φιλτράρεται από ένα ζωνοπερατό φίλτρο και στην συνέχεια ενισχύεται από τον ενισχυτή χαμηλού θορύβου. Κατόπιν γίνεται υποβιβασμός της συχνότητας του σήματος στην 1η ενδιάμεση συχνότητα [ΕΣ]. Τα στάδια υποβιβασμού του σήματος μπορεί να είναι περισσότερα του ενός, πριν αυτό διέλθει διαμέσου του φίλτρου επιλογής καναλιού και τον ενισχυτή ΕΣ και καταλήξει στον μετατροπέα αναλογικού σε ψηφιακό. Ο υποβιβασμός της συχνότητας του σήματος το φέρνει εντός της συχνότητας δειγματοληψίας (συνήθως η συχνότητα των δειγμάτων είναι από 10 έως 50 MHz) και της δυναμικής περιοχής του μετατροπέα αναλογικού σε ψηφιακό. Το ψηφιοποιημένο σήμα (ψηφιακή ΕΣ) στη συνέχεια πηγαίνει στο ψηφιακό υποβιβαστή συχνότητας από όπου παράγεται το σήμα ζώνης βάσης. Το σήμα ζώνης βάσης αποτελείται από τις συνιστώσες σε φάση (I) και σε ορθογωνισμό (Q). Στη συνέχεια γίνεται περαιτέρω επεξεργασία των σημάτων I και Q (ψηφιακό αποδεκατισμό και φιλτράρισμα) ώστε να γίνει τελικά η αποδιαμόρφωση και η αποκωδικοποίηση τους.

Η συγκεκριμένη αρχιτεκτονική προσφέρει υψηλή επιλεκτικότητα και υψηλή απόρριψη ειδώλου. Επιπλέον δεν έχει προβλήματα με την μετατόπιση DC και ταιριάσματος των συνιστωσών ορθογωνισμού I και Q αφού αυτά δημιουργούνται στον ψηφιακό υποβιβαστή συχνότητας.



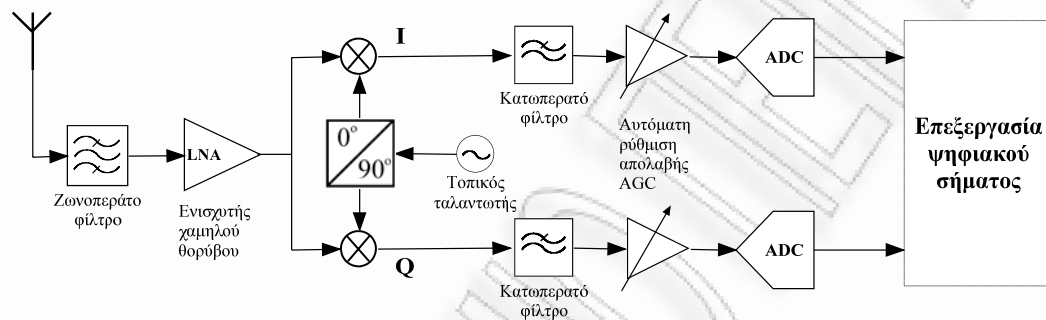
Σχήμα 3-2 Η αρχιτεκτονική του υπερετερόδυνου δέκτη

Αντίστοιχα, τα μειονεκτήματα αυτής της αρχιτεκτονικής είναι μεγάλη πολυπλοκότητα και η δυσκολία ολοκλήρωσής της σε ένα ολοκληρωμένο κύκλωμα λόγω των εξειδικευμένων φίλτρων που χρησιμοποιούνται στα στάδια υποβιβασμού των συχνοτήτων. Επιπλέον λόγω των πολλών σταδίων RF υπάρχει αυξημένη κατανάλωση ρεύματος που στις φορητές συσκευές δημιουργεί πρόβλημα στην αυτονομία τους. Τέλος, λόγω του διαφορετικού εύρους ζώνης και συχνοτήτων λειτουργίας μεταξύ των ασύρματων προτύπων, που καλείται να καλύψει ο πολυζωνικός δέκτης, είναι δύσκολο να ενσωματωθούν φίλτρα και να επιλεγούν οι ΕΣ που να καλύπτουν όλα τα ασύρματα πρότυπα.

3.1.1.2. Δέκτης άμεσης μετατροπής (Δέκτης μηδενικής ΕΣ)

Ο δέκτης μηδενικής ΕΣ χρησιμοποιεί την αρχή της άμεσης μετατροπής για την απαλοιφή των σταδίων ΕΣ και το φιλτράρισμα των ειδώλων. Αυτό έχει σαν αποτέλεσμα ο δέκτης να είναι αρκετά απλός, να έχει μειωμένη κατανάλωση ισχύος και να μπορεί να ενσωματωθεί σε ένα ολοκληρωμένο κύκλωμα. Ο υποβιβασμός της συχνότητας ,απ' ευθείας στη ζώνη βάσης, γίνεται με τη βοήθεια του τοπικού ταλαντωτή που λειτουργεί στην ίδια συχνότητα με τη φέρουσα του εισερχομένου σήματος προς επιλογή. Γίνεται αντιληπτό ότι δεν υπάρχει το πρόβλημα άλλων αρχιτεκτονικών όπου συχνότητες είδωλα μέσω της διαδικασίας της μίξης αναμειγνύοντουσαν με το επιθυμητό σήμα. Επιπλέον παρατηρούμε ότι

το κέρδος του σήματος γίνεται στη ζώνη βάσης με τη χρήση ενισχυτών ρυθμιζόμενης απολαβής, γεγονός που συνεισφέρει επιπλέον στην απλότητα του δέκτη και στην μειωμένη κατανάλωση. Η προεπιλογή της βάσης ζώνης μπορεί να γίνει με επιλεγόμενα κατωπερατά φίλτρα στο επιθυμητό εύρος ζώνης, σύμφωνα με το ασύρματο πρότυπο και το ρυθμό δεδομένων (Σχήμα 3-3) ή εναλλακτικά να γίνει με τη χρήση ψηφιακών φίλτρων στον επεξεργαστή ψηφιακού σήματος.



Σχήμα 3-3 Η αρχιτεκτονική του δέκτη μηδενικής ΕΣ.

Παρά τα ελκυστικά χαρακτηριστικά αυτής της αρχιτεκτονικής υπάρχουν και κάποια μειονεκτήματα που απαιτούν προσεκτικό σχεδιασμό για την μείωση ή και την εξάλειψη τους. Τα θέματα αυτά αναλύονται στην επόμενη ενότητα.

3.1.1.3. Προβλήματα του δέκτη άμεσης μετατροπής

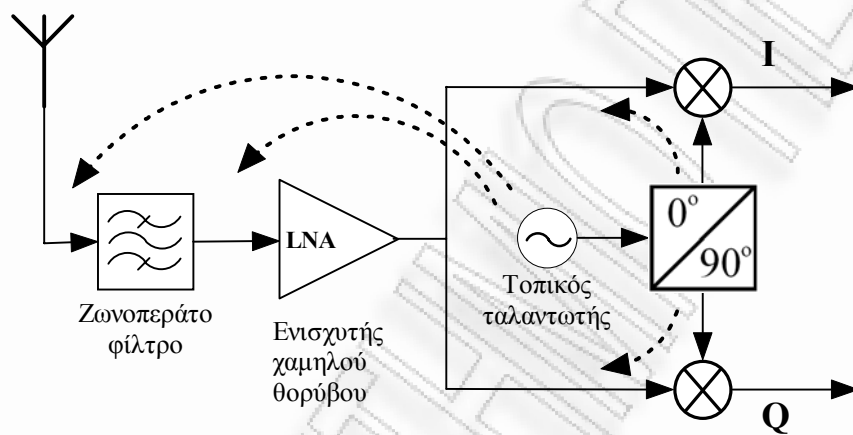
Το πρόβλημα της ακρίβειας ορθογωνισμού και πλάτους των συνιστωσών I και Q.

Τα δύο σήματα του τοπικού ταλαντωτή προς τους μίκτες (I,Q) πρέπει να έχουν ακρίβεια ορθογωνισμού και πλάτους σε όλο το εύρος συχνοτήτων λειτουργίας του δέκτη. Τα σφάλματα ορθογωνισμού προκαλούν παραμόρφωση και περιστροφή του αστερισμού της ψηφιακής διαμόρφωσης με άμεση συνέπεια την εσφαλμένη αναγνώριση των διφύων.

Το πρόβλημα της μετατόπισης DC.

Η δημιουργία της συνιστώσας DC οφείλεται στην κακή απομόνωση των εισόδων του μίκτη (σήματος RF και τοπικού ταλαντωτή). Το σήμα του τοπικού ταλαντωτή

διαρρέει διαμέσου του μίκτη και εισέρχεται μαζί με το σήμα RF στην είσοδο RF του μίκτη. Επιπλέον σήμα από τον τοπικό ταλαντωτή εκπέμπεται και εισέρχεται και αυτό στις προηγούμενες βαθμίδες του δέκτη (Σχήμα 3-4). Η μίξη των δύο αυτών σημάτων με το σήμα του τοπικού ταλαντωτή στον μίκτη, έχει σαν αποτέλεσμα την δημιουργία μιας ισχυρής συνιστώσα DC που βρίσκεται μέσα στη ζώνη βάσης και είναι δύσκολο να αφαιρεθεί. Η διαρροή του σήματος του τοπικού ταλαντωτή στην είσοδο του ενισχυτή χαμηλού θορύβου προκαλεί εντονότερα προβλήματα μετατόπισης DC λόγω του υψηλού κέρδους του ενισχυτή.



Σχήμα 3-4 Η διαρροή του σήματος του τοπικού ταλαντωτή.

Το πρόβλημα του θορύβου χαμηλών συχνοτήτων.

Ο θόρυβος χαμηλών συχνοτήτων ή $1/f$ είναι ένα εγγενές χαρακτηριστικό των ημιαγωγών γι' αυτό και συχνά αναφέρεται και ως θόρυβος ημιαγωγών. Ο ορισμός $1/f$ προέρχεται από την φασματική πυκνότητα της ισχύος του που δίνεται από την συνάρτηση:

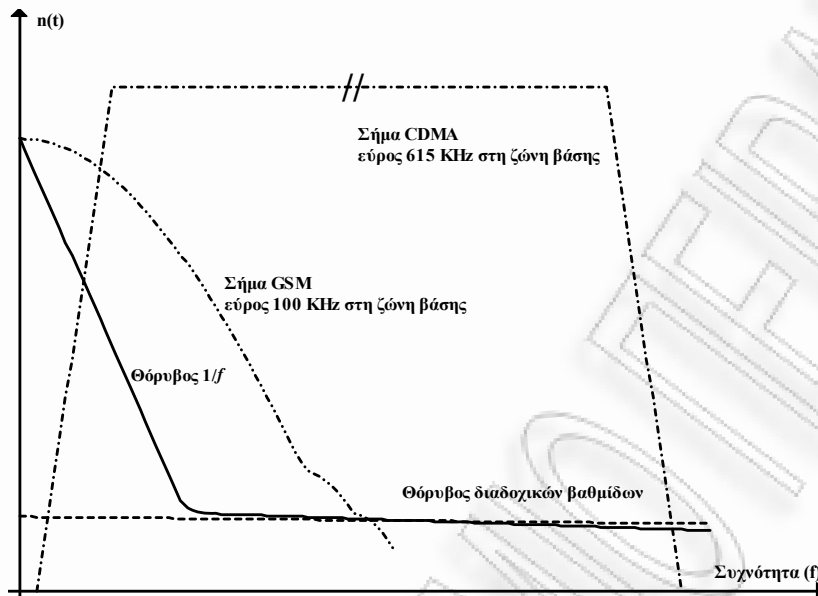
$$S_n(f) = \frac{k_n}{f^\beta} V^2 / Hz$$

όπου

k_n είναι σταθερά, ίση με τη φασματική πυκνότητα ισχύος στο 1Hz

f είναι η συχνότητα

β είναι σταθερά από 0,8 έως 1,4. Τυπικά, η τιμή του β προσεγγιστικά ορίζεται ως μονάδα οπότε και εκλείπει από τη συνάρτηση



Σχήμα 3-5 Επίδραση του θορύβου $1/f$ στη βασική ζώνη ενός δέκτη μηδενικής ενδιάμεσης συχνότητας.

Ο θόρυβος αυτός εκτείνεται εκθετικά από το DC μέχρι λίγες εκατοντάδες KHz, όπου γίνεται μικρότερος από το θόρυβο διαδοχικών βαθμίδων. Επηρεάζει όμως το σήμα RF που έχει υποβιβαστεί στη ζώνη βάσης (που εκτείνεται από το DC μέχρι τα 10 MHz, ανάλογα με το μέγεθος του καναλιού του ασύρματου προτύπου). Τα στενοζωνικά σήματα έχουν σημαντική ενέργεια σήματος κοντά στο DC και επηρεάζονται περισσότερο. Τα σήματα των ασύρματων προτύπων GSM και GSM-EDGE επηρεάζονται λιγότερο. Ενώ τα ευρυζωνικά σήματα των ασύρματων προτύπων CDMA και WCDMA δεν έχουν πρόβλημα από αυτό το τύπο θορύβου, επειδή έχουν σχετικά μικρή ενέργεια σήματος κοντά στο DC (Σχήμα 3-5).

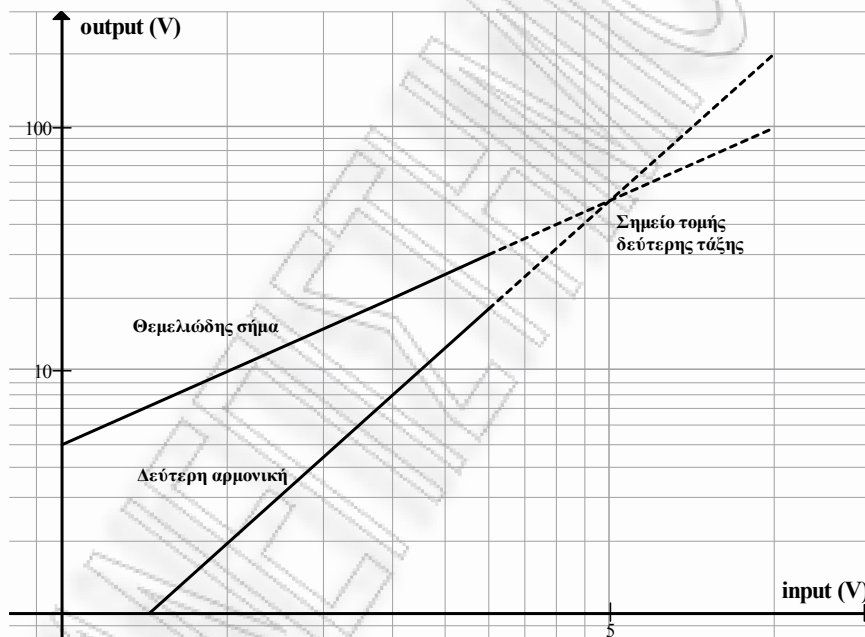
Το πρόβλημα των παραμορφώσεων δεύτερης τάξης.

Λόγω της μη γραμμικότητας των βαθμίδων του πρόσθιου άκρου RF και ιδιαίτερα του μίκτη, δημιουργούνται παραμορφώσεις των σημάτων. Η συνάρτηση μεταφοράς που περιέχει μη γραμμικότητα δεύτερης τάξης ορίζεται ως εξής:

$$V_{out}(t) = K_1 V_{in}(t) + K_2 V_{in}^2(t)$$

Παρατηρούμε στη συνάρτηση ότι όσο μεγαλύτερος είναι ο συντελεστής δεύτερης τάξης K_2 τόσο μεγαλύτερη είναι η παραμόρφωση του σήματος εισόδου. Επιπλέον έχει εμφανιστεί ένα σήμα στη διπλάσια συχνότητα του αρχικού σήματος ($2f_1$) που ονομάζεται παραμόρφωση δεύτερης αρμονικής. Τέλος βλέπουμε ότι προκύπτει μια συνιστώσα DC από τον όρο δεύτερης τάξης της συνάρτησης μεταφοράς.

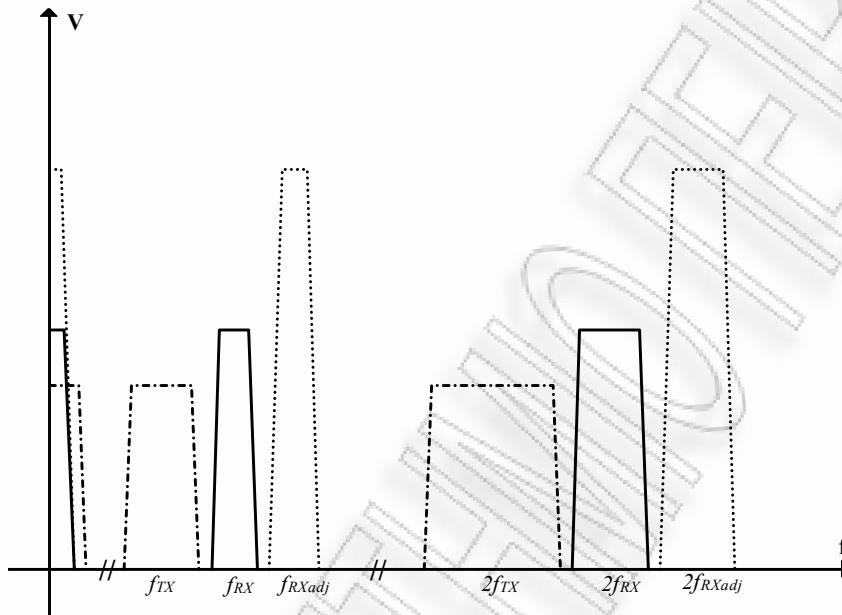
Το πλάτος του σήματος της δεύτερης αρμονικής αυξάνει στο τετράγωνο του σήματος εισόδου, ενώ το θεμελιώδες σήμα αυξάνει μόνο κατά K_1 . Κατά συνέπεια υπάρχει ένα σημείο που τα δύο σήματα έχουν ίδιο μέγεθος, το σημείο αυτό ονομάζεται σημείο τομής δεύτερης τάξης (second order intercept point, IP_2) και συνήθως εκφράζεται ως ισχύς σε dBm (Σχήμα 3-6).



Σχήμα 3-6 Απεικόνιση του σημείου τομής δεύτερης τάξης σε ένα μη γραμμικό δέκτη.

Η συνιστώσα DC που προκύπτει από την μη γραμμικότητα του δέκτη μπορεί να οδηγήσει σε κορεσμό του ενισχυτές και το ADC και να μειώσει την δυναμική περιοχή του δέκτη.

Στην περίπτωση που υπάρχουν ισχυρά γειτονικά κανάλια ή διαρροή του σήματος εκπομπής στον δέκτη (Σχήμα 3-7), θα δημιουργηθούν ενδοδιαμορφώσεις δεύτερης τάξης στο μη γραμμικό δέκτη. Η επιπλέον συνιστώσα DC θα είναι θόρυβος ή παρεμβολή στο σήμα μας και θα μειώσει το λόγο σήματος προς θόρυβο (SNR).



Σχήμα 3-7 Το αποτέλεσμα των παραμορφώσεων δεύτερης τάξης στο λαμβανόμενο σήμα, στο γειτονικό κανάλι και στο διαρρέων σήμα εκπομπής, ενός μη γραμμικού δέκτη.

Τα προβλήματα των παραμορφώσεων δεύτερης τάξης ελαχιστοποιούνται με την καλή απομόνωση του πρόσθιου άκρου με την βάση ζώνης, με ισοσταθμισμένα διαφορικά εξαρτήματα και με ποιοτικά τυπωμένα κυκλώματα.

3.1.1.4. Δέκτης πολύ χαμηλής ΕΣ

Ο δέκτης πολύ χαμηλής ΕΣ έχει την ίδια αρχιτεκτονική με τον δέκτη άμεσης μετατροπής (Σχήμα 3-3). Όμως στον δέκτη πολύ χαμηλής ΕΣ η συχνότητα του τοπικού ταλαντωτή δεν είναι ίδια με τη φέρουσα του σήματος προς επιλογή αλλά διαφέρει λίγο. Η ΕΣ που προκύπτει από τη μίξη των σημάτων είναι λίγο πιο πάνω από το DC και έτσι το επιθυμητό σήμα διαχωρίζεται από το DC. Με αυτό τον

τρόπο η συγκεκριμένη αρχιτεκτονική συνδυάζει τα πλεονεκτήματα του δέκτη άμεσης μετατροπής και επιπλέον δεν έχει το μειονέκτημα της μετατόπισης DC. Στη συνέχεια το σήμα ψηφιοποιείται και πηγαίνει στον επεξεργαστή ψηφιακού σήματος όπου γίνεται ψηφιακός υποβιβασμός συχνότητας για να προκύψει το σήμα βάσης.

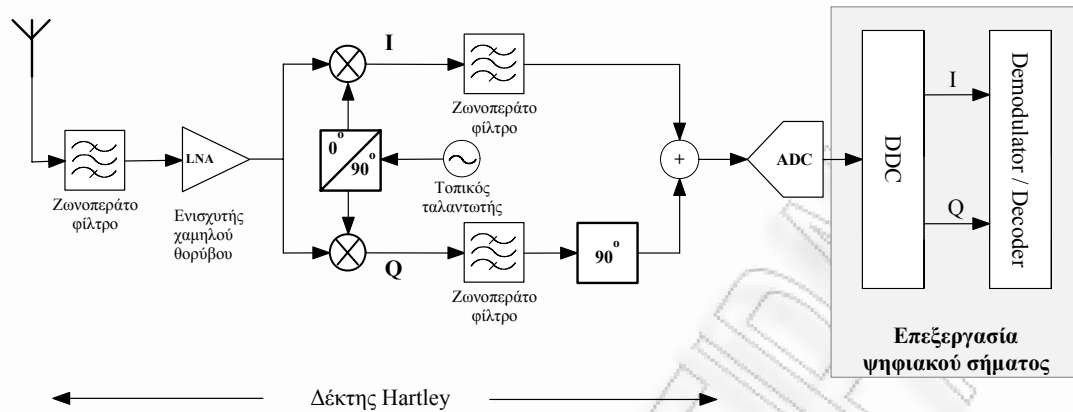
Ο δέκτης πολύ χαμηλής ΕΣ όμως παρουσιάζει το πρόβλημα του σήματος ειδώλου όπως αντίστοιχα και ο υπερετερόδυνος δέκτης. Το σήμα είδωλο αντιστοιχεί σε συχνότητες, όπου μαζί με το επιλεγμένο σήμα υποβιβάζονται από τον μίκτη στην ΕΣ. Το σήμα είδωλο απέχει από το επιλεγμένο σήμα κατά δύο φορές της ΕΣ, όπως αυτό φαίνεται παρακάτω.

$$f_s - f_{LO} = f_{LO} - f_{im} = f_{IF}$$

$$f_{im} = f_s - 2f_{IF}$$

Όπως στον υπερετερόδυνο δέκτη χρησιμοποιούνται κάποιες τεχνικές (φίλτρα) για την απόρριψη του ειδώλου, έτσι και στον δέκτη πολύ χαμηλής ΕΣ υπάρχουν τεχνικές που εξαλείφουν το πρόβλημα αυτό. Οι τεχνικές αυτές στηρίζονται στο γεγονός ότι το σήμα είδωλο έχει διαφορά φάσης 180° σε σχέση με το επιλεγμένο σήμα λόγω του υποβιβασμού του σήματος στην ΕΣ. Μια από αυτές τις τεχνικές είναι ο δέκτης Hartley [8] (Σχήμα 3-8) που είναι μια παραλλαγή του δέκτη πολύ χαμηλής ΕΣ.

Στον δέκτη αυτό, γίνεται περιστροφή κατά 90° στη συνιστώσα ορθογωνισμού και στη συνέχεια οι δύο συνιστώσες αθροίζονται ώστε να εξουδετερωθεί τα σήμα είδωλο. Οι παρακάτω εξισώσεις περιγράφουν την αρχή λειτουργίας του δέκτη Hartley, ενώ στο Σχήμα 3-9 υπάρχει η γραφική αναπαράσταση της απόρριψης ειδώλου που επιτυγχάνει η συγκεκριμένη αρχιτεκτονική.



Σχήμα 3-8 Η αρχιτεκτονική του δέκτη Hartley

Στις εισόδους των μίκτων για το σήμα RF ισχύει:

$$\tilde{x}_{RF}(t) = \tilde{x}(t)e^{j\omega_s t} + \tilde{x}^*(t)e^{j\omega_{IM} t}$$

Στην έξοδο σε φάση του μίκτη για το επιλεγμένο σήμα και το σήμα είδωλο, ισχύει:

$$\tilde{x}_i(t) = \frac{1}{2} \tilde{x}(t)e^{j(\omega_s - \omega_{LO})t} + \frac{1}{2} \tilde{x}^*(t)e^{j(\omega_{LO} - \omega_{IM})t}$$

Στην έξοδο ορθογωνισμού του μίκτη για το επιλεγμένο σήμα και το σήμα είδωλο, ισχύει:

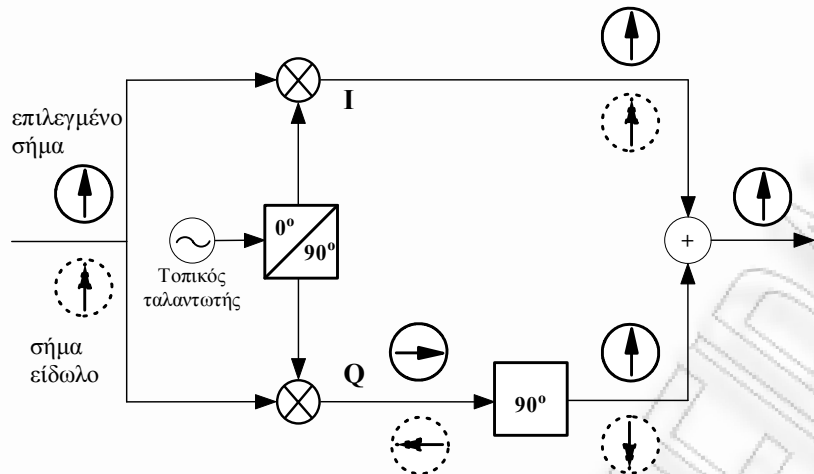
$$\tilde{x}_q(t) = \frac{1}{2j} \tilde{x}(t)e^{j(\omega_s - \omega_{LO})t} - \frac{1}{2j} \tilde{x}^*(t)e^{j(\omega_{LO} - \omega_{IM})t}$$

Μετά την μετατόπιση κατά 90° για τα σήματα ισχύει:

$$\tilde{x}'_q(t) = \frac{1}{2} \tilde{x}(t)e^{j(\omega_s - \omega_{LO})t} - \frac{1}{2} \tilde{x}^*(t)e^{j(\omega_{LO} - \omega_{IM})t}$$

Μετά την άθροιση των δύο κλάδων ισχύει:

$$\tilde{x}_{out}(t) = \tilde{x}_i + \tilde{x}'_q(t) = \tilde{x}(t)e^{j(\omega_s - \omega_{LO})t} = \tilde{x}(t)e^{j(\omega_{IF})t}$$



Σχήμα 3-9 Γραφική απεικόνιση της απόρριψης ειδώλου στον δέκτη Hartley

Η περιστροφή κατά 90° γίνεται από ένα παθητικό δικτύωμα RC [9] που είναι σχεδιασμένο να λειτουργεί στα σημεία της καμπύλης του που είναι -3 dB της ΕΣ. Όμως το δικτύωμα RC μπορεί να επιτύχει συμμετρία φάσης και πλάτους στις συνιστώσες ορθογωνισμού, μόνο σε μικρό εύρος ζώνης, επιπλέον επηρεάζεται από την θερμοκρασία και από το χρόνο. Για τους λόγους αυτούς μπορεί να επιτύχει λόγο απόρριψης ειδώλου 25-30 dB περίπου. Αυτός ο λόγος απόρριψης είναι μικρός για τον δέκτη.

Η χρήση πολυφασικού φίλτρου [10] προσφέρει καλύτερη απόρριψη ειδώλου από τα δικτυώματα RC, λόγω των ευρυζωνικών ιδιοτήτων τους. Το πολυφασικό φίλτρο αντικαθιστά τα δύο ζωνοπερατά φίλτρα μετά τους 2 μίκτες ορθογωνισμού και το δικτύωμα RC που περιστρέφει κατά 90° τη μια συνιστώσα ορθογωνισμού. Μπορεί να επιτύχει καλύτερη συμμετρία φάσης και πλάτους των συνιστωσών ορθογωνισμού και αντίστοιχα να βελτιώσει το λόγο απόρριψης ειδώλου. Ο λόγος απόρριψης ειδώλου (Image Rejection Ratio) για τους δέκτες άμεσης μετατροπής, πολύ χαμηλής ΕΣ και Hartley δίνεται από τον τύπο:

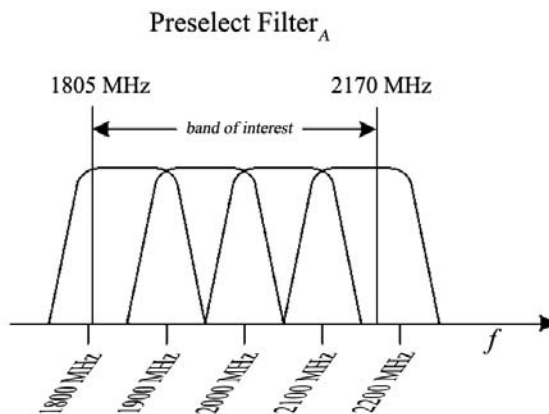
$$IRR = \frac{1 + \alpha^2 - 2\alpha \cos \theta}{1 + \alpha^2 + 2\alpha \cos \theta}$$

όπου α είναι η ασυμμετρία πλάτους

και θ είναι η ασυμμετρία φάσης

3.1.1.5. Φίλτρα προεπιλογής ζώνης λειτουργίας

Μια επιπλέον τεχνική που βοηθά στην απόρριψη ειδώλου είναι η χρήση φίλτρων προεπιλογής της ζώνης συχνοτήτων που θα λειτουργεί ο δέκτης. Βέβαια για μια ευέλικτη πολυζωνική και πολύτροπη ραδιοσυσκευή, ένα μόνο φίλτρο δεν επαρκεί για να καλύψει όλο το φάσμα συχνοτήτων που θα λειτουργεί η συσκευή. Για το λόγο αυτό, θα υπάρχει μια συστοιχία φίλτρων, από την οποία θα επιλέγεται/ογται κάθε φορά το επιθυμητό/ά φίλτρο/α. Στη συνέχεια το φίλτρο, που έχει ένα συγκεκριμένο εύρος διέλευσης συχνοτήτων, θα συντονίζεται στην επιθυμητή συχνότητα (Σχήμα 3-10).



Σχήμα 3-10 Κάλυψη μιας ζώνης συχνοτήτων από ένα φίλτρο

Η χρήση μιας τέτοιας συστοιχίας φίλτρων εξασφαλίζει καλύτερη απόρριψη ειδώλου και βοηθά στην επιλεκτικότητα του δέκτη, αλλά ταυτόχρονα αυξάνει το κόστος της συσκευής και το κυριότερο αυξάνει το μέγεθος της. Στη περίπτωση των φορητών ραδιοσυσκευών αυτό γίνεται ένα μεγάλο πρόβλημα.

Μια νέα τεχνολογία που ονομάζεται Μίκρο-ηλεκτρομηχανικά συστήματα [MEMS – Micro- Electro- Mechanical Systems] διαφαίνεται ως πιθανή λύση στο πρόβλημα αυτό. Με τη τεχνολογία MEMS είναι εφικτή η δημιουργία μικροδιακοπών όπως επίσης και σύνθετων μηχανικών σχημάτων, στη κλίμακα του μικρού. Η δημιουργία τέτοιων μικροσυστημάτων ανοίγει νέες δυνατότητες στις ραδιοσυσκευές SDR. Με τη χρήση διακοπών MEMS είναι δυνατό να μεταγεις στοιχεία του φίλτρου εντός και εκτός του κυκλώματος. Γίνεται δηλαδή

εφικτό να αλλάξεις τη γεωμετρία του φίλτρου με σκοπό την αλλαγή της συχνότητας συντονισμού αυτού. Επιπλέον με τη δημιουργία σύνθετων μηχανικών σχημάτων MEMS, είναι δυνατή η κατασκευή φίλτρων και διπλεκτών. Δίνεται έτσι η δυνατότητα να δημιουργηθεί ένας μεγάλος αριθμός μικροφίλτρων σταθερής συχνότητας. Η επιλογή της ζώνης λειτουργίας ή μέρος αυτής, θα γίνεται με τη διάρθρωση της διαδρομής του σήματος RF μέσω μικροδιακοπών MEMS.

Υπάρχει ήδη ένα μεγάλο ενδιαφέρον για τα εξαρτήματα MEMS [11,12] και φαίνεται ότι αυτή η τεχνολογία μπορεί να δώσει μεγάλη ώθηση στις ραδιοσυσκευές SDR.

3.1.2. Αρχιτεκτονικές πομπών

Ο πομπός πραγματοποιεί την αντίστροφη λειτουργία σε σχέση με αυτή του δέκτη. Τα σήματα ορθογωνισμού (I,Q) από την επεξεργασία βασικής ζώνης πρέπει να διαμορφώσουν κατά φάση και πλάτος τη φέρουσα συχνότητα, ανάλογα με το πρότυπο της ραδιοδιεπαφής και στη συνέχεια αφού ενισχυθούν εκπέμπονται από την κεραία της ραδιοσυσκευής ή το σταθμό βάσης. Οι κλασικές αναλογικές αρχιτεκτονικές είναι δύο, ο υπερετερόδυνος πομπός και ο πομπός άμεσης μετατροπής.

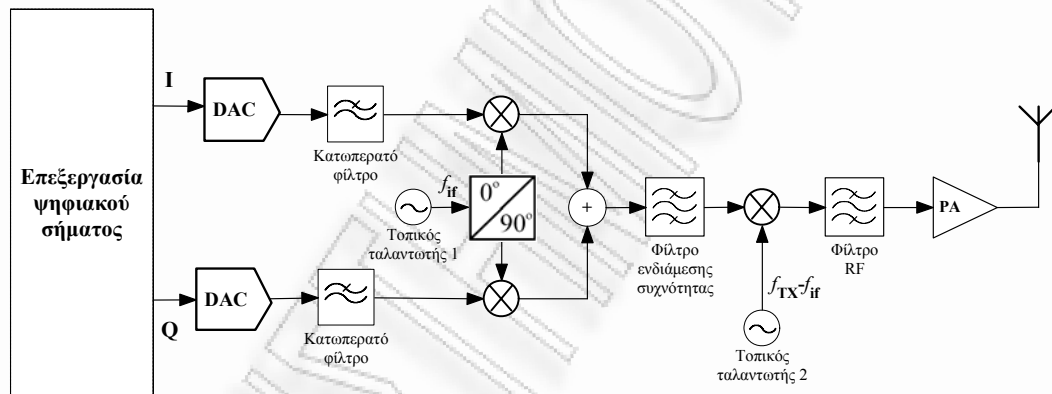
Μια τρίτη αρχιτεκτονική, ο ψηφιακός πομπός πολικής διαμόρφωσης φαίνεται να θα είναι μια πολύ καλή επιλογή, όταν λυθούν κάποια προβλήματα επεξεργασίας σημάτων μεγάλου εύρους.

Έχει παρουσιαστεί και η υβριδική αρχιτεκτονική, που συνδυάζει τις αναλογικές αρχιτεκτονικές διαμόρφωσης των σημάτων ορθογωνισμού (I,Q) με την πολική διαμόρφωση [13].

3.1.2.1. Υπερετερόδυνος πομπός

Στον υπερτερόδυνος πομπό (Σχήμα 3-11) τα σήματα ορθογωνισμού περνούν στους μετατροπείς ψηφιακού σε αναλογικό ώστε να γίνουν αναλογικά. Στη συνέχεια ακολουθεί το φιλτράρισμα των σημάτων από κατωπερατά φίλτρα ώστε να εξασφαλιστεί η καθαρότητά τους από τυχόν παρασιτικά σήματα από τους

μετατροπείς ψηφιακού σε αναλογικό. Ακολουθεί ο αναβιβασμός στην ενδιάμεση συχνότητα. Αυτό γίνεται με τη μίξη των σημάτων και της ενδιάμεσης συχνότητας στους αντίστοιχους μίκτες. Όπως είναι αντιληπτό, πρέπει να γίνει προσεκτική επιλογή της ενδιάμεσης συχνότητας για την πολυζωνική λειτουργία του πομπού. Το σήμα σε φάση (I) αναμιγνύεται απευθείας με την ενδιάμεση συχνότητα, ενώ το σήμα σε ορθογωνισμό (Q) αναμιγνύεται με την ενδιάμεση συχνότητα αφού περιστραφεί κατά 90° . Τα δύο σήματα αθροίζονται στον αθροιστή και κατόπιν φιλτράρονται στο ζωνοπερατό φίλτρο της ενδιάμεσης συχνότητας. Το φιλτράρισμα αυτό εξασφαλίζει ότι μόνο το επιθυμητό σήμα θα διέλθει προς τις επόμενες βαθμίδες και όχι τυχόν διαρροές του σήματος του τοπικού ταλαντωτή της ενδιάμεσης συχνότητας.



Σχήμα 3-11 Η αρχιτεκτονική του υπερετερόδυνου πομπού.

Κατόπιν γίνεται ο αναβιβασμός στη συχνότητα εκπομπής. Ο τοπικός ταλαντωτής λειτουργεί σε συχνότητα που είναι μεγαλύτερη όσο η ενδιάμεση συχνότητα. Μετά την μίξη των σημάτων γίνεται φιλτράρισμα από ένα ζωνοπερατό φίλτρο. Το φίλτρο αυτό έχει τον ίδιο σκοπό όπως και το φίλτρο ενδιάμεσης συχνότητας. Μπλοκάρει δηλαδή παρασιτικά σήματα και διαρροές του σήματος του δεύτερου τοπικού ταλαντωτή. Τέλος γίνεται η ενίσχυση του σήματος προς εκπομπή από τον ενισχυτή ισχύος [14].

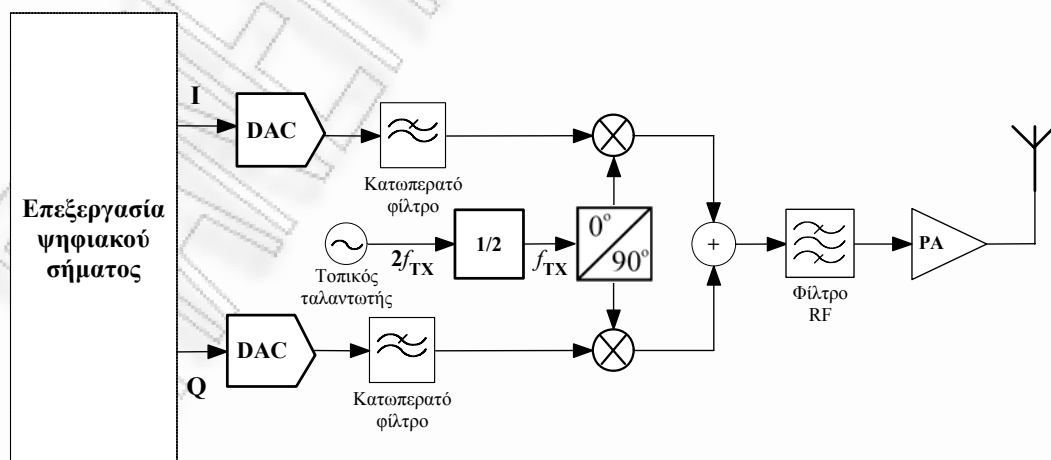
Τα στάδια αναβάθμισης συχνότητας μπορεί να είναι περισσότερα των δύο που περιγράφονται παραπάνω.

Τα κύριο πλεονεκτήματα της αρχιτεκτονικής, είναι ότι το φάσμα του σήματος RF στην έξοδο του ενισχυτή ισχύος είναι μακριά από τις συχνότητες των τοπικών ταλαντωτών.

Αντίθετα όμως η συγκεκριμένη αρχιτεκτονική παρουσιάζει αυξημένη πολυπλοκότητα, μικρό επίπεδο ολοκλήρωσης και αυξημένη κατανάλωση σε σχέση με άλλες αρχιτεκτονικές. Τα φίλτρα πρέπει να είναι ρυθμιζόμενα στο εύρος ζώνης τους, ενώ το φίλτρο RF πρέπει να είναι ρυθμιζόμενο και προς τη συχνότητα διέλευσης, κάτι που κάνει τον πολυζωνικό και πολύτροπο τρόπο λειτουργίας της ραδιοσυσκευής δύσκολο.

3.1.2.2. Πομπός άμεσης μετατροπής

Ο πομπός άμεσης μετατροπής (Σχήμα 3-12) έχει την ίδια αρχή λειτουργίας με τον υπερετεροδύνο πομπό με τη διαφορά ότι υπάρχει μόνο ένα στάδιο αναβάθμισης συχνότητας απευθείας στην συχνότητα εκπομπής. Για την αποφυγή της διαρροής του σήματος του τοπικού ταλαντωτή προς τον τελικό ενισχυτή, ο τελευταίος δουλεύει σε διαφορετική συχνότητα και ακολουθεί διαίρεση του σήματός του στην επιθυμητή συχνότητα εκπομπής [14]. Στο Σχήμα 3-12 φαίνεται ότι ο τοπικός ταλαντωτής λειτουργεί σε συχνότητα $2f_{TX}$ και κατόπιν γίνεται διαίρεση δια δύο. Η συχνότητα αυτή είναι εκτός της συχνότητας διέλευσης και του εύρους ζώνης του φίλτρου RF.



Σχήμα 3-12 Η αρχιτεκτονική του πομπού άμεσης μετατροπής.

Η συγκεκριμένη αρχιτεκτονική παρουσιάζει μειωμένη πολυπλοκότητα και μεγαλύτερο επίπεδο ολοκλήρωσης σε σύγκριση με την αρχιτεκτονική του υπερετερόδυνου πομπού.

Εξακολουθούν όμως οι περιορισμοί των φίλτρων όπως και στην αρχιτεκτονική του υπερετερόδυνου πομπού. Επιπλέον παρουσιάζονται προβλήματα παραμόρφωσης φάσης και πλάτους του σήματος RF.

3.1.2.3. Θέματα των αναλογικών πομπών

Οι προηγούμενες αρχιτεκτονικές πομπών απαιτούν πολύ προσεκτικό σχεδιασμό για να μπορέσουν να λειτουργήσουν αξιόπιστα σε πολλές ζώνες συχνοτήτων και στις διαφορετικές διαμορφώσεις των προτύπων των ραδιοδιεπαφών. Οι αρχιτεκτονικές αυτές οφείλουν να χρησιμοποιούν ζωνωδιαβατά φίλτρα για να περιορίσουν τα παρασιτικά σήματα που δημιουργούνται από την μίξη των σημάτων ορθογωνισμού με το σήμα RF και τις διαρροές σημάτων των τοπικών ταλαντωτών. Τα φίλτρα αυτά πρέπει να λειτουργούν σε πολλές ζώνες συχνοτήτων λόγω της πολυζωνικής λειτουργίας του πομπού της ραδιοσυσκευής SDR. Αυτό σημαίνει επιπλέον κυκλώματα, καλά μελετημένα, που από τη μία αυξάνουν την πολυπλοκότητα και τις απαραίτητες δοκιμές και από την άλλη οδηγούν σε μεγαλύτερο όγκο συσκευών, σε αυξημένη κατανάλωση ρεύματος και φυσικά σε μεγαλύτερα κόστη της ραδιοσυσκευής.

Για τον περιορισμό της παραμόρφωσης του σήματος RF χρησιμοποιούνται διάφορες τεχνικές γραμμικοποίησης του πομπού όπως ο καρτεσιανός βρόγχος [15]. Οι τεχνικές αυτές προσπαθούν να διορθώσουν τις παραμορφώσεις πλάτους και φάσης του σήματος RF στον ενισχυτή ισχύος και να αντισταθμίσουν τις ατέλειες στα αναλογικά μέρη του πομπού.

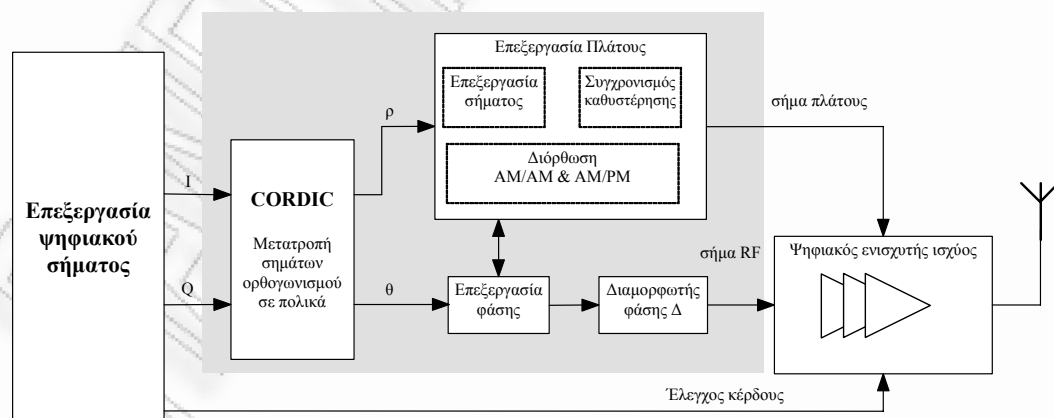
Ένα άλλο θέμα που ανακύπτει είναι η αποδοτικότητα του ενισχυτή ισχύος. Για την πραγματική λειτουργία της ραδιοσυσκευής σε όλα τα πρότυπα των ραδιοδιεπαφών, ο πομπός πρέπει να μπορεί να χειριστεί ταυτόχρονα τόσο τα σήματα σταθερής περιβάλλουσας (διαμορφώσεις συχνότητας και φάσης) όσο και τα σήματα μη σταθερής περιβάλλουσας (διαμορφώσεις πλάτους). Αυτό σημαίνει

ότι για να αποφευχθεί η παραμόρφωση των σημάτων μη σταθερής περιβάλλουσας, ο ενισχυτής ισχύος πρέπει να λειτουργεί στη γραμμική περιοχή του (τάξη A) ή να χρησιμοποιηθούν τεχνικές προπαραμόρφωσης σε ενισχυτές ισχύος που λειτουργούν σε τάξη AB. Αυτές οι υλοποιήσεις δεν είναι οι αποδοτικότερες αφού μέρος της ισχύος μετατρέπεται σε θερμότητα και οδηγεί σε μειωμένο χρόνο ζωής της μπαταρίας.

Υπάρχουν και άλλες τεχνικές γραμμικοποίησης του ενισχυτή ισχύος όπως η τεχνική πρόσδρασης [16], που προσφέρει υψηλή γραμμικότητα. Η τεχνική αυτή όμως είναι σχετικά πολύπλοκη και ακριβή και εφαρμόζεται σε σταθμούς βάσης κατά κύριο λόγο.

3.1.2.4. Ψηφιακή πολική διαμόρφωση

Η πολική διαμόρφωση παρουσιάζει μεγάλο ενδιαφέρον λόγω της ανάγκης λειτουργίας του πομπού σε διαφορετικά πρότυπα ραδιοδιεπαφών. Διαφέρει εντελώς ως αρχή λειτουργίας από τις προηγούμενες αναλογικές αρχιτεκτονικές πομπών μιας και ο πομπός επεξεργάζεται τα σήματα φάσης και πλάτους που προκύπτουν από τα σήματα ορθογωνισμού (I,Q). Στο Σχήμα 3-13 απεικονίζεται σε μπλοκ διάγραμμα η αρχιτεκτονική του πομπού ψηφιακής πολικής διαμόρφωσης.



Σχήμα 3-13 Η αρχιτεκτονική του πομπού ψηφιακής πολικής διαμόρφωσης.

Τα σήματα ορθογωνισμού (I,Q) από τον επεξεργαστή βασικής ζώνης (DSP) εισέρχονται σε έναν επεξεργαστή CORDIC. Ο επεξεργαστής CORDIC μετατρέπει τις καρτεσιανές συντεταγμένες του σήματος σε πολικές συντεταγμένες (πλάτος και φάση). Τα νέα σήματα ακολουθούν ξεχωριστά μονοπάτια επεξεργασίας και τελικά επανασυνδέονται στον ψηφιακό ενισχυτή ισχύος.

Το σήμα φάσης είναι πλέον ένα σήμα σταθερής περιβάλλουσας (έχει σταθερό πλάτος) ασχέτως αν το αρχικό σήμα είναι σταθερής ή μη περιβάλλουσας. Το σήμα αυτό επεξεργάζεται και στη συνέχεια διαμορφώνει έναν Σίγμα-Δέλτα βρόγχο κλειδωμένης φάσης (ΣΔ-PLL). Ο ψηφιακός έλεγχος του PLL αντικαθιστά τη λειτουργία ενός μετατροπέα ψηφιακού σε αναλογικό (D/A). Το PLL για να λειτουργεί σε πολλές ζώνες συχνοτήτων χρησιμοποιεί ταλαντωτές ελεγχόμενους από τάση (VCO) εκτός ζώνης. Το αποτέλεσμα στην έξοδο του PLL είναι το επιθυμητό σήμα RF σταθερού πλάτους έτοιμο για ενίσχυση από τον ενισχυτή ισχύος.

Το σήμα πλάτους που προκύπτει από τον επεξεργαστή CORDIC, ψηφιοποιείται και επεξεργάζεται. Το ψηφιακό σήμα πλάτους φιλτράρεται από ψηφιακά φίλτρα με διαφορετικούς συντελεστές ώστε να ταιριάζει στο εκάστοτε σχήμα διαμόρφωσης. Η λειτουργία αυτή εξασφαλίζει την καθαρότητα του σήματος ώστε να αποφευχθεί επιπλέον φιλτράρισμα. Η διόρθωση AM/AM και AM/PM αντισταθμίζει συγκεκριμένα μη γραμμικά χαρακτηριστικά του ενισχυτή ώστε να αποφευχθούν παραμορφώσεις πλάτους και φάσης του σήματος RF στην έξοδο του ενισχυτή. Αυτό επιτυγχάνεται εύκολα, αφού ο ενισχυτής χαρακτηρίζεται για κάθε ψηφιακή του κατάσταση. Οι πληροφορίες αυτές χρησιμοποιούνται για την ψηφιακή διόρθωση. Η τεχνική διόρθωσης είναι πολύ σημαντική γιατί εξασφαλίζει τη γραμμικότητα του ενισχυτή ισχύος ακόμα και αν αυτός οδηγείται στο κορεσμό. Τέλος ο συγχρονισμός καθυστέρησης, αναλαμβάνει τον συγχρονισμό των δύο σημάτων. Τα δύο σήματα ακολουθούν διαφορετικά μονοπάτια και έχουν διαφορετικούς χρόνους διάδοσης, εξαιτίας του γεγονότος ότι το σήμα φάσης γίνεται αναλογικό στο PLL. Γι αυτό το λόγο είναι απαραίτητο τα δύο σήματα όταν οδηγήσουν τον ενισχυτή ισχύος να είναι τελείως συγχρονισμένα μεταξύ τους. Το ψηφιοποιημένο σήμα πλάτους και το σήμα RF διαμορφωμένο κατά

φάση, επανασυνδέονται στον ψηφιακό ενισχυτή ισχύος και παράγεται ένα ακριβές σήμα RF διαμορφωμένο κατά φάση και πλάτος.

3.1.3. Το αναλογικό πρόσθιο άκρο σε ένα ολοκληρωμένο κύκλωμα

Η έρευνα στο αναλογικό πρόσθιο άκρο, για τις πολύτροπες και πολυζωνικές ραδιοσυσκευές, κινείται σε διάφορους επιμέρους τομείς αυτού του τμήματος και κυρίως στη δημιουργία ευρυζωνικών LNAs και μικτών, στους συνθεσιοποιητές συχνοτήτων κλπ.

Την Άνοιξη του 2007 η Βελγική εταιρεία IMEC ανακοίνωσε τη κατασκευή ενός ευρυζωνικού αναλογικού πομποδέκτη για ραδιοσυσκευές SDR, σε ένα προγραμματιζόμενο πλινθίο [17]. Το προϊόν αυτό ονομάζεται SCALDIO και μπορεί να εξυπηρετήσει τα υφιστάμενα αλλά και μελλοντικά ασύρματα πρότυπα που λειτουργούν στις συχνότητες από 174 MHz μέχρι 6 GHz που είναι η περιοχή λειτουργίας του. Το SCALDIO έχει συγκρίσιμο μέγεθος και κατανάλωση με τα πλινθία τελευταίας τεχνολογίας που υποστηρίζουν ένα μόνο ασύρματο πρότυπο. Είναι κατασκευασμένο με τεχνολογία 130nm και απλώνεται σε μια έκταση μόλις $7,7\text{mm}^2$, ενώ έχει τάση λειτουργίας στα 1,2 V και καταναλώνει από 60 έως 120 mA.

Το SCALDIO ενσωματώνει από ένα επαναδιαρθρώσιμο πομπό και δέκτη άμεσης μετατροπής και δύο συνθεσιοποιητές συχνότητας. Ο προγραμματισμός κάθε βαθμίδας του πομποδέκτη γίνεται ψηφιακά και τα λειτουργικά χαρακτηριστικά όπως η συχνότητα λήψης ή εκπομπής, το εύρος διαύλου, ο βαθμός θορύβου, η γραμμικότητα, τα χαρακτηριστικά του φίλτρου κλπ. μπορούν να ρυθμιστούν στις απαιτήσεις του ασύρματου προτύπου που επιλέγεται κάθε φορά.

Επιπλέον το SCALDIO ενσωματώνει μια λειτουργία βελτιστοποίησης της κατανάλωσης ενέργειας. Συγκεκριμένα ελέγχοντας σε πραγματικό χρόνο τις συνθήκες του περιβάλλοντος RF, μειώνει τη κατανάλωση χωρίς να μειώνει τη απόδοση (π.χ. μειώνει το επίπεδο του φιλτραρίσματος όταν το επίπεδο παρεμβολών είναι μικρότερο και από το χειρίστο σενάριο που ορίζεται από το ασύρματο πρότυπο).

3.2. Ψηφιακό πρόσθιο άκρο

Σκοπός του ψηφιακού πρόσθιου άκρου, στη περίπτωση του δέκτη, είναι να μετατρέψει το αναλογικό σήμα βάσης ή ενδιάμεσης συχνότητας σε ψηφιακό σήμα βάσης έτοιμο για αποδιαμόρφωση, αποκωδικοποίηση και όλες τις άλλες λειτουργίες της επόμενης βαθμίδας που είναι η επεξεργασία βασικής ζώνης. Αντίστοιχα στη περίπτωση του πομπού η λειτουργία αυτής της βαθμίδας είναι αντίστροφη.

Η βαθμίδα αυτή αποτελείται από το τμήμα των μετατροπέων από αναλογικό σήμα σε ψηφιακό και αντίστροφα και το τμήμα ψηφιακής επεξεργασίας του σήματος (φιλτράρισμα, αναβιβασμός/υποβιβασμός κλπ.) Ενδεικτικά οι λειτουργίες που πραγματοποιούνται σε κάθε περίπτωση εμφανίζονται στο Πίνακα 3-1 και στο Πίνακα 3-2.

Δέκτης

Μετατροπή του αναλογικού σήματος σε ψηφιακό

Καθορισμός των επιπέδων του αναλογικού σήματος

Υποβιβασμός της ψηφιακής ενδιάμεσης συχνότητας σε σήμα βάσης

Φιλτράρισμα

Έλεγχος απολαβής

Μείωση ρυθμού δειγμάτων και αποδεκατισμός (στη περίπτωση της υπερδειγματοληψίας του ADC)

Ψηφιακή διόρθωση του σήματος (αναλογικά σφάλματα)

Πίνακας 3-1 Λειτουργίες του ψηφιακού άκρου RF στο δέκτη.

Από πλευράς υλισμικού η βαθμίδα αυτή περιλαμβάνει τα κυκλώματα διεπαφής μεταξύ του αναλογικού και του ψηφιακού τομέα που είναι ο μετατροπέας αναλογικού σήματος σε ψηφιακό [Analog to Digital Converter - ADC] και ο μετατροπέας ψηφιακού σήματος σε αναλογικό [Digital to Analog Converter - DAC] και τα λογικά κυκλώματα που εκτελούν τις λοιπές λειτουργίες που εμφανίζονται στους πίνακες 3-1 και 3-2 και εμπεριέχονται σε μονάδες FPGA, DSP, ή άλλης τεχνολογίας προγραμματιζόμενα ολοκληρωμένα κυκλώματα.

Πομπός

Μετατροπή του ψηφιακού σήματος σε αναλογικό (σε σήματα ορθογωνισμού I,Q ή σε πολικά σήματα)

Αύξηση ρυθμού δειγμάτων με παρεμβολή

Αναβιβασμός συχνότητας (στη περίπτωση χρήσης ενδιάμεσης συχνότητας)

Μορφοποίηση παλμών

Έλεγχος απολαβής

Πίνακας 3-2 Λειτουργίες του ψηφιακού άκρου RF στο πομπό.

Οι επιδόσεις της βαθμίδας και ειδικότερα των μετατροπέων είναι κρίσιμες για τη λειτουργία της ραδιοσυσκευής. Τα τελευταία 20 χρόνια γίνονται πολλές έρευνες και σημαντικές επενδύσεις για την βελτίωση των μετατροπέων αναλογικού/ψηφιακού σήματος σε ψηφιακό/αναλογικό (ADC/DAC).

3.2.1. Μετατροπέας αναλογικού σήματος σε ψηφιακό (ADC)

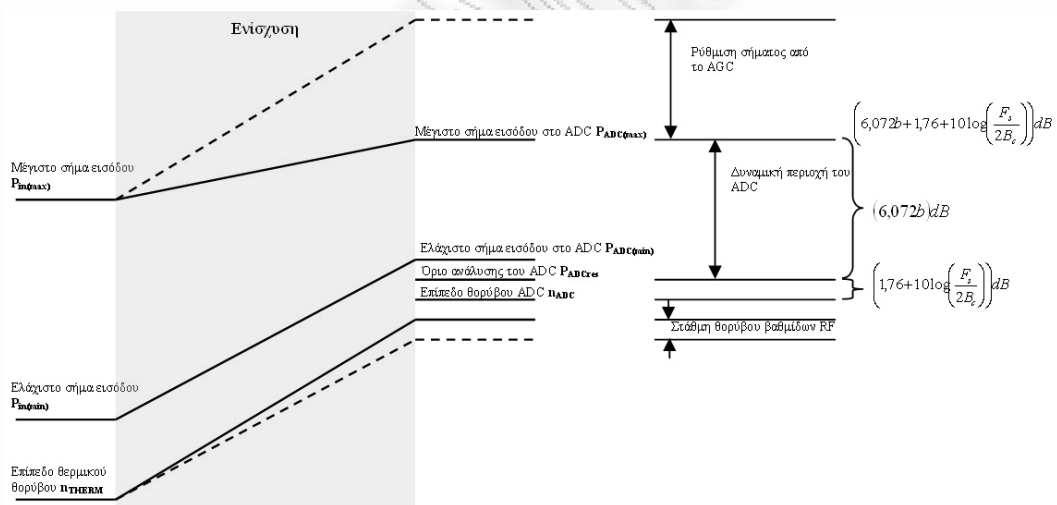
Λόγω της πολύτροπης και πολυζωνικής φύσης των ραδιοσυσκευών SDR οι απαιτήσεις από το ADC είναι μεγάλες. Ανάλογα με την αρχιτεκτονική του αναλογικού πρόσθιου άκρου, το αναλογικό σήμα βρίσκεται είτε στη ζώνη βάσης (δέκτης άμεσης μετατροπής) είτε σε ενδιάμεση συχνότητα (δέκτης χαμηλής ενδιάμεσης συχνότητας, υπερετερόδυνος δέκτης). Επιπλέον οι στάθμες των σημάτων στην είσοδο του ADC ποικίλουν, ανάλογα με το ασύρματο πρότυπο, τις δυνατότητες του αναλογικού πρόσθιου άκρου (ενίσχυση, έλεγχος κέρδους, φιλτράρισμα) και τις στάθμες των λαμβανόμενων σημάτων.

Από τα παραπάνω συνεπάγεται ότι το σήμα στην είσοδο του ADC ποικίλει ως προς την συχνότητά του, το εύρος ζώνης του και τις στάθμες του. Το ADC πρέπει να μπορεί να δουλέψει σε μεγάλες συχνότητες δειγματοληψίας (<70 MHz) ώστε να μπορεί να μετατρέψει μεγαλύτερο μέρος του φάσματος ραδιοσυχνοτήτων και να έχει μεγάλη διακριτική ανάλυση (<12 bit) ώστε να μπορεί να επεξεργαστεί μεγαλύτερες δυναμικές περιοχές του σήματος. Ειδικά για τις φορητές ραδιοσυσκευές επιπλέον ισχύουν οι περιορισμοί, κυρίως της κατανάλωσης, του

δυνατότερου μικρού μεγέθους του ολοκληρωμένου κυκλώματος του ADC και του κόστους. Στη περίπτωση των σταθμών βάσης αυτοί οι περιορισμοί είναι λιγότερο σημαντικοί.

3.2.1.1. Ανάλυση σήματος δέκτη στην είσοδο του ADC

Κατά την επεξεργασία του σήματος RF από τη λήψη του στη κεραία μέχρι την είσοδό του στο ADC, γίνονται αλλαγές στη στάθμη του. Η στάθμη του σήματος αυξάνει στους ενισχυτές και τους ενεργούς μίκτες ενώ αντίθετα μειώνεται στα παθητικά φίλτρα και στους μίκτες. Μια χαρακτηριστική εικόνα των επιπέδων των σημάτων RF στο πρόσθιο άκρο, απεικονίζεται στο Σχήμα 3-14. Επιπλέον απεικονίζονται οι δυνατότητες του ADC όσον αφορά τα επίπεδα των σημάτων που μπορεί να επεξεργαστεί και του θορύβου.



Σχήμα 3-14 Απεικόνιση των επιπέδων των σημάτων από την κεραία μέχρι και το ADC, χωρίς τις εξασθενήσεις.

Το Σχήμα 3-14 απεικονίζει, τη μέγιστη και την ελάχιστη στάθμη του σήματος RF όπως και το επίπεδο θορύβου. Παρατηρούμε ότι στη μέγιστη στάθμη του σήματος RF επεμβαίνει το κύκλωμα αυτόματου ελέγχου της απολαβής (AGC -Automatic Gain Control) ώστε να περιοριστεί η ενίσχυση του σήματος και αυτό να είναι εντός του μέγιστου σήματος που μπορεί να επεξεργαστεί το ADC ($P_{ADC(max)}$). Στη

περίπτωση της ελάχιστης στάθμης του σήματος RF, η ενίσχυση που πραγματοποιείται, αυξάνει τη στάθμη του σήματος στο ελάχιστο σήμα που μπορεί να επεξεργαστεί το ADC ($P_{ADC(min)}$) και που είναι λίγο μεγαλύτερο από το όριο ανάλυσης του ADC (P_{ADCres}). Ο θερμικός θόρυβος (n_{THERM}) αυξάνεται και αυτός λόγω της ενίσχυσης και επιπλέον προστίθεται και θόρυβος από τις βαθμίδες RF. Παρά την αύξηση του θορύβου αυτός είναι κάτω από το όριο θορύβου του ADC (n_{ADC}).

Υπάρχει μια διαφοροποίηση των ορίων του ελάχιστου σήματος RF και του θορύβου στην είσοδο του ADC στη περίπτωση των σημάτων WCDMA, όπου το σήμα προς επεξεργασία είναι εντός του θορύβου. Ακόμη όμως και σε αυτή τη περίπτωση, ο θόρυβος που προστίθεται πρέπει να είναι ο χαμηλότερος δυνατός ώστε λόγος σήματος προς θόρυβο (SNR – Signal to Noise Ratio) του επεξεργασμένου σήματος να είναι υψηλός.

Το επίπεδο θορύβου ενός ADC προκύπτει κυρίως από το θόρυβο κβαντικοποίησης του. Αυτός ο θόρυβος είναι αναπόφευκτος αφού κατά τη μετατροπή του αναλογικού σήματος πολλές φορές η ψηφιακή τιμή που αποδίδεται στο δείγμα είναι η πλησιέστερη δυνατή. Ο λόγος σήματος προς θόρυβο (Signal to Noise Ratio - SNR) δίνεται από την εξίσωση:

$$SNR_{QF}(dB) = \left(6,02b + 1,76 + 10 \log \left(\frac{F_s}{2B_C} \right) \right) dB$$

όπου το b είναι η ανάλυση του ADC σε bits

το F_s είναι η συχνότητα δειγματοληψίας

και το B_C είναι το εύρος ζώνης του σήματος προς μετατροπή

3.2.1.2. Παράμετροι των ADC

Εκτός όμως από το λόγο SNR υπάρχουν και άλλοι παράμετροι των μετατροπέων ADC, που επηρεάζουν τις επιδόσεις τους όπως:

Διαφορική μη γραμμικότητα (Differential Nonlinearity – DNL)

Επειδή τα επίπεδα κβαντικοποίησης του μετατροπέα δεν είναι τέλεια, η παράμετρος DNL ορίζεται ως η διαφορά μεταξύ του πλάτους ενός βήματος κβαντικοποίησης του μετατροπέα από το ιδανικό.

Απόλυτη μη γραμμικότητα (Integral Nonlinearity – INL)

Αυτή η παράμετρος απεικονίζει το σφάλμα της συνάρτησης μεταφοράς του ADC. Η παράμετρος INL προκύπτει από την ολοκλήρωση καθενός σφάλματος DNL της συνάρτησης μεταφοράς.

Αποτελεσματικός αριθμός bits (Effective number of bits – ENOB)

Ο παράμετρος ENOB είναι ένας άλλος τρόπος παρουσίασης των επιδόσεων ενός μετατροπέα ADC και είναι χρήσιμος κυρίως για τη σύγκριση διαφόρων μετατροπέων. Ο τρόπος υπολογισμού αυτής της παραμέτρου περιλαμβάνει τον μετρούμενο λόγο σήματος προς θόρυβο και υπολογίζεται σύμφωνα με το τύπο:

$$ENOB = \frac{SNR_{measured} - 1,76dB}{6.02}$$

Δυναμική περιοχή ελεύθερη από ανώφελα σήματα (Spurious Free Dynamic Range - SFDR)

Η παράμετρος SFDR εκφράζεται dB και είναι η διαφορά, του κυρίως σήματος από το μεγαλύτερο ανώφελο σήμα που βρίσκεται μέσα σε μια συγκεκριμένη ζώνη συχνοτήτων. Το εύρος της ζώνης αυτής είναι το εύρος ζώνης του σήματος προς δειγματοληψία. Αν η δειγματοληψία γίνεται σύμφωνα με το κριτήριο Niquist, τότε εκτείνεται από το DC μέχρι το $F_s/2$.

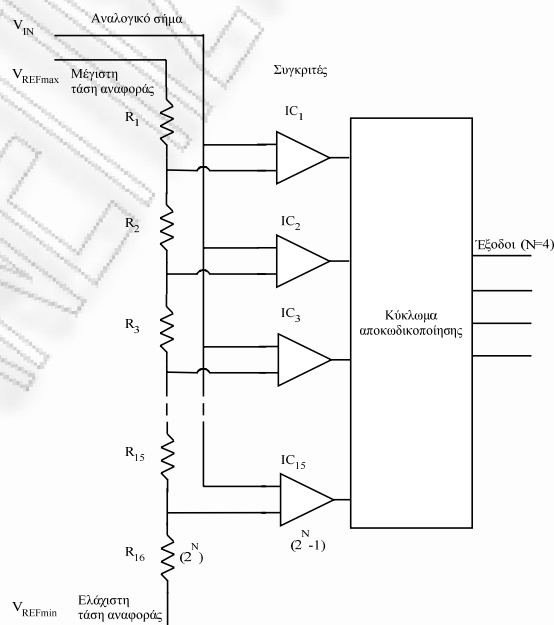
3.2.1.3. Αρχιτεκτονικές ADC

Η έρευνα που πραγματοποιείται στους μετατροπέις ADC, εστιάζεται κυρίως στην μεγαλύτερη ολοκλήρωση, στην υψηλότερη απόδοση και στη χαμηλότερη κατανάλωση. Η υψηλότερη απόδοση του ADC σχετίζεται με τη συχνότητα δειγματοληψίας, το χρόνο καθυστέρησης μετατροπής, την διακριτική του ικανότητα σε bits και τη μείωση των χαρακτηριστικών θορύβου (πχ DNL, jitter). Οι αρχιτεκτονικές ADC που έχουν αναπτυχθεί προσφέρουν διαφορετική

διακριτική ικανότητα, κατανάλωση και ρυθμούς δειγματοληψίας, και έχουν πλεονεκτήματα αλλά και μειονεκτήματα όσο αφορά τη χρήση τους σε μια ραδιοσυσκευή SDR. Παρακάτω παρουσιάζονται οι κυριότερες αρχιτεκτονικές των ADC που κυκλοφορούν στην αγορά.

Παράλληλο ADC (Parallel/Flash ADC)

Η συγκεκριμένη αρχιτεκτονική είναι από τις πρώτες που αναπτύχθηκαν. Στο Σχήμα 3-15 απεικονίζεται η αρχιτεκτονική του παράλληλου ADC. Αποτελείται από 2^N αντιστάσεις και $2^N - 1$ συγκριτές, όπου N είναι ο αριθμός των εξόδων. Στη μια είσοδο των συγκριτών πηγαίνει το αναλογικό σήμα μέσω κυκλωμάτων παρακολούθησης και συγκράτησης, ενώ στην άλλη είσοδο πηγαίνει μια τάση αναφοράς μειωμένη κάθε φορά από ένα δικτύωμα αντιστάσεων. Οι συγκριτές συγκρίνουν τις τάσεις στις δύο εισόδους και αν η τάση του αναλογικού σήματος είναι μεγαλύτερη από τη τάση αναφοράς, κάνουν θετική την αντίστοιχη έξοδο. Με αυτό τον τρόπο παράγεται ένας κώδικας τύπου θερμομέτρου και αναλαμβάνει το κύκλωμα αποκωδικοποίησης να δημιουργήσει τον αντίστοιχο δυαδικό κώδικα και να τον εμφανίσει στις εξόδους του ADC.



Σχήμα 3-15 Η αρχιτεκτονική του παράλληλου ADC.

Το κύριο πλεονέκτημα αυτής της αρχιτεκτονικής είναι η εξαιρετικά γρήγορη μετατροπή του αναλογικού σήματος σε ψηφιακό. Η διακριτική ικανότητα του μετατροπέα (αριθμός εξόδων) κυμαίνεται σε σχετικά λίγα bits. Φυσικά μπορεί να επιτευχθεί μεγαλύτερη διακριτική ικανότητα, αλλά δεδομένου ότι χρειάζονται 2^N αντιστάσεις και 2^{N-1} συγκριτές για N αριθμό εξόδων, οι διαστάσεις του πλινθίου του ολοκληρωμένου κυκλώματος αυξάνει σε μεγάλο βαθμό. Επιπλέον αυξάνει το κόστος και η πολυπλοκότητα του. Ο μεγάλος αριθμός αντιστάσεων μειώνει τη γραμμικότητα του μετατροπέα αφού το δίκτυωμα των αντιστάσεων πρέπει να είναι τέλεια ισοσταθμισμένο. Άλλη συνέπεια είναι ότι τάσεις αναφοράς γίνονται όλο και πιο μικρές και πλησιάζουν τη τάση απόκλισης των συγκριτών. Σ' αυτό το σημείο χαλάει η γραμμικότητα του μετατροπέα και μειώνονται οι επιδόσεις του. Ο μεγάλος αριθμός συγκριτών αυξάνει την χωρητικότητα της εισόδου και έτσι μειώνεται το εύρος ζώνης του σήματος.

ADC Διασύνδεσης (Pipeline ADC)

Ο μετατροπέας διασύνδεσης προσφέρει υψηλούς ρυθμούς δειγματοληψίας, από λίγες δεκάδες MS/s έως και 400MS/s και διακριτική ικανότητα από 8 bits, έως και περισσότερα από 16 bits (Πίνακας 3-3). Για το λόγο αυτό οι μετατροπείς αυτής της αρχιτεκτονικής είναι από τους δημοφιλέστερους σε εφαρμογές που χρειάζονται συνδυασμό μεγάλης διακριτικής ικανότητας και μεγάλου ρυθμού δειγματοληψίας, όπως οι ραδιοσυσκευές SDR. Ο Πίνακας 3-3 παρουσιάζει μερικούς από τους πιο γρήγορους μετατροπείς διασύνδεσης της αγοράς ταξινομημένους ως προς το μεγαλύτερο ρυθμό δειγματοληψίας.

Ο μετατροπέας διασύνδεσης (Σχήμα 3-16) αποτελείται από έναν αριθμό από βαθμίδες όπου, εξαιρουμένης της πρώτης βαθμίδας, γίνεται επεξεργασία του υπολειπόμενου σήματος από την προηγούμενη βαθμίδα. Το αρχικό αναλογικό σήμα εισάγεται στο πρώτο κύκλωμα δειγματοληψίας και συγκράτησης (S&H) και κατόπιν τροφοδοτεί τη πρώτη βαθμίδα μετατροπής. Η κάθε βαθμίδα αποτελείται από ένα κύκλωμα δειγματοληψίας και συγκράτησης, ένα ADC που έχει 4bit διακριτική ικανότητα, ένα DAC 4bit, έναν αθροιστή και έναν ενισχυτή. Το ADC μετατρέπει το αναλογικό σήμα σε ψηφιακό σήμα 4bit και τροφοδοτεί τη λογική

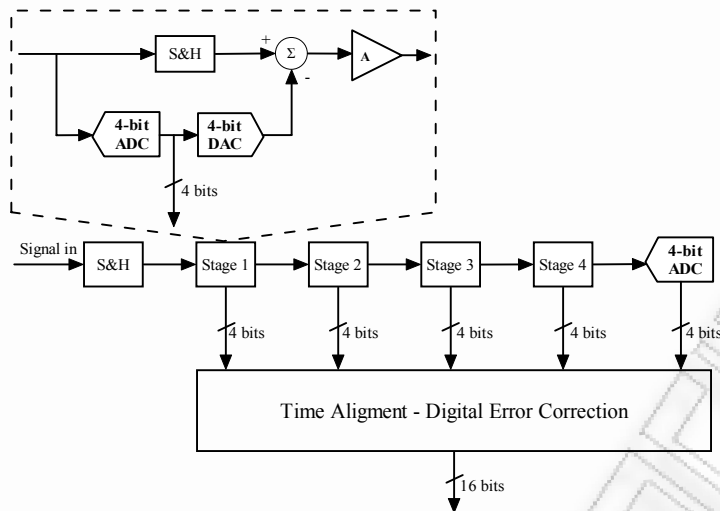
μονάδα ψηφιακής διόρθωσης και το DAC. Το DAC, που είναι ακρίβειας 16bit (2^4), μετατρέπει τη ψηφιοποιημένο σήμα ξανά σε αναλογικό σήμα. Το σήμα αυτό αφαιρείται από το αρχικό σήμα στον αθροιστή και το υπολειπόμενο σήμα που προκύπτει, ενισχύεται και τροφοδοτεί την επόμενη βαθμίδα. Κάθε βαθμίδα παρέχει 4bits στη λογική μονάδα ψηφιακής διόρθωσης συν τα 4 bits τελευταίου ADC.

Εταιρία	Κωδικός	Ρυθμός Δειγματοληψίας (Msps)	Διακριτική ικανότητα (Bits)	SFDR (dBc)	SNR (dB)	Κατανάλωση (mW)
T.I.	ADS5474	400	14	85,0	71,0	2500
T.I.	ADS5547	210	14	85,0	73,3	1375
T.I.	ADS5546	190	14	87,0	73,4	1130
National	ADC14155	155	14	87,0	71,3	967
ADI	AD9254	150	14	90,0	72,0	470
ADI	AD9461	130	16	90,0	77,7	2400
ADI	AD9246-125	125	14	90,0	71,9	458
National	ADC14C105	105	14	82,0	71,0	400
Maxim	MAX19588	100	16	82,1	79,0	1275
Maxim	MAX1430	100	15	86,0	72,1	2095
Maxim	MAX12559	96	14	79,8	71,9	980

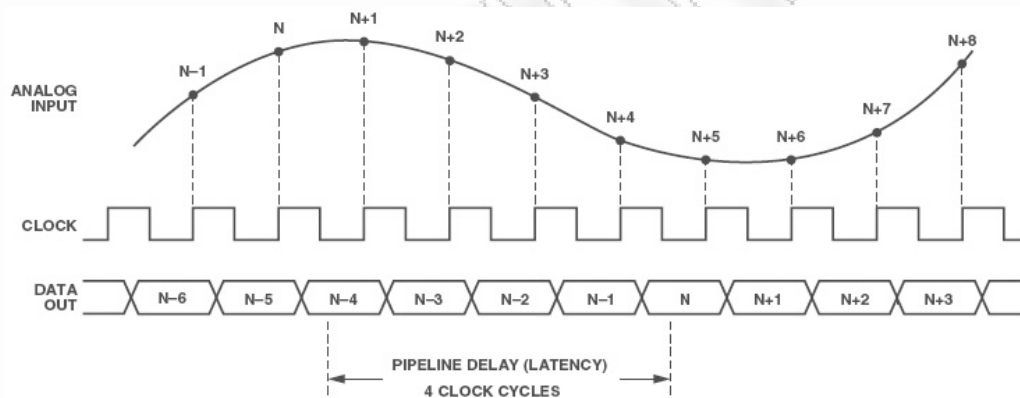
Πηγές (Ιούλιος 2007): Texas Instruments [18], National [19], ADI [20], Maxim [21]

Πίνακας 3-3 Μετατροπείς υψηλής ταχύτητας βασισμένοι στην αρχιτεκτονική του ADC διασύνδεσης.

Επειδή κάθε βαθμίδα μετατρέπει τα δείγματα σε διαφορετικό χρόνο καθώς το σήμα διαδίδεται από βαθμίδα σε βαθμίδα, χρειάζεται συγχρονισμός των δειγμάτων πριν προωθηθούν στη λογική μονάδα ψηφιακής διόρθωσης λαθών. Αυτή η επεξεργασία του σήματος από βαθμίδα σε βαθμίδα προκαλεί καθυστέρηση στην εμφάνιση του αποτελέσματος στην έξοδο του ADC. Μια γραφική απεικόνιση της καθυστέρησης αυτής απεικονίζεται στο Σχήμα 3-17 (καθυστέρηση 4 παλμών ρολογιού).



Σχήμα 3-16 Η αρχιτεκτονική του ADC διασύνδεσης.



Σχήμα 3-17 Απεικόνιση της καθυστέρησης του ψηφιακού σήματος στην έξοδο του ADC διασύνδεσης σε σχέση με το αναλογικό σήμα εισόδου.

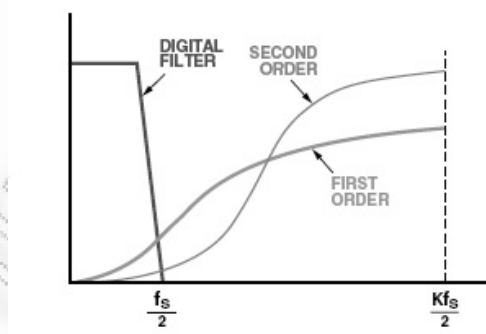
Αν και κάθε βαθμίδα προσφέρει 4bits, στη πράξη χρησιμοποιούνται μόνο τα 3 καθώς το λιγότερο σημαντικό bit (Least Significant Bit - LSB) χρησιμοποιείται για τη ψηφιακή διόρθωση λαθών. Αυτή η τεχνική ονομάζεται επικάλυψη ενός bit μεταξύ γειτονικών βαθμίδων. Ο αριθμός των πραγματικών bits του ADC είναι στη πράξη $3+3+3+3+4=16$ bits.

Σίγμα - Δέλτα ADC (Sigma-Delta ADC)

Η βασική ιδέα του μετατροπέα Σίγμα – Δέλτα (ΣΔ) ανάγεται στις δεκαετίες του 60 και του 70 [22], [23] και στηρίζεται στη τεχνική της διαμόρφωσης Δέλτα [24].

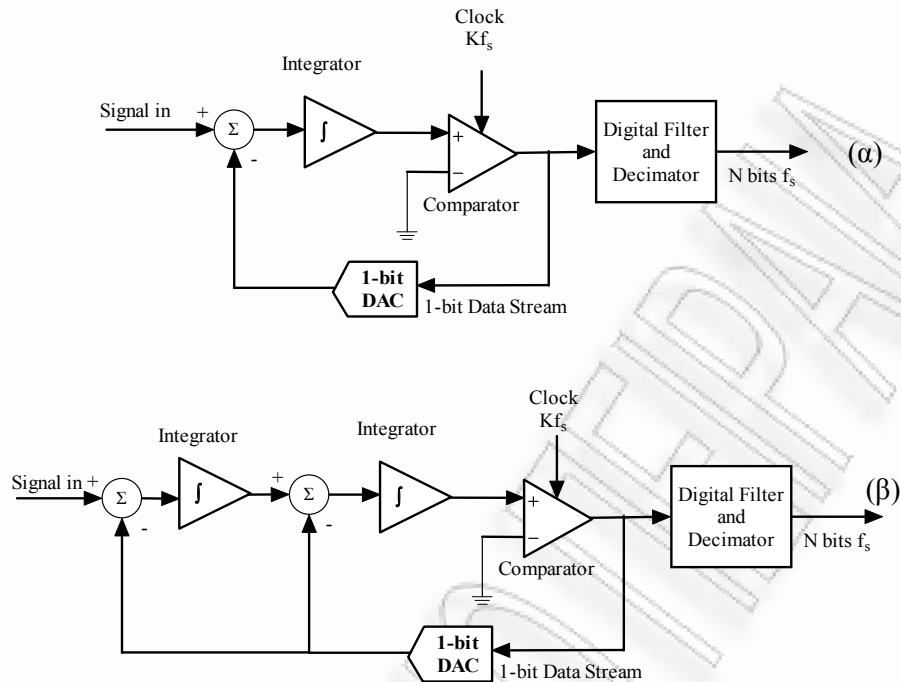
Όμως μόλις τη δεκαετία του 80 εμφανίστηκαν οι πρώτες υλοποιήσεις λόγω του ψηφιακού φιλτραρίσματος που προϋποθέτει η αρχιτεκτονική. Οι βασικές αρχές στις οποίες στηρίζεται ο μετατροπέας ΣΔ είναι η υπερδειματοληψία, η μορφοποίηση θορύβου, το ψηφιακό φιλτράρισμα και ο αποδεκατισμός.

Ο μετατροπέας πραγματοποιεί τη δειματοληψία σε συχνότητα που είναι K φορές μεγαλύτερη από το κριτήριο Nyquist (Kf_s). Αυτό έχει σαν αποτέλεσμα ο θόρυβος κβαντοποίησης, αν και ενεργειακά ίδιος με το αν γινόταν η δειματοληψία σε συχνότητα f_s , μειώνεται και εκτείνεται σε ευρύτερο φάσμα μέχρι τη συχνότητα $Kf_s/2$, αντί για $f_s/2$. Οπότε με το ψηφιακό φιλτράρισμα, με συχνότητα αποκοπής $f_s/2$, αποκόπεται το μεγαλύτερο μέρος του (Σχήμα 3-18). Στη περίπτωση του μετατροπέα δεύτερης τάξης, η μορφοποίηση του θορύβου είναι ακόμα καλύτερη και αποκόπεται ακόμα περισσότερος θόρυβος μορφοποίησης. Κατόπιν ο ψηφιακός αποδεκατισμός μειώνει το ρυθμό των δειγμάτων κατά K φορές, ώστε στην έξοδο του μετατροπέα ο ρυθμός των δειγμάτων να είναι f_s .



Σχήμα 3-18 Μορφοποίηση του θορύβου του μετατροπέα ΣΔ πρώτης και δεύτερης τάξης

Η αρχιτεκτονική του μετατροπέα ΣΔ απεικονίζεται στο Σχήμα 3-19. Αναλόγως αν είναι πρώτης ή δεύτερης τάξης αποτελείται από έναν ή δύο αθροιστές, έναν ή δύο ολοκληρωτές, ένα συγκριτή, ένα ψηφιακό φίλτρο και έναν αποδεκατιστή. Το τμήμα μέχρι και το συγκριτή κάνουν την δειματοληψία του σήματος και τη μορφοποίηση του θορύβου, ενώ το ψηφιακό φίλτρο και ο αποδεκατιστής κάνουν το φιλτράρισμα και τη μείωση του ρυθμού των δειγμάτων.



Σχήμα 3-19 Η αρχιτεκτονική του μετατροπέα ΣΔ πρώτης τάξης (α) και δεύτερης τάξης (β).

Η αρχή λειτουργίας του μετατροπέα είναι σχετικά απλή. Ο συγκριτής παράγει μία έξοδο 1 bit στη συχνότητα δειγματοληψίας, ανάλογα με το αποτέλεσμα της σύγκρισης των δύο εισόδων του. Αυτή είναι λογικό «1» ή «0». Η ροή δεδομένων τροφοδοτεί το ψηφιακό φίλτρο αλλά γίνεται και ανατροφοδότηση μέσω του μετατροπέα DAC 1bit. Το DAC λειτουργεί σαν διακόπτης και στην έξοδό του βγάζει κάθε φορά μια θετική ή αρνητική τάση αναφοράς ανάλογα με τη ροή δεδομένων. Η τάση αυτή αφαιρείται από το σήμα εισόδου στον αθροιστή και το αποτέλεσμα (θετικό ή αρνητικό), που είναι στη πράξη το σφάλμα κβαντοποίησης, τροφοδοτεί τον ολοκληρωτή. Στον ολοκληρωτή το σφάλμα κβαντοποίησης αθροίζεται και αναγκάζει την έξοδο του να μεγαλώσει ή να μικρύνει αντίστοιχα. Το σήμα αυτό οδηγείται στο συγκριτή και ο βρόγχος επαναλαμβάνεται. Έτσι όσο το σήμα εισόδου γίνεται πιο θετικό η πυκνότητα των «1» στη ροή δεδομένων στην έξοδο του συγκριτή αυξάνεται. Αντίστοιχα, όσο το σήμα εισόδου γίνεται πιο αρνητικό η πυκνότητα των «1» στη ροή δεδομένων στην έξοδο του συγκριτή μειώνεται.

Ένα από τα πλεονεκτήματα του μετατροπέα ΣΔ είναι ότι δεν χρειάζεται υψηλής ακρίβειας και καλά μικρορυθμισμένα αναλογικά εξαρτήματα. Επιπλέον

επιτυγχάνει υψηλής απόδοσης μετατροπή του αναλογικού σήματος σε ψηφιακό με τη μορφοποίηση θορύβου που πραγματοποιείται και η διακριτική τους ικανότητα είναι υψηλή (μεγαλύτερη από 14bit).

Η συγκεκριμένη αρχιτεκτονική είναι πολλά υποσχόμενη για τις ραδιοσυσκευές SDR, αν και για την ώρα ο ρυθμός δειγματοληψίας στην έξοδο του μετατροπέα είναι μικρότερος από έναν μετατροπέα διασύνδεσης. Η ενσωμάτωση ενός μετατροπέα ΣΔ σε έναν δέκτη περιγράφεται στο [25]. Ο συγκεκριμένος δέκτης έχει συχνότητα εισόδου από 10 έως 300MHz και το εύρος ζώνης των διαύλων που επεξεργάζεται κυμαίνεται από 10 KHz έως 200KHz. Ο μετατροπέας του δέκτη αυτού είναι επαρκής για τα εφαρμογές που αφορούν στενοζωνικά ασύρματα πρότυπα (GSM, TETRA, EDGE κλπ.). Ποιο πρόσφατα όμως έχει αναφερθεί ένας μετατροπέας ΣΔ [26], για χρήση σε δέκτη με πολύτροπη λειτουργία που καλύπτει και στενοζωνικά αλλά και ευρυζωνικά ασύρματα πρότυπα (GSM,EDGE,CDMA2000, UMTS).

Άλλες αρχιτεκτονικές ADC

Εκτός των προαναφερόμενων αρχιτεκτονικών ADC υπάρχουν και άλλες αρχιτεκτονικές όπως του καταχωρητή διαδοχικής προσέγγισης (Successive Approximation Register - SAR) και του μετατροπέα διπλής κλίσης (Dual Slope). Η αρχιτεκτονική του καταχωρητή διαδοχικής προσέγγισης προσφέρει καλή διακριτική ανάλυση (έως 16 bit), αλλά έχει μικρό ρυθμό δειγματοληψίας (μικρότερο από 5 Msps). Το ίδιο ισχύει και για τον μετατροπέα διπλής κλίσης, με τη διαφορά ότι ο ρυθμός δειγματοληψίας είναι ακόμα μικρότερος.

3.2.2. Μετατροπέας ψηφιακού σήματος σε αναλογικό (DAC)

Οι απαιτήσεις για τις επιδόσεις του DAC, σε μια ραδιοσυσκευή είναι εξίσου μεγάλες με αυτές ενός ADC, παρά την εστίαση που έχει δοθεί στους τελευταίους. Οι επιδόσεις τους παίζουν σημαντικό ρόλο στην συμμόρφωση στις προδιαγραφές των ασύρματων προτύπων που καλούνται να καλύψουν. Οι μετατροπείς αυτοί τροφοδοτούνται με το ψηφιακά διαμορφωμένο σήμα από το σύστημα ψηφιακής

επεξεργασίας και δημιουργούν το αναλογικό σήμα βάσης, που στη συνέχεια θα αναβιβαστεί σε συχνότητα, θα ενισχυθεί και θα εκπεμφθεί. Ένα DAC μετρίων επιδόσεων και παρά τις επιδόσεις της ψηφιακής επεξεργασίας, θα έχει σαν αποτέλεσμα μια μέτρια ή και προβληματική εκπομπή, που θα μειώσει τις επιδόσεις της ραδιοσυσκευής. Οι κατασκευαστές έχουν δημιουργήσει DAC υψηλών επιδόσεων με ρυθμούς δειγματοληψίας μεγαλύτερους από 400Msps, με διακριτική ικανότητα μεγαλύτερη από 14bit και λόγο σήματος προς θόρυβο μεγαλύτερο από 80dBc.

3.2.2.1. Αρχιτεκτονικές DAC

Υπάρχει μια πληθώρα από αρχιτεκτονικές μετατροπών ψηφιακού σήματος σε αναλογικό (Πίνακας 3-4) που κάθε μια από αυτές έχει πλεονεκτήματα αλλά και μειονεκτήματα. Οι αρχιτεκτονικές αυτές για να αποτυπώσουν τη ψηφιακή τιμή (είσοδος) σε μια αναλογική ποσότητα (έξοδος) χρησιμοποιούν μια από τις τεχνικές της διαίρεσης τάσης, του διακοπόμενου ρεύματος (switched-current), ή της ταξινόμησης φορτίου (charge scaling). Η κωδικοποίηση της ψηφιακής εισόδου μπορεί να μην είναι απαραίτητα σε δυαδικό κώδικα αλλά μπορούν να χρησιμοποιηθούν και άλλες κωδικοποιήσεις όπως ο κώδικας θερμομέτρου, ο κώδικας Gray κλπ.

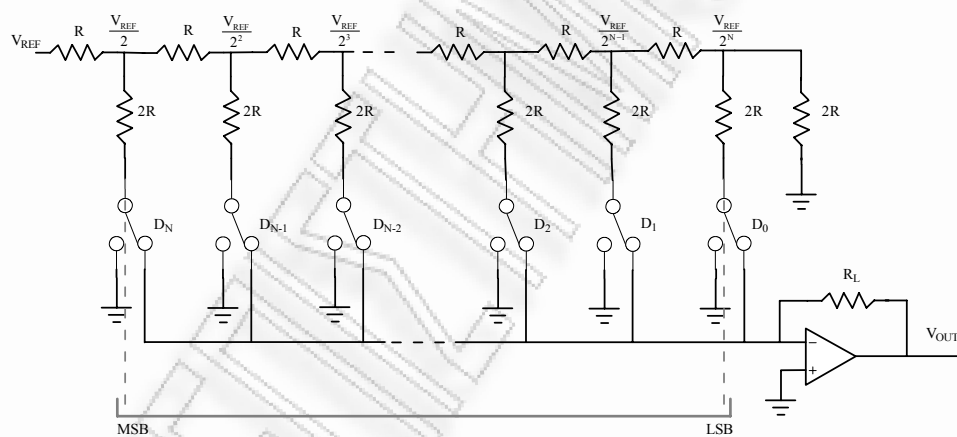
Αρχιτεκτονικές μετατροπών ψηφιακού σήματος σε αναλογικό
DAC με Διάταξη Αντιστάσεων σε Σειρά (Resistor String DAC)
DAC με δίκτυα R-2R σε Διάταξη Σκάλας (R-2R Ladder DAC)
DAC Κατευθυνόμενου Ρεύματος (Current Steering DAC)
DAC Διαβάθμισης Φορτίου (Charge Scaling DAC)
Κυκλικός DAC (Cyclic DAC)
DAC Διασύνδεσης (Pipeline DAC)
Σίγμα-Δέλτα DAC (Sigma-Delta DAC)

Πίνακας 3-4 Κυριότερες αρχιτεκτονικές DAC.

Από τις διάφορες αρχιτεκτονικές DAC θα αναλυθούν παρακάτω η αρχιτεκτονική του DAC με δίκτυα R-2R σε Διάταξη Σκάλας και η αρχιτεκτονική DAC Κατευθυνόμενου Ρεύματος, επειδή η πρώτη είναι η πιο τυπική αρχιτεκτονική DAC ενώ η δεύτερη είναι η επικρατούσα αρχιτεκτονική στα DAC υψηλών επιδόσεων που συνδυάζουν μεγάλη ταχύτητα δειγματοληψίας και μεγάλη διακριτική ικανότητα.

DAC με δίκτυα R-2R σε Διάταξη Σκάλας (R-2R Ladder DAC)

Ο μετατροπέας αυτός ενσωματώνει δίκτυα αντιστάσεων R και 2R σε διάταξη σκάλας για να πραγματοποιήσει τη μετατροπή από ψηφιακό σε αναλογικό σήμα. Τα δίκτυα αντιστάσεων μπορούν να σχηματιστούν με διάφορους τρόπους [30,31]. Ένας τυπικός τρόπος δικτύωσης απεικονίζεται στο Σχήμα 3-20.



Σχήμα 3-20 Η αρχιτεκτονική του DAC με δίκτυα R-2R σε Διάταξη Σκάλας.

Κάθε κόμβος σχετίζεται με τη τάση V_{REF} με μια σχέση δυαδικού βαθμού βαρύτητας (binary weighted) και η οποία προκύπτει μέσω της διαίρεσης τάσης του δικτύου των αντιστάσεων. Οι κόμβοι R-2R μπορούν να συνδεθούν στη ανεστραμμένη είσοδο του τελεστικού ενισχυτή ή να γειωθούν. Ο έλεγχος αυτός γίνεται από τη ψηφιακή είσοδο. Ανάλογα με τη ψηφιακή είσοδο διαφορετικοί κόμβοι συνδέονται στην ανεστραμμένη είσοδο του τελεστικού ενισχυτή και αυτό

έχει σαν αποτέλεσμα να αλλάζει κάθε φορά η τιμή του ρεύματος που διατρέχει το κλάδο.

Η τάση εξόδου V_{OUT} εξαρτάται από τη τιμή του ρεύματος I_L που ρέει μέσα από την αντίσταση φορτίου (R_L) και δίδεται από τη σχέση:

$$V_{OUT} = I_L R_L$$

Η τιμή του ρεύματος I_L όπως έχουμε ήδη πει εξαρτάται από τη ψηφιακή είσοδο και ισχύει ότι:

$$I_L = \sum_{b=0}^{N-1} D_b \cdot \frac{V_{REF}}{2^{N-b}} \cdot \frac{1}{2R}$$

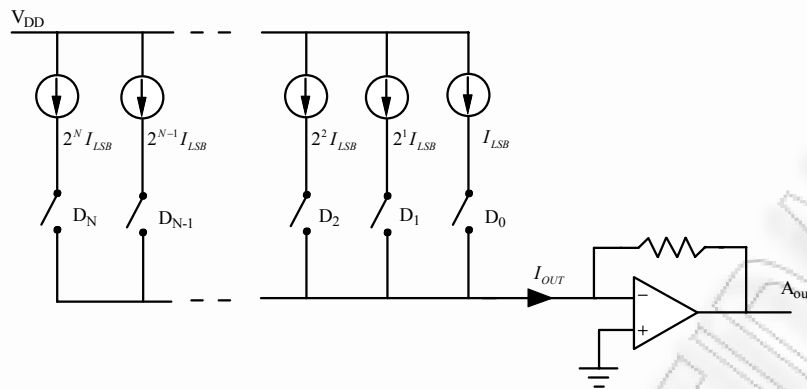
όπου D_b είναι το bit της ψηφιακής εισόδου από 0 μέχρι N-1 και με τιμή 0 ή 1 κάθε φορά.

Η συγκεκριμένη αρχιτεκτονική απαιτεί υψηλής ακρίβειας γραμμικές αντιστάσεις ώστε να μην παρουσιάζονται σφάλματα μετατροπής και επιπλέον λόγω του τελεστικού ενισχυτή αλλά και των μικρών χωρητικότητων των αντιστάσεων η συγκεκριμένη αρχιτεκτονική παρουσιάζει σχετικά χαμηλές ταχύτητες μετατροπής.

DAC Κατευθυνόμενου Ρεύματος (Current Steering DAC)

Η συγκεκριμένη αρχιτεκτονική, η οποία βασίζεται στη τεχνική του διακοπόμενου ρεύματος [31], είναι η πλέον κατάλληλη για εφαρμογές που απαιτούν υψηλές ταχύτητες μετατροπής [32,33] και γι' αυτό το λόγο χρησιμοποιείται κατά κόρον σε συστήματα ευρυζωνικών επικοινωνιών.

Η αρχιτεκτονική του DAC κατευθυνόμενου ρεύματος αποτελείται από έναν αριθμό πηγών ρεύματος και τους διακόπτες ελέγχου που ελέγχονται από τη ψηφιακή είσοδο. Η τιμή του ρεύματος μπορεί να είναι ίδια για όλες τις πηγές ρεύματος ή να έχουν μια σχέση δυαδικού βάρους μεταξύ τους (Σχήμα 3-21).



Σχήμα 3-21 Η αρχιτεκτονική του DAC Κατευθυνόμενου Ρεύματος με σχέση δυαδικού βάρους πηγών ρεύματος.

Στη πρώτη περίπτωση χρειάζεται μεγάλος αριθμός πηγών ρεύματος ίδιας τιμής ρεύματος (π.χ. για διακριτική ικανότητα 13 bits χρειάζονται 8192 πηγές ρεύματος και διακόπτες) και η ψηφιακή είσοδος πρέπει να είναι ή να μετατραπεί σε κώδικα θερμομέτρου για να ελεγχθούν οι αντίστοιχοι διακόπτες. Στη δεύτερη περίπτωση χρειάζονται τόσες πηγές ρεύματος όσο το μήκος της ψηφιακής λέξης ελέγχου (π.χ. για διακριτική ικανότητα 13 bits χρειάζονται 13 πηγές ρεύματος και διακόπτες) με τη διαφορά όμως ότι η μεγαλύτερη πηγή ρεύματος θα πρέπει να έχει 2^{N-1} μεγαλύτερη ένταση από τη πρώτη πηγή ρεύματος (π.χ. αν η πρώτη πηγή ρεύματος έχει $5\mu\text{A}$, η δέκατη τρίτη πηγή ρεύματος θα έχει $2^{12} \cdot 5\mu\text{A} = 20,48\text{mA}$).

Η τιμή του ρεύματος εξόδου I_{OUT} δίνεται από τη σχέση:

$$I_{OUT} = 2^{N-1} I_{LSB} \cdot b_N + \dots + 2^1 I_{LSB} \cdot b_2 + I_{LSB} \cdot b_1 = I_{LSB} \cdot E$$

όπου I_{LSB} είναι το ρεύμα της πηγής του λιγότερου σημαντικού ψηφίου

b είναι το κάθε bit της ψηφιακής λέξης ελέγχου

και το E είναι η ψηφιακή λέξη ελέγχου και δίνεται από τη σχέση:

$$E = 2^{N-1} \cdot b_N + \dots + 2^1 \cdot b_2 + b_1 = \sum_{m=0}^N 2^{m-1} \cdot b_m$$

Τα πλεονεκτήματα της συγκεκριμένης αρχιτεκτονικής είναι ότι επιτυγχάνει υψηλές ταχύτητες μετατροπής και ότι έχει μεγάλη αποδοτικότητα ισχύος αφού σχεδόν όλο το ρεύμα των πηγών οδηγείται στην έξοδο.

Εκτός από τις δύο αναφερόμενες τεχνικές του θερμομέτρου και του δυαδικού βάρους έχει δημιουργηθεί και μια υβριδική τεχνική που συνδυάζει και τις δύο και λέγεται διαμερισμένη [30]. Αυτή η τεχνική μειώνει ακόμα περισσότερο τις παραμορφώσεις του σήματος εξόδου και την ευαισθησία στα σφάλματα προσαρμογής της εξόδου.

Εταιρεία	Κωδικός	Διακριτική ικανότητα (Bits)	Ρυθμός Δειγματοληψίας (Msps)	Αριθμός καναλιών	SFDR @ fOUT/ (dBc)	INL (±LSB)	DNL (±LSB)	Κατανάλωση (mW)
Analog	AD9736	14	1200	1	82 @ 30MHz	1,0	0,6	550
Analog	AD9779	16	1000	2	78 @ 100MHz	3,7	2,1	300
TI	DAC5681	16	1000	1	81 @ 70MHz	4,0	4,0	650
Analog	AD9778	14	1000	2	78 @ 100MHz	1,0	0,7	300
MAXIM	MAX5891	16	600	1	84 @ 16MHz	3,8	1,6	267
MAXIM	MAX5890	14	600	1	84 @ 16MHz	3,8	1,6	267
MAXIM	MAX5888	16	500	1	76 @ 40MHz	3,9	2,0	130
TI	DAC5686	16	500	2	72 @ 41MHz	12,0	9,0	445
TI	DAC5687	16	500	2	76 @ 20MHz	6,0	3,0	445
MAXIM	MAX5895	16	500	2	90 @ 10MHz	3,0	1,0	511
Analog	AD9786	16	500	1	80 @ 40MHz	0,6	0,3	1250
Analog	AD9777	16	400	2	73 @ 35MHz	6,0	3,0	410
TI	DAC5674	14	400	1	76 @ 21MHz	3,5	2,0	435
TI	DAC5675A	14	400	1	74 @ 70MHz	4,0	2,0	660

Πηγές (Αύγουστος 2007): Texas Instruments [34], ADI [35], Maxim [21]

Πίνακας 3-5 Μετατροπείς υψηλής ταχύτητας βασισμένοι στην αρχιτεκτονική του DAC κατευθυνόμενου ρεύματος.

Ο Πίνακας 3-5 παρουσιάζει μερικούς από τους πιο γρήγορους μετατροπείς κατευθυνόμενου ρεύματος της αγοράς, ταξινομημένους ως προς το μεγαλύτερο ρυθμό δειγματοληψίας.

3.2.3. Ψηφιακός υποβιβασμός συχνότητας

Από τις κυριότερες λειτουργίες που επιτελούνται στο ψηφιακό πρόσθιο άκρο είναι ο ψηφιακός υποβιβασμός και αναβιβασμός συχνότητας. Στις λειτουργίες αυτές εκτελούνται οι εξής εργασίες:

- υποβιβασμός / αναβιβασμός σήματος
- φιλτράρισμα
- μείωση/αύξηση ρυθμού δειγμάτων

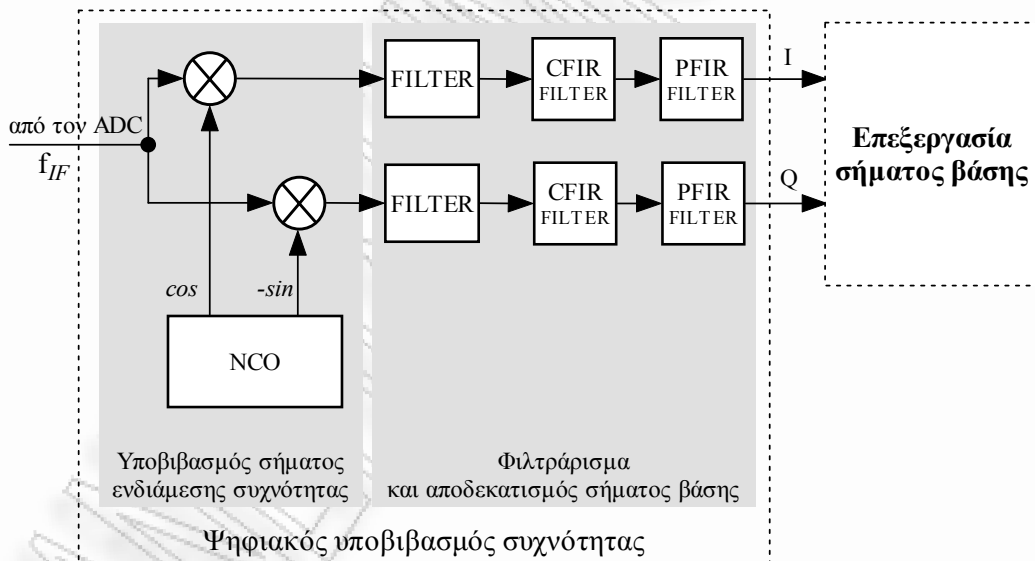
Όπως φαίνεται, είναι δύο αντίστροφες λειτουργίες με κοινά χαρακτηριστικά και γι' αυτό το λόγο θα περιγραφεί παρακάτω η μια από τις δύο τις λειτουργίες και συγκεκριμένα ο υποβιβασμός συχνότητας, από την ψηφιακή ενδιάμεση συχνότητα στο ψηφιακό σήμα βάσης.

Ο ψηφιακός υποβιβασμός συχνότητας [DDC – Digital Down Converter] προσφέρει ευελιξία στις συσκευές SDR. Η συγκεκριμένη λειτουργία μετατρέπει το ψηφιοποιημένο σήμα ενδιάμεσης συχνότητας, που είναι της τάξης μερικών MHz, στο σήμα βάσης και ρυθμίζει τον ρυθμό των δειγμάτων με προγραμματιζόμενο συντελεστή, στις απαιτήσεις του ασύρματου πρότυπου.

Για την πολυζωνική λειτουργία μιας συσκευής SDR απαιτείται παραπάνω από μια τέτοια λειτουργική δομική ενότητα. Για την πολύτροπη λειτουργία μιας συσκευής SDR αυτή η λειτουργική δομική ενότητα πρέπει να υποστηρίζει υψηλό ρυθμό δειγμάτων, μεγαλύτερο από 100 MS/s ώστε να καλύπτει τα υφιστάμενα και τα μελλοντικά ασύρματα πρότυπα.

Στο Σχήμα 3-22 βλέπουμε το μπλοκ διάγραμμα του ψηφιακού υποβιβαστή συχνότητας. Αρχικά γίνεται ο υποβιβασμός του ψηφιακού σήματος ενδιάμεσης συχνότητας στο σήμα βάσης. Αυτό γίνεται στο ψηφιακό μίκτη που αποτελείται από τους δύο πολλαπλασιαστές (μίκτες) και από τον αριθμητικά ελεγχόμενο ταλαντωτή [NCO – Numerically Controlled Oscillator]. Στη συνέχεια γίνεται το φιλτράρισμα και ο αποδεκατισμός του σήματος βάσης. Η λειτουργία του αποδεκατισμού είναι απαραίτητη και γίνεται για να επιτευχθεί ο σωστός ρυθμός δειγμάτων σύμφωνα με το ασύρματο πρότυπο. Αυτό γίνεται σε πολλά διαδοχικά στάδια με τη χρήση ψηφιακών φίλτρων.

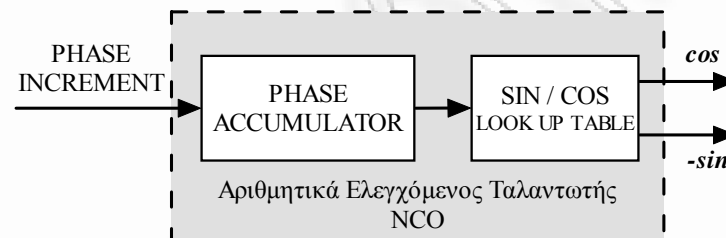
Ανάλογα με το εύρος ζώνης του σήματος βάσης ο τύπος του πρώτου φίλτρου διαφέρει. Για τα σήματα μικρού εύρους ζώνης (π.χ. GSM) χρησιμοποιείται ένα κατωπερατό φίλτρο διαδοχικής σύνδεσης ολοκληρωτή - κτένας [φίλτρο CIC – Cascaded Integrator-Comb filter]. Για τα σήματα μεγάλου εύρους ζώνης (π.χ. CDMA) χρησιμοποιείται ένα κατωπερατό φίλτρο πεπερασμένης κρουστικής απόκρισης [φίλτρο FIR – Finite Impulse Response filter] [27]. Και στις δύο περιπτώσεις γίνεται φιλτράρισμα του σήματος βάσης και αποδεκατισμός με μεγάλο συντελεστή. Στη συνέχεια ακολουθεί ένα φίλτρο FIR αντιστάθμισης, που εξισώνει το σήμα στην άκρη της ζώνη αποκοπής του προηγούμενου φίλτρου. Επιπλέον το φίλτρο αντιστάθμισης κάνει και αποδεκατισμό του σήματος βάσης με έναν μικρό συντελεστή. Τέλος υπάρχει ένα προγραμματιζόμενο φίλτρο FIR πολλών σταδίων που εξασφαλίζει ότι το συνολικό φιλτράρισμα που επιτυγχάνεται ακολουθεί τις προδιαγραφές του ασύρματου προτύπου.



Σχήμα 3-22 Σχηματικό διάγραμμα του ψηφιακού υποβιβαστή συχνότητας

Ο ψηφιακός υποβιβαστής συχνότητας επιδέχεται μεγάλης παραμετροποίησης αφού καθορίζονται με παραμέτρους οι συχνότητες, η τάξη και ο αποδεκατισμός των φίλτρων. Επιπλέον οι λειτουργικές μονάδες μπορούν να αφαιρεθούν ή να προστεθούν στο μονοπάτι του σήματος, ανάλογα με το σήμα του ασύρματου πρότυπου που επεξεργάζεται.

Ο αριθμητικά ελεγχόμενος ταλαντωτής (Σχήμα 3-23) παράγει τη συχνότητα για τον υποβιβασμό του σήματος ενδιάμεσης συχνότητας στο σήμα βάσης. Αποτελείται από τον συσσωρευτή φάσης και από ένα πίνακα. Ο συσσωρευτής φάσης είναι στην ουσία ένας καταχωρητής που το περιεχόμενό του είναι η φάση της κυματομορφής εξόδου. Η συχνότητα της εξόδου καθορίζεται από τον ρυθμό αλλαγής των περιεχομένων του καταχωρητή. Το περιεχόμενο του καταχωρητή αντιστοιχεί σε μια διεύθυνση στο πίνακα. Ο πίνακας είναι μια μνήμη ROM που περιέχει τις ψηφιακές τιμές τάσης της ημιτονοειδούς κυματομορφής. Αν η ψηφιακή έξοδος έχει ανάλυση 12 bit τότε αναπαριστούνται 4096 διακριτές τιμές τάσης, της ημιτονοειδούς κυματομορφής ($2^{12}=4096$) [28],[29].



Σχήμα 3-23 Απεικόνιση του Αριθμητικά Ελεγχόμενου Ταλαντωτή

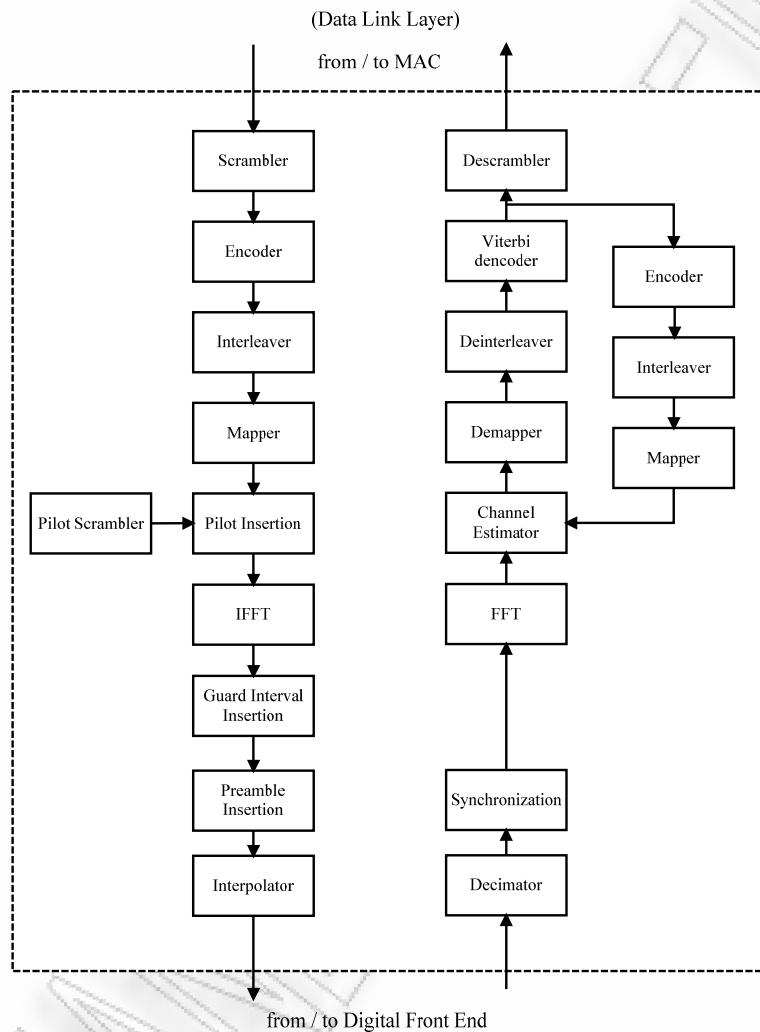
Ψηφιακή ζώνη βάσης

Η ψηφιακή ζώνη βάσης είναι το τελευταίο τμήμα της επεξεργασίας του σήματος, πριν την απόδοση/παραλαβή δεδομένων στο/από το επίπεδο ζεύξης δεδομένων (Data Link). Στο τμήμα αυτό εκτελούνται οι αλγόριθμοι των ασύρματων προτύπων που καθορίζουν ποιες ακριβώς λειτουργίες πρέπει να εκτελεστούν κάθε φορά. Στην περίπτωση της εκπομπής, γίνεται η παραγωγή του σήματος βάσης από τα δεδομένα που προέρχονται από το επίπεδο ζεύξης δεδομένων. Αυτό επιτυγχάνεται με λειτουργίες όπως η κωδικοποίηση δεδομένων και διαύλου, η διαμόρφωση, η περιπλεξία δεδομένων, ο ανάστροφος ταχύς μετασχηματισμός Φουριέ [IFFT – Inverse Fast Fourier Transform] κλπ. (Σχήμα 4-1). Αντίστοιχα, κατά τη λήψη γίνεται η εξαγωγή των δεδομένων από το σήμα βάσης και η προώθησή τους στο επίπεδο ζεύξης δεδομένων. Μερικές από τις λειτουργίες που απαιτούνται κατά την επεξεργασία είναι ο συγχρονισμός, ο ταχύς μετασχηματισμός Φουριέ [FFT – Fast Fourier Transform], η εκτίμηση διαύλου, η αποδιαμόρφωση, η αποκωδικοποίηση, η αποπεριπλεξία κλπ. (Σχήμα 4-1).

Όπως φαίνεται η επεξεργασία του ψηφιακού σήματος βάσης είναι μια πολύ απαιτητική διαδικασία που περιλαμβάνει πολλές λειτουργίες με διαφορετικές υπολογιστικές ανάγκες η κάθε μια. Ειδικά για τις πολύτροπες και πολυζωνικές ραδιοσυσκευές όπου η ραδιοσυσκευή καλείται να καλύψει σχεδόν όλα τα ασύρματα πρότυπα επικοινωνίας, οι απαιτήσεις από την επεξεργασία της ψηφιακής ζώνης βάσης, είναι ακόμη περισσότερες.

Σήμερα υπάρχει πληθώρα από υποψήφιες τεχνολογίες που μπορούν να χρησιμοποιηθούν για αυτό το τμήμα της ραδιοσυσκευής. Υπάρχουν όμως τρία σημαντικά θέματα που επηρεάζουν την επιλογή των καταλληλότερων τεχνολογιών και αυτά είναι: η κατανάλωση ισχύος, το κόστος και οι επιδόσεις. Ειδικά με την εισαγωγή σε λειτουργία προτύπων όπως το IEEE 802.16e (WiMax) και σύντομα το IEEE 802.11n, όπου ο ρυθμός δεδομένων ξεπερνά τα 70 Mbps, οι επιδόσεις αυτού τμήματος της ραδιοσυσκευής είναι κρίσιμες.

Είναι προαπαιτούμενη η δυνατότητα του προγραμματισμού και της επαναδιάρθρωσης της ζώνης βάσης, στις ανάγκες επεξεργασίας του ασύρματου προτύπου που επιλέγεται για λειτουργία στη ραδιοσυσκευής. Ο χρόνος μεταγωγής μεταξύ των ασύρματων προτύπων είναι πολύ σημαντικός και πρέπει να είναι πολύ μικρός ώστε να επιτυγχάνεται αρραγής λειτουργία της ραδιοσυσκευής.



Σχήμα 4-1 Λειτουργίες του προτύπου IEEE 802.11a στη ζώνη βάσης.

4.1. Τεχνολογίες για την επεξεργασία της ζώνης βάσης

Η αδυναμία των επεξεργαστών γενικής χρήσης (GPPs) να επεξεργαστούν αποδοτικά και σε πραγματικό χρόνο το ψηφιακό σήμα, οδήγησε στις αρχές του '80 στην ανάπτυξη ειδικών επεξεργαστών ψηφιακού σήματος (DSPs). Οι DSPs

περιλαμβάνουν ειδικά κυκλώματα για τη γρήγορη εκτέλεση των λογικών πράξεων και των λειτουργιών που απαιτούνται για την επεξεργασία του ψηφιακού σήματος. Σήμερα οι DSPs είναι μια ώριμη τεχνολογία με πολλά εργαλεία προγραμματισμού και ανάπτυξης εφαρμογών και χρησιμοποιούνται ευρύτατα από τους κατασκευαστές.

Με την έλευση των σύγχρονων ασύρματων προτύπων, η επεξεργασία της ζώνης βάσης συνηθίζεται να χωρίζεται στις λειτουργίες επεξεργασίας σε ρυθμό στοιχείου (chip rate) και σε ρυθμό συμβόλου (symbol rate). Η επεξεργασία σε ρυθμό στοιχείου περιλαμβάνει τις εργασίες της αποδιαμόρφωσης και της εξάπλωσης (de-spreading), οι οποίες έχουν σαν αποτέλεσμα μια ακατέργαστη ροή από bit. Η επεξεργασία σε ρυθμό συμβόλου πραγματοποιεί τις εργασίες αποκωδικοποίησης του καναλιού (αποδιεμπλοκή – deinterleaving, αποκωδικοποίηση Viterbi κλπ.) για να παράγει μια ροή bit πληροφορίας.

Για τα στενοζωνικά ασύρματα πρότυπα όλη η επεξεργασία της ζώνης βάσης, θα μπορούσε να γίνει από ένα DSP. Για τα ευρυζωνικά ασύρματα πρότυπα οι επιδόσεις του DSP, δεν αρκούν για την επεξεργασία σε ρυθμό στοιχείου. Για το λόγο αυτό, στα ευρυζωνικά ασύρματα πρότυπα οι DSP χειρίζονται τις λειτουργίες επεξεργασίας σε ρυθμό συμβόλου, ενώ τις λειτουργίες επεξεργασίας σε ρυθμό στοιχείου τις χειρίζονται οι επιταχυντές υλισμικού.

Υπάρχουν δύο κατηγορίες επιταχυντών υλισμικού, οι επιταχυντές σταθερής σχεδίασης και οι επαναδιαρθρώσιμοι επιταχυντές. Στη πρώτη κατηγορία ανήκουν τα ολοκληρωμένα κυκλώματα ειδικών εφαρμογών (ASIC) και τα τυποποιημένα προϊόντα ειδικών εφαρμογών (ASSP) ενώ στη δεύτερη κατηγορία ανήκουν οι πεδιακά προγραμματιζόμενες διατάξεις πυλών (FPGA). Οι καλύτερες επιδόσεις των επιταχυντών υλισμικού σε σχέση με τους DSP, σε συγκεκριμένες εργασίες, οφείλονται στη καλύτερη χρήση των πόρων τους μέσω της παράλληλης επεξεργασίας σημάτων που πραγματοποιούν. Επιπλέον οι επιταχυντές σταθερής σχεδίασης έχουν ενσωματωμένα μόνο τα βέλτιστα λογικά κυκλώματα που χρειάζονται για κάποια συγκεκριμένη εργασία.

Μια άλλη κατηγορία προϊόντων υλισμικού που έχει εμφανιστεί σχετικά πρόσφατα και είναι ανταγωνιστική ως προς τους DSP, είναι οι

επαναδιαρθρώσιμοι επεξεργαστές (Reconfigurable Processors). Κάποια από τα προϊόντα αυτά, έχουν υβριδική αρχιτεκτονική περιλαμβάνοντας ενσωματωμένους επιταχυντές υλισμικού. Η ενσωμάτωση των επιταχυντών προσανατολίζει τα προϊόντα αυτά προς κάποιες συγκεκριμένες εφαρμογές με σκοπό να επιτευχθεί η βέλτιστη απόδοση από πλευράς επιδόσεων, κατανάλωσης και χρήσης πόρων.

Η συνεχής εξέλιξη όλων των παραπάνω τεχνολογιών, οφείλεται στην ανάπτυξη των τηλεπικοινωνιών και την συνεχή εξέλιξη των προτύπων επικοινωνίας. Για τα νέα ασύρματα πρότυπα που θα τεθούν σε εμπορική εφαρμογή (π.χ. τέταρτης γενιάς – 4G) νέο ή βελτιωμένο υλισμικό ψηφιακής επεξεργασίας σημάτων, σε συνεργασία με λογισμικό, πρέπει να αναπτυχθεί για να υποστηρίξει τους αλγόριθμους που θα απαιτούνται από το πρότυπο.

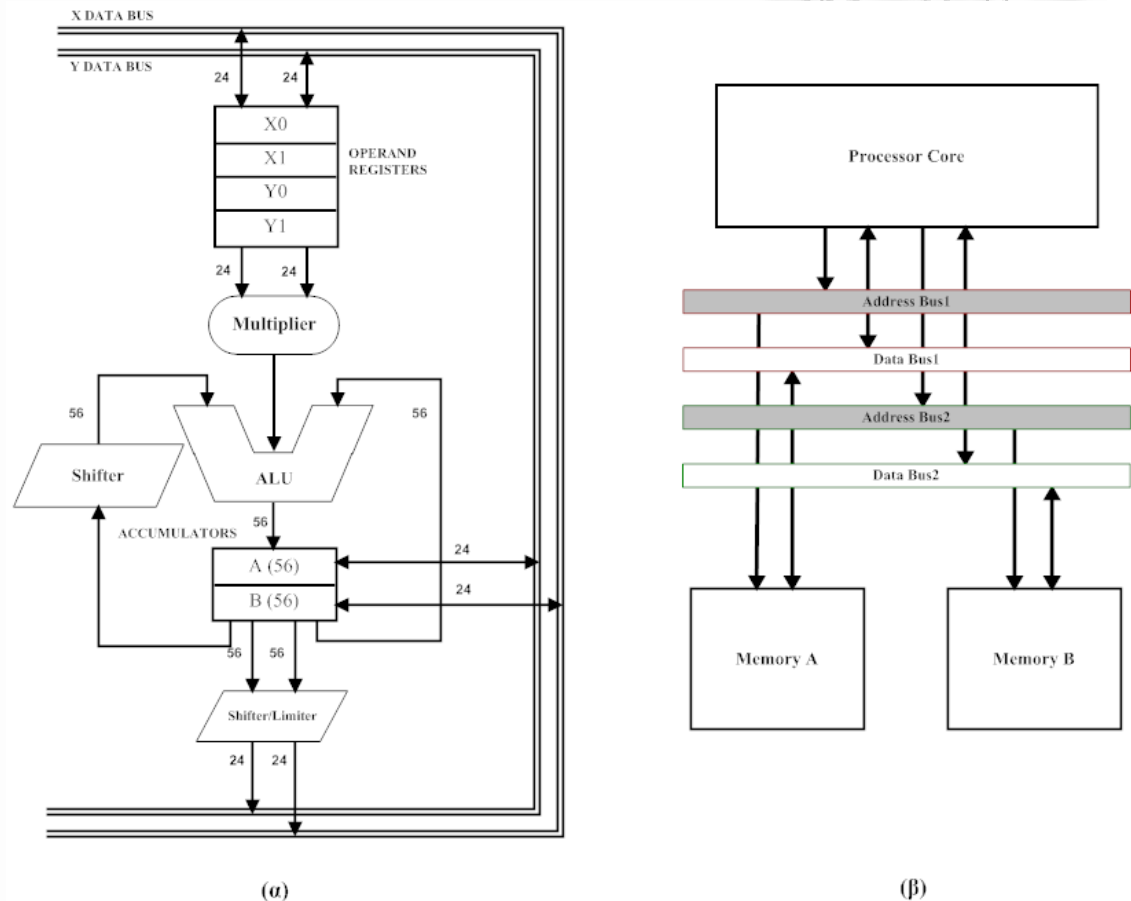
4.1.1. DSP

Οι DSP είναι ειδικά σχεδιασμένοι μικροεπεξεργαστές, που πραγματοποιούν μαθηματικό χειρισμό (επεξεργασία) των ψηφιακά αναπαριστώμενων σημάτων. Είναι σχεδιασμένοι ώστε να υποστηρίξουν επαναλαμβανόμενες, απαιτητικές αριθμητικές εργασίες.

Κοινό χαρακτηριστικό των DSP είναι οι ενσωματωμένες μονάδες πολλαπλασιαστή – συσσωρευτή [MAC – Multiply-Accumulate] (Σχήμα 4-2α). Στους πρώτη γενιά DSP υπήρχε μια μονάδα MAC, ενώ στους συγχρόνους DSP υψηλών επιδόσεων υπάρχουν έως και οκτώ μονάδες MAC. Στις μονάδες αυτές εκτελούνται τα βασικά συστατικά των αλγορίθμων επεξεργασίας ψηφιακού σήματος, που είναι ο πολλαπλασιασμός και η άθροιση των γινομένων των πράξεων. Για παράδειγμα στα φίλτρα FIR, σε κάθε απομαστευτή (tap) πολλαπλασιάζεται ένα δείγμα δεδομένων του σήματος με το συντελεστή του φίλτρου. Κατόπιν όλα τα γινόμενα των απομαστευτών (tap) του φίλτρου αθροίζονται. Αυτές οι λογικές πράξεις που περιγράφηκαν για το φίλτρο FIR, είναι κοινές στους περισσότερους αλγόριθμους στην επεξεργασία του σήματος (συνέλιξη, φίλτρα IIR, FFT, IFFT κλπ.).

Οι μονάδες MAC εκτελούν τις παραπάνω λογικές πράξεις σε ένα κύκλο ρολογιού. Αυτό προσδίδει στο DSP ανώτερες επιδόσεις στην επεξεργασία του

ψηφιακού σήματος από έναν μικροεπεξεργαστή, αφού ο τελευταίος υλοποιεί τον πολλαπλασιασμό με μια σειρά από λειτουργίες μετατόπισης και άθροισης, όπου η κάθε μια από αυτές εκτελείτε σε ένα ή περισσότερους κύκλους ρολογιού.



Σχήμα 4-2 α) Απεικόνιση μονάδας MAC όπου συμπεριλαμβάνονται ALU και μετατοπιστής, β) διάρθρωση μνήμης DSP με αρχιτεκτονική Harvard.

Για την γρήγορη εκτέλεση των αλγορίθμων επεξεργασίας ψηφιακού σήματος, η επίδοση της μονάδας MAC δεν φτάνει από μόνη της, χρειάζεται αντίστοιχα και ταχύτατη πρόσβαση στη μνήμη για τη μεταφορά εντολών και δεδομένων. Στο παράδειγμα με το φίλτρο FIR που αναφέρθηκε προηγουμένως, πρέπει σε ένα κύκλο ρολογιού να μεταφερθούν από τη μνήμη, μια εντολή εκτέλεσης, το δείγμα δεδομένων και ο συντελεστής του απομαστευτή. Συνεπώς για καλές επιδόσεις στη ψηφιακή επεξεργασία σήματος απαιτείται μνήμη με υψηλή μεταφορά δεδομένων και μεγάλο εύρος διαύλου. Για την επίλυση αυτού του θέματος,

αναπτύχθηκαν για τους DSP διαφορετικές αρχιτεκτονικές μνήμης, όπου μπορούν να επιτευχθούν πολλές προσβάσεις στη μνήμη ανά κύκλο ρολογιού.

Η πιο κοινή προσέγγιση είναι η αρχιτεκτονική Harvard, όπου χρησιμοποιούνται δύο ξεχωριστά τμήματα μνήμης, το καθένα με τη δική του αρτηρία διευθύνσεων και αρτηρία δεδομένων (Σχήμα 4-2β). Συχνά στο ένα τμήμα μνήμης αποθηκεύονται οι εντολές και στο άλλο αποθηκεύονται τα δεδομένα. Με αυτό τον τρόπο σε ένα κύκλο ρολογιού μπορούσαν να μεταφερθούν παράλληλα, μια εντολή και δεδομένα. Από τη στιγμή όμως που πολλοί αλγόριθμοι επεξεργασίας ψηφιακού σήματος (όπως το φίλτρο FIR) απαιτούν δύο είδη δεδομένων (ψηφιακά δείγματα και συντελεστή) ανά εντολή, μια ακόμη βελτιστοποίηση που έχει γίνει, είναι η πρόσθεση ενός ακόμη τμήματος μνήμης RAM (κρυφή μνήμη – cache memory), κοντά στο πυρήνα του επεξεργαστή, για την αποθήκευση των εντολών. Όταν μια μικρή ομάδα εντολών εκτελείται επαναλαμβανόμενα (βρόγχος) η κρυφή μνήμη φορτώνεται με αυτές τις εντολές και ελευθερώνεται η αρτηρία εντολών ώστε να χρησιμοποιηθεί ως αρτηρία δεδομένων.

Επιπλέον για τη ταχύτερη απόδοση διευθύνσεων, οι DSP ενσωματώνουν εξειδικευμένο υλισμικό που υπολογίζουν τις διευθύνσεις μνήμης. Αυτές οι μονάδες δημιουργίας διευθύνσεων δουλεύουν παράλληλα με τις κύριες μονάδες εκτέλεσης των DSP, καθιστώντας άμεση τη πρόσβαση δεδομένων σε νέες θέσεις στη μνήμη, χωρίς να χρειάζεται η παύση ώστε να υπολογιστούν οι διευθύνσεις αυτές.

Ανάλογα με τη μορφή των δεδομένων που υποστηρίζουν οι DSP έχουν χωριστεί σε δύο κατηγορίες, στους DSP δεδομένων σταθερής υποδιαστολής και στους DSP δεδομένων κινητής υποδιαστολής. Οι DSP δεδομένων κινητής υποδιαστολής υποστηρίζουν ευρύτερες περιοχές τιμών και δεν έχουν το πρόβλημα της αριθμητικής υπερχείλισης κατά τη διάρκεια των υπολογισμών. Στις εφαρμογές DSP πρέπει να προσέχετε πάντα η αριθμητική αξιοπιστία (περίπτωση υπερχείλισης). Αν και διαθέτοντας αυτό το πλεονέκτημα οι DSP κινητής υποδιαστολής, στην αγορά υπερισχύουν οι DSP σταθερής υποδιαστολής. Αιτία γι' αυτό είναι, το γεγονός ότι οι DSP σταθερής υποδιαστολής καταναλώνουν λιγότερο και κοστίζουν λιγότερο σε σχέση με τους DSP κινητής υποδιαστολής

που διαθέτουν περισσότερο σύνθετο υλισμικό. Για να προστατέψουν την αριθμητική αξιοπιστία από φαινόμενα υπερχείλισης οι DSP σταθερής υποδιαστολής περιλαμβάνουν ειδικό υλισμικό. Για παράδειγμα οι συσσωρευτές που αθροίζουν τα αποτελέσματα πολλών πολλαπλασιασμών έχουν μεγαλύτερο εύρος bits (56bits) από τις άλλες μονάδες (24bits) (Σχήμα 4-2α).

Εταιρεία	Κωδικός	Frequency		Precision	
		(MHz)	MMAC/s		On Chip Memory
TI	TMS320C6455-1200	1200	9600	16 bit fixed	2048KB
Analog	ADSP-TS201s	600	4800	32 bit fixed & float	3072KB
Πηγές (Οκτώβριος 2007): Texas Instruments [38], ADI [39]					

Πίνακας 4-1 Οι DSP με τις υψηλότερες επιδόσεις των εταιρειών Texas Instruments και Analog Devices.

Τέλος οι DSP ενσωματώνουν μια ή περισσότερες εξειδικευμένες σειριακές ή παράλληλες διεπαφές εισόδου/εξόδου (I/O interface) και μηχανισμούς χειρισμού εισόδου/εξόδου όπως οι διακοπές (interrupts) και η προσπέλαση άμεση μνήμης [DMA – Direct Memory Access], που επιτρέπουν τη μεταφορά των δεδομένων από τις μονάδες επεξεργασίας με ελάχιστη ως καθόλου παρέμβαση.

Η εταιρεία Texas Instruments, με τη σειρά TMS320C64x και η εταιρεία Analog Devices, με τη σειρά TigerSharc, διαθέτουν αρκετούς DSP υψηλών επιδόσεων (Πίνακας 4-1). Λόγω όμως, της αυξημένης απαιτούμενης επεξεργαστικής ισχύος των σύγχρονων ασύρματων προτύπων και της σχετικά μεγάλης κατανάλωση των DSP, δεν είναι η ιδανική επιλογή για την επεξεργασία της ζώνης βάσης.

4.1.2. ASIC

Τα ASIC είναι ολοκληρωμένα κυκλώματα που έχουν σχεδιαστεί για προκαθορισμένες εργασίες οι οποίες δεν αλλάζουν μετά τη κατασκευή του. Τα ASIC έχουν πολλά πλεονεκτήματα όπως, ότι έχουν καλύτερες επιδόσεις και καταναλώνουν λιγότερο ισχύ για τις ίδιες εργασίες σε σχέση με άλλα προϊόντα,

ενσωματώνουν μόνο την απαιτούμενη λογική που χρειάζεται για την εργασία τους κλπ.

Έχουν όμως και μεγάλα μειονεκτήματα που περιορίζουν το ρόλο τους στις ραδιοσυσκευές SDR. Τα ASIC πάσχουν από ευελιξία αφού δεν προγραμματίζονται ή δεν γίνεται επαναδιάθρωση στους πόρους τους και κάνουν μόνο την εργασία για την οποία κατασκευάστηκαν. Το κόστος ανάπτυξης ενός ASIC είναι μεγάλο και η κατασκευή του παίρνει μεγάλο χρόνο. Μετά τη συλλογή των απαιτήσεων και αφού ξεκινήσει η σχεδίαση του ASIC, τυχόν αλλαγές καθυστερούν ακόμη περισσότερο τη κυκλοφορία του προϊόντος. Στη περίπτωση όπου κατά την διαδικασία της επαλήθευσης της κατασκευής του ASIC, βρεθούν λάθη σε σχέση με τις αρχικές απαιτήσεις, η όλη διαδικασία σχεδιασμού πρέπει να ξαναγίνει. Όλα αυτά σημαίνουν ακόμη μεγαλύτερο κόστος και χρόνος μέχρι το προϊόν να φθάσει στην αγορά.

Τα ASIC κατηγοριοποιούνται σε πλήρως εξατομικευμένα ASIC (full-custom ASIC) και σε ημιεξατομικευμένα ASIC (semicustom ASIC). Τα ημιεξατομικευμένα ASIC χωρίζονται σε ASIC διατάξεων πυλών (Gate Arrays) και σε ASIC τυποποιημένων στοιχείων (Standard Cell).

Στα εξατομικευμένα ASIC όλες οι μάσκες των στρωμάτων του πυριτίου, είναι προσαρμοζόμενες στις απαιτήσεις του πελάτη. Μ' αυτό τον τρόπο επιτυγχάνονται οι υψηλότερες επιδόσεις και η μικρότερη δυνατή επιφάνεια του πλινθίου του ASIC με τα μειονεκτήματα του υψηλού κόστους, του μεγαλύτερου χρόνου σχεδιασμού, μεγαλύτερη πολυπλοκότητα και κίνδυνο λαθών.

Για την συντόμευση του χρόνου σχεδιασμού, το περιορισμό του κόστους αλλά και για αυτοματοποίηση της διαδικασίας έχουν αναπτυχθεί τα ημιεξατομικευμένα ASIC. Τα ASIC διατάξεων πυλών αποτελούνται από συνεχόμενες διατάξεις τρανζίστορ τύπου p και n. Ο πελάτης παρέχει στο κατασκευαστή απλά τις πληροφορίες διασύνδεσης των τρανζίστορ. Τα ASIC τυποποιημένων στοιχείων χρησιμοποιούν λογικά στοιχεία (πύλες, πολυπλέκτες, φλιπ-φλοπ, αθροιστές) που έχουν σχεδιαστεί από πριν και έχουν αποθηκευτεί σε μια βιβλιοθήκη. Το σχέδιο δημιουργείται χρησιμοποιώντας αυτές τις βιβλιοθήκες σαν είσοδο σε ένα

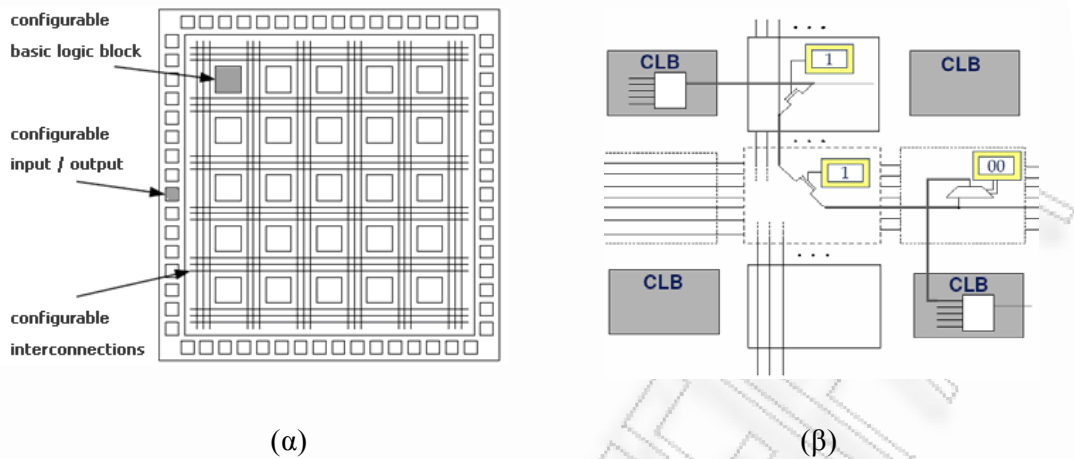
σύστημα CAD. Αργότερα ένα εργαλείο αναλαμβάνει να μετατρέψει το σχέδιο στη κατάσταση του πλινθίου.

4.1.3. FPGA

Το FPGA παρουσιάστηκε για πρώτη φορά από την εταιρεία Xilinx το 1985 [40]. Στην αρχή χρησιμοποιήθηκε σαν ένας φθηνός αντικαταστάτης τον ASIC σε εφαρμογές μικρών απαιτήσεων και σαν πλατφόρμα επαλήθευσης των σχεδίων που αργότερα θα υλοποιηθούν σε ASIC. Σήμερα, οι εταιρείες Xilinx και Altera είναι οι μεγαλύτεροι προμηθευτές FPGA. Η εταιρεία Xilinx κατασκευάζει τις σειρές προϊόντων Spartan-3, Virtex-4 και Virtex-5, με τη σειρά Virtex-5 να προσφέρει τις πιο υψηλές επιδόσεις [41]. Η εταιρεία Altera κατασκευάζει τις σειρές προϊόντων Cyclone II, Cyclone III, Stratix II και Stratix III, με τη σειρά Stratix III να προσφέρει τις υψηλότερες επιδόσεις [42].

Το FPGA (Σχήμα 4-3-α) αποτελείται από συστοιχίες διαρθρώσιμων λογικών μονάδων [CLB- Configurable Logic Block] περιστοιχισμένων από διαρθρώσιμη δρομολόγηση (εσωτερική διασύνδεση). Οι διαρθρώσιμες μονάδες εισόδου εξόδου παρέχουν τη σύνδεση με άλλες συσκευές. Η λειτουργία όλων αυτών των διαρθρώσιμων μονάδων μπορεί να οριστεί οποιαδήποτε στιγμή κατά τη λειτουργία του FPGA. Μ' αυτό τρόπο σχηματίζεται ένα μεγαλύτερο λογικό κύκλωμα που μπορεί να εκτελεί τις λειτουργίες του αλγόριθμου επεξεργασίας ψηφιακών σημάτων (Σχήμα 4-3-β). Ανάλογα με τον τρόπο διάρθρωσης, οι διαρθρώσιμες λογικές μονάδες του FPGA μπορούν να επεξεργαστούν παράλληλα ή σωληναγωγικά, ροές δεδομένων .

Οι διαρθρώσιμες λογικές μονάδες αποτελούνται από πίνακες έρευνας [LUTs– Look Up Tables] οι οποίοι λειτουργούν σαν προγραμματιζόμενες γεννήτριες συναρτήσεων. Στους FPGA υψηλών επιδόσεων, ένα LUT έχει επτά έως οκτώ εισόδους και μία έξοδο. Για κάθε συνδυασμό των bit εισόδου αντιστοιχεί μια προγραμματιζόμενη τιμή εξόδου. Τα LUT εκτός από τη παραπάνω λειτουργία μπορούν να χρησιμοποιηθούν ως μνήμη RAM και ως καταχωρητές ολίσθησης.



Σχήμα 4-3 α) Η αρχιτεκτονική ενός τυπικού FPGA. β) Παράδειγμα διασύνδεσης των CLB μέσω των διαρθρώσιμων διασυνδέσεων.

Στους σύγχρονους FPGA έχουν προστεθεί επιπλέον, μνήμη RAM και μονάδες MAC (όπως στους DSP), που βελτιώνουν τις επιδόσεις και προσφέρουν ακόμη μεγαλύτερη ευελιξία. Αυτά τα ολοκληρωμένα κυκλώματα κατασκευάζονται με τεχνολογία 65nm και διαθέτουν περίπου 340.000 λογικά στοιχεία. Νέες μέθοδοι διάρθρωσης, προσφέρουν γρήγορη και ασφαλή (μέσω κρυπτογράφησης) μεταφορά των δεδομένων διάρθρωσης στις συσκευές αυτές. Επιπλέον είναι δυνατή και η μερική διάρθρωση της συσκευής, δηλαδή είναι δυνατό να διαρθρωθούν τμήματα του FPGA τη στιγμή που κάποια άλλα τμήματα επεξεργάζονται δεδομένα, χωρίς να υπάρχει κάποια αμοιβαία παρενόχληση. Αυτό είναι ένα πολύ χρήσιμο χαρακτηριστικό καθώς επιτρέπει καλύτερη διαχείριση των πόρων επεξεργασίας των FPGA. Κατά την επεξεργασία του ψηφιακού σήματος των ασύρματων προτύπων, όπου πολλές εργασίες πρέπει να γίνονται παράλληλα αλλά και άλλες σε διαφορετικό χρόνο, η μερική διάρθρωση επιτρέπει τη χρησιμοποίηση πολλών πόρων στις απαιτητικές εργασίες και απελευθέρωση των πόρων για τη χρησιμοποίησή τους σε εργασίες που έπονται χρονικά. Συνήθως τα δεδομένα διάρθρωσης βρίσκονται αποθηκευμένα σε μνήμες SRAM και φορτώνονται στο FPGA κατά την ενεργοποίηση ή κατά τη διάρκεια επαναδιάρθρωσης μέσω παράλληλων (συνήθως διάυλος 8 bits) ή σειριακών (JTAG – Joint Test Action Group) διεπαφών. Ένα θέμα που προκύπτει, είναι ο χρόνος διάρθρωσης των FPGA. Ο χρόνος αυτός δεν είναι συγκεκριμένος,

κυμαίνεται από εκατοντάδες μs μέχρι λίγες εκατοντάδες ms, και εξαρτάται από το μέγεθος των δεδομένων διάρθρωσης, τη ταχύτητα της μνήμης που είναι αποθηκευμένα τα δεδομένα διάρθρωσης και τον τύπο της διεπαφής μνήμης-FPGA (σειριακός/παράλληλος).

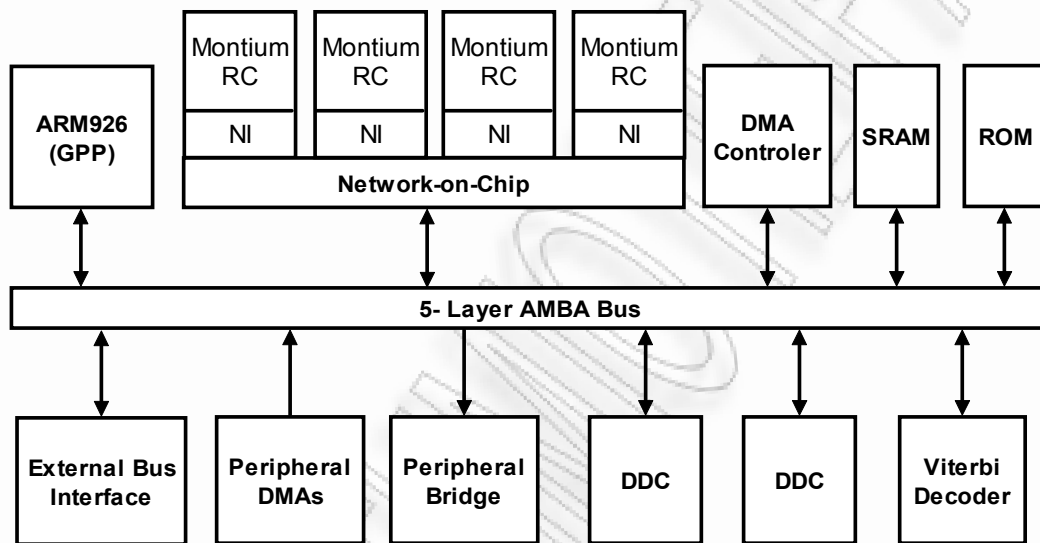
4.1.4. Επαναδιαρθρώσιμοι επεξεργαστές και υβριδικές αρχιτεκτονικές

Πέρα από την συνεχή προσπάθεια για τη βελτίωση και εξέλιξη όλου του παραπάνω υλισμικού (GPP, DSP, FPGA, ASIC) υπάρχουν ακόμα μειονεκτήματα στο υλισμικό αυτό. Τα ASIC κοστίζουν αρκετά, χρειάζεται πολύς χρόνος για την ανάπτυξη τους και πάσχουν από ευελιξία. Τα DSP δεν έχουν αρκετή επεξεργαστική ισχύ και καταναλώνουν πολύ ενέργεια. Τα FPGA έχουν σχετικά μεγάλο κόστος, καλύτερη απόδοση στην επεξεργασία από τα DSP και καταναλώνουν και αυτά πολύ ενέργεια. Γι' αυτούς τους λόγους η έρευνα για πιο αποδοτικές τεχνολογίες επεξεργασίας ψηφιακού σήματος έχει οδηγηθεί στην δημιουργία επαναδιαρθρώσιμων επεξεργαστικών πυρήνων [RPCs – Reconfigurable Processor Cores]. Ο RPC περιέχει επεξεργαστικά στοιχεία [PEs – Processing Elements] που διαθέτουν όλα τα απαραίτητα λογικά κυκλώματα για την εκτέλεση της επεξεργασίας του ψηφιακού σήματος. Ανάλογα με την αρχιτεκτονική του RPC ενδέχεται τα PE να είναι οργανωμένα σε ομάδες (clusters). Πολλοί RPCs ενσωματώνονται μαζί με κάποιον επεξεργαστή γενικής χρήσης, μνήμη, αρτηρίες δεδομένων και πρόσθετα λογικά κυκλώματα σε ένα ολοκληρωμένο κύκλωμα σχηματίζοντας μια υβριδική αρχιτεκτονική που καλείται σύστημα σε πλινθίο [SoC – System-on-Chip]. Κύριος στόχος όλων των ερευνητικών προσπαθειών είναι η δημιουργία αρχιτεκτονικών, που θα έχουν καλύτερες επιδόσεις από το υπάρχον υλισμικό (εφάμιλλο ή και καλύτερο από τα ASIC), θα καταναλώνουν λιγότερο και η επαναδιάρθρωσή τους θα γίνεται στιγμιαία.

Μερικά παραδείγματα αρχιτεκτονικών επαναδιαρθρώσιμων SoC που έχουν αναπτυχθεί είναι τα: AVISPA [43], το PACT-XPP [44], το πλινθίο MAYA [45,46], το CHAMELEON/MONTIUM [47] και το FUJITSU SDR LSI [48]. Από αυτές τις προσπάθειες, θα παρουσιασθούν οι δύο τελευταίες.

4.1.4.1. Chameleon/Montium

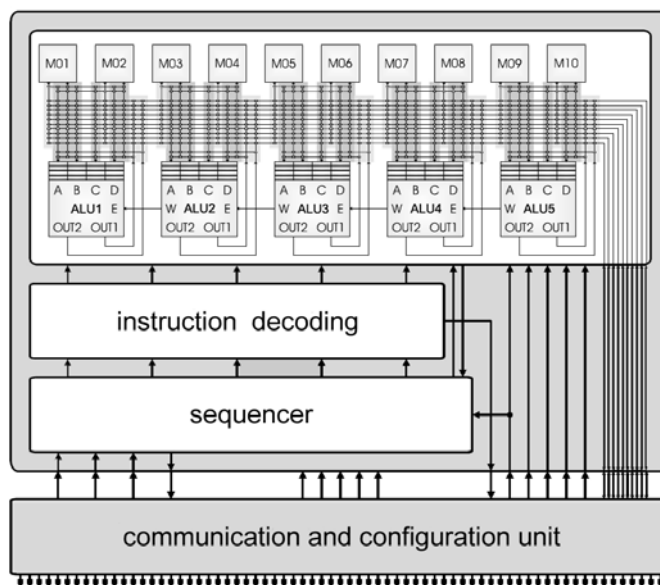
Η αρχιτεκτονική Chameleon/Montium αναπτύχθηκε από το πανεπιστήμιο Twente και την εταιρεία Recore Systems. Από το έργο 4S [49], δημιουργήθηκε το ολοκληρωμένο κύκλωμα Annabelle (Σχήμα 4-4).



Σχήμα 4-4 Μπλοκ διάγραμμα του ολοκληρωμένου κυκλώματος Annabelle.

Το ολοκληρωμένο κύκλωμα αποτελείται από ένα επεξεργαστή γενικής χρήσης ARM926 και την αρτηρία δεδομένων AMBA-AHB [Advanced Microcontroller Bus Architecture – Advanced High performance Bus], τέσσερις επαναδιαρθρώσιμους επεξεργαστές Montium, ένα αποκωδικοποιητή Viterbi, δύο ψηφιακούς υποβιβαστές συχνότητας [DDC], ένα ελεγκτή άμεσης πρόσβασης μνήμης [DMA – Direct Memory Access], μνήμη μόνο ανάγνωσης [ROM – Read Only Memory], στατική μνήμη τυχαίας προσπέλασης [SRAM – Static Random Access Memory] και κυκλώματα για εξωτερικές συνδέσεις περιφερειακών και εξωτερική αρτηρία δεδομένων. Οι τέσσερις επεξεργαστές Montium συνδέονται σε ένα δίκτυο σε πλινθίο [NoC – Network on Chip] μέσω των διεπαφών δικτύου [NI – Network Interface]. Το ολοκληρωμένο κύκλωμα κατασκευάζεται με τεχνολογία CMOS [Complementary metal-oxide-semiconductor] στα 130nm.

Βασικά στοιχεία του ολοκληρωμένου κυκλώματος είναι οι επεξεργαστές Montium και το NoC. Ο επεξεργαστής Montium [50] μπορεί να επαναδιαθρωθεί δυναμικά, ώστε να υλοποιήσει έναν αλγόριθμο επεξεργασίας ψηφιακού σήματος. Στο Σχήμα 4-5 απεικονίζονται στο άνω τμήμα ο επεξεργαστής Montium και στο κάτω τμήμα η διεπαφή δικτύου. Ο επεξεργαστής αποτελείται από το τμήμα ελέγχου διαδοχής [sequencer], το τμήμα αποκωδικοποίησης εντολών [instruction decoding], πέντε αριθμητικές και λογικές μονάδες [ALU – Arithmetic Logic Unit] και δέκα τμήματα μνήμης.



Σχήμα 4-5 Απεικόνιση του επεξεργαστή Montium και της διεπαφής δικτύου.

Το τμήμα ελέγχου διαδοχής ελέγχει τον επεξεργαστή και επιλέγει τις εντολές που είναι αποθηκευμένες στο τμήμα αποκωδικοποίησης εντολών. Οι ALU έχουν τέσσερις εισόδους και δύο εξόδους. Τα δεδομένα εισόδου προέρχονται από διάφορες πηγές μέσω μιας ευέλικτης. Οι εξοδοί συνδέονται και αυτοί στην ευέλικτη διασύνδεση. Οι ALU μπορούν και επικοινωνούν απευθείας μεταξύ τους. Η έξοδος W της ALU συνδέεται με την είσοδο E της γειτονικής ALU. Οι ALU μπορούν να χειριστούν ακέραια δεδομένα και δεκαδικά δεδομένα σταθερής υποδιαστολής.

Κάθε τμήμα μνήμης διαθέτει μονάδα δημιουργίας διευθύνσεων, χαρακτηριστικό που έχουμε αναφέρει και στους DSP. Οι μονάδες αυτές δεν φαίνονται στο Σχήμα 4-5. Τα τμήματα μνήμης μπορούν επίσης να χρησιμοποιηθούν και ως πίνακες έρευνας για σύνθετες συναρτήσεις που δεν μπορούν να υπολογιστούν από τις ALU.

Τα επαναδιαρθρώσιμα στοιχεία του επεξεργαστή Montium είναι το τμήμα ελέγχου διαδοχής, το τμήμα αποκωδικοποίησης εντολών και οι μονάδες δημιουργίας διευθύνσεων. Η λειτουργικότητα των στοιχείων αυτών μπορεί να αλλάξει κατά το χρόνο εκτέλεσης. Ο προγραμματισμός του επεξεργαστή γίνεται σε δύο βήματα. Στην αρχή διαρθρώνονται οι μονάδες δημιουργίας διευθύνσεων και ένας αριθμός εντολών ορίζεται με τη διάρθρωση του τμήματος αποκωδικοποίησης εντολών. Κατόπιν ζητείται από το τμήμα ελέγχου διαδοχής να επιλέγει διαδοχικά τις απαιτούμενες εντολές.

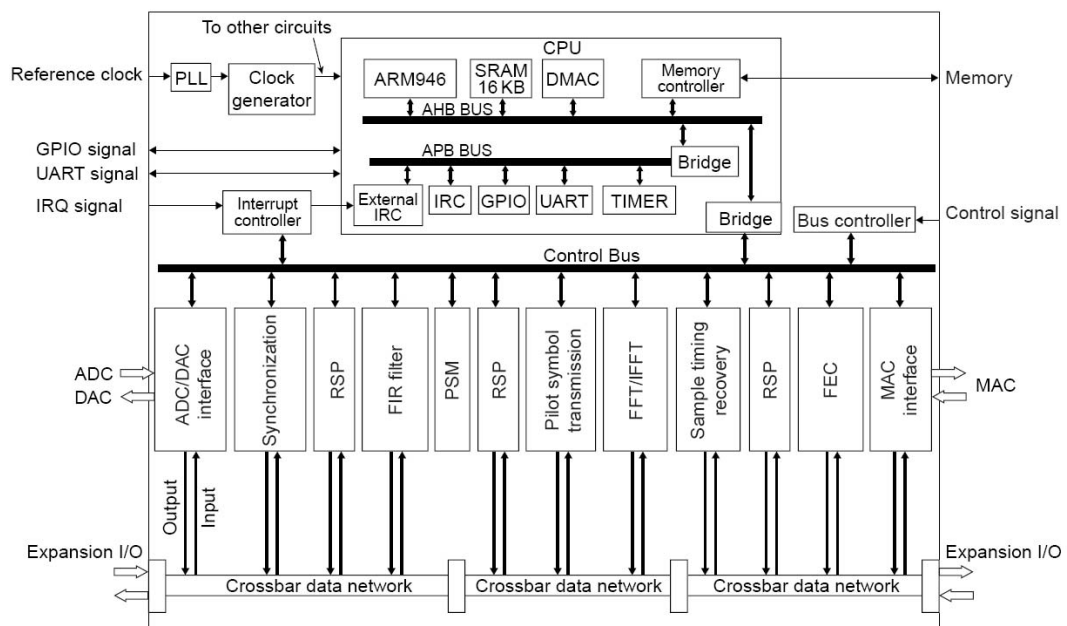
Η επικοινωνία των επεξεργαστών Montium υποστηρίζεται από το NoC. Με το NoC κάθε επεξεργαστής συνδέεται σε ένα δρομολογητή και οι δρομολογητές διασυνδέονται μεταξύ τους. Για την επικοινωνία μεταξύ δύο επεξεργαστών χρησιμοποιούνται τουλάχιστον δύο δρομολογητές. Με το NoC επιτυγχάνονται χαμηλότερη απώλεια ενέργειας, υψηλότερη ταχύτητα διάδοσης και υψηλότερη διεκπεραιωτικότητα (throughput) σε σύγκριση με μια αρτηρία δεδομένων. Το NoC υποστηρίζει τις ακόλουθες δύο κατηγορίες κίνησης δεδομένων.

- Εξασφαλισμένης διεκπεραιωτικότητας [GT – Guaranteed Throughput] όπου το δίκτυο εξασφαλίζει σε πραγματικό χρόνο τη κίνηση των δεδομένων από πλευράς εύρους διαύλου και περιορισμένης καθυστέρησης.
- Καλύτερης προσπάθειας [BE – Best Effort] όπου το δίκτυο εξασφαλίζει την αμεροληψία της κίνησης των δεδομένων αλλά δεν εξασφαλίζει το εύρος διαύλου τη χρονική καθυστέρηση.

Όλες οι λειτουργίες επεξεργασίας ψηφιακού σήματος χρησιμοποιούν το τύπο κίνησης δεδομένων GT. Ο τύπος κίνησης BE χρησιμοποιείται για δεδομένα ελέγχου και διάρθρωσης, και από σήματα διακοπών.

4.1.4.2. SDR LSI

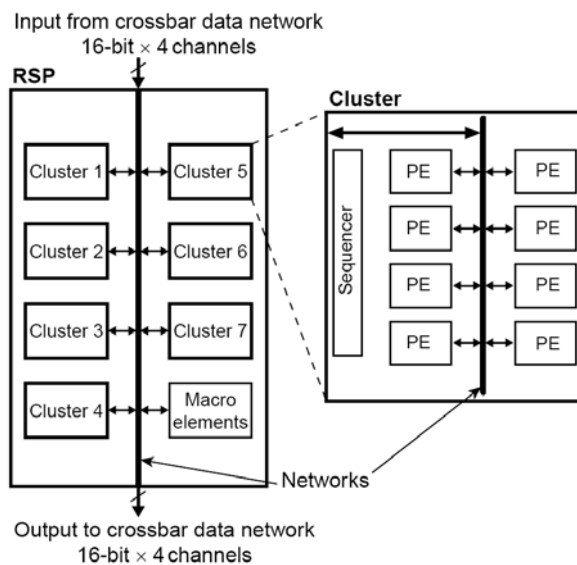
Το SDR LSI [48] αναπτύχθηκε από την εταιρεία Fujitsu το 2005 ως ένα ολοκληρωμένο κύκλωμα που θα είναι ικανό να εκτελεί την επεξεργασία των ψηφιακών σημάτων της βασικής ζώνης και θα χρησιμοποιείται σε τερματικές συσκευές SDR. Το SDR LSI (Σχήμα 4-6) έχει υβριδική αρχιτεκτονική και αποτελείται από τρεις επαναδιαρθρώσιμους επεξεργαστές σήματος [RSP], τρία κυκλώματα επιταχυντών και πέντε πρόσθετα κυκλώματα υλισμικού. Οι κοινές λειτουργίες των ασύρματων προτύπων όπως το FFT/IFFT, το FEC και τα φίλτρα FIR έχουν ενσωματωθεί στους επιταχυντές χρησιμοποιώντας μια παραμετρική δομή. Τα τμήματα αυτά του SDR LSI, επικοινωνούν μέσω των δικτύων διασταυρούμενων γραμμών και ελέγχονται από τη κεντρική μονάδα επεξεργασίας.



Σχήμα 4-6 Σχηματικό διάγραμμα του ολοκληρωμένου κυκλώματος SDR LSI.

Η λειτουργία του SDR LSI στα διάφορα ασύρματα πρότυπα, επιτυγχάνεται μέσω επαναδιαρθρωσης, αλλάζοντας τη διάρθρωση των δικτύων, τα προγράμματα των RSP και τις παραμέτρους των επιταχυντών.

Οι RSP (Σχήμα 4-7) έχουν σχεδιαστεί από την εταιρεία Fujitsu και παρέχουν μεγάλη επεξεργαστική ισχύ και ευελιξία. Για τη μείωση της λανθάνουσας καθυστέρησης, ο RSP είναι σχεδιασμένος έτσι ώστε να ελαχιστοποιεί την καθυστέρηση μεταφοράς δεδομένων μεταξύ των επεξεργαστικών στοιχείων. Έτσι αντί να υπάρχει μια μεγάλη διάταξη από επεξεργαστικά στοιχεία, αυτά είναι οργανωμένα σε επτά συστάδες. Κάθε συστάδα περιέχει τα επεξεργαστικά στοιχεία και ένα τμήμα ελέγχου διαδοχής. Επιπλέον ο RSP διαθέτει και ένα στοιχείο macro όπου υπάρχουν ένας διαιρέτης, ένας υπολογιστής τετραγωνικής ρίζας και πίνακες γωνιών τόξου εφαπτομένης (arctangent).



Σχήμα 4-7 Απεικόνιση της δομής του RSP.

Για τον έλεγχο των εναλλαγών των καταστάσεων επικοινωνίας που χρειάζονται τα συστήματα ασύρματων επικοινωνιών το SDR LSI διαθέτει μια προγραμματιζόμενη μηχανή καταστάσεων [PSM – Programmable State Machine]. Το PSM αποτελείται από δεκαέξι μνήμες καταστάσεων, είκοσι επτά γεγονότα εισόδου και 27 γεγονότα εξόδου και διαθέτει επεκτάσιμη δομή ώστε να μπορεί να συνενωθεί με το αντίστοιχο PSM ενός ή πολλών άλλων SDR LSI.

Οι επιταχυντές υλισμικού του SDR LSI διεκπεραιώνουν τις κοινές λειτουργίες των μοντέρνων ασύρματων συστημάτων όπως FFT/IFFT, αποκωδικοποιητής Viterbi, περιπλέκτης/αποπεριπλέκτης, CRC, κωδικοποιητής συνέλιξης και φίλτρο

FIR. Τα χαρακτηριστικά των επιταχυντών ορίζονται με παραμέτρους και είναι σε θέση να καλύψουν τα σύγχρονα ασύρματα πρότυπα όπως IEEE802.11a, 11b, W-CDMA, WiMAX κλπ. Οι λειτουργίες των επιταχυντών και οι παράμετροι τους απεικονίζονται στο Πίνακα 4-2.

Επιταχυντής	Λειτουργία	Παράμετροι	
FFT/IFFT	FFT/IFFT	2^n σημεία. $n=6-13$	
FEC	Αποκωδικοποιητής Viterbi	Γεννήτριες πολυωνύμου: G0, G1, G2 =1 έως 777 (οκταδικό) Μήκη περιορισμού: 7,9 Ρυθμός κωδίκευσης: 1/2, 1/3,	
	Προγραμματιζόμενη Διάταξη πυλών	Περιπλέκτης/ αποπεριπλέκτης	Γεννήτριες πολυωνύμου: $X^{15}+X^{14}+1$, X^7+X^6+1 , X^7+X^4+1
		CRC	8 έως 32 bit CRC
		Κωδικοποιητής συνέλιξης	Γεννήτριες πολυωνύμου: G0, G1, G2 =1 έως 777 (οκταδικό) Μήκη περιορισμού: 7,9 Ρυθμός κωδίκευσης: 1/2, 1/3,
FIR	FIR	Έως 32 απομαστευτές φίλτρου	

Πίνακας 4-2 Οι λειτουργίες των επιταχυντών του SDR LSI.

Το SDR LSI μπορεί να συνδεθεί και με άλλα SDR LSI μέσω της επέκτασης I/O που είναι η προέκταση του δικτύου διασταυρούμενων γραμμών. Το χαρακτηριστικό αυτό είναι ιδιαίτερα χρήσιμο για τη δημιουργία συσκευών, που θα μπορούν να χειριστούν μελλοντικά ασύρματα πρότυπα, που θα απαιτούν μεγαλύτερη επεξεργαστική ισχύ. Η διαμεταγωγή δεδομένων μεταξύ των επεκτάσεων I/O μπορεί να φτάσει τα 4,8 Gb/s, ενώ η διαμεταγωγή δεδομένων στο δίκτυο διασταυρούμενων γραμμών του SDR LSI μπορεί να φτάσει τα 6,4 Gb/s.

Στο SDR LSI υπάρχουν συνολικά 774 επεξεργαστικά στοιχεία, τα οποία λειτουργούν στα 160 MHz και έχουν μέγιστη επίδοση 103 GOPS. Η κεντρική μονάδα επεξεργασίας (ARM926) λειτουργεί στα 66 MHz, ενώ οι επιταχυντές λειτουργούν στα 100MHz.

Η εταιρεία Fujitsu δημιούργησε μια πλακέτα αξιολόγησης αποτελούμενη από δύο SDR LSI συνδεδεμένα μεταξύ τους με ένα FPGA, μνήμη Flash και SDRAM, και δύο ακόμη FPGA για τον έλεγχο της πλακέτας και για τη διευθέτηση των

δεδομένων προς το επίπεδο MAC. Στη μνήμη Flash της πλακέτας, μπορούν να αποθηκευθούν εφτά προγράμματα διάρθρωσης ασύρματων προτύπων. Επιπλέον υπάρχει η δυνατότητα φόρτωσης προγραμμάτων διάρθρωσης από εξωτερικό ελεγκτή, με χρόνο φόρτωσης 20ms για κάθε ασύρματο πρότυπο. Οι δοκιμές επαναδιάρθωσης των προτύπων IEEE 802.11a και IEEE 802.11b έδωσαν διεκπεραιωτικότητα δεδομένων 43Mb/s, ενώ ο χρόνος εναλλαγής μεταξύ των προτύπων ήταν 5ms.

Συμπεράσματα – προτεινόμενη αρχιτεκτονική

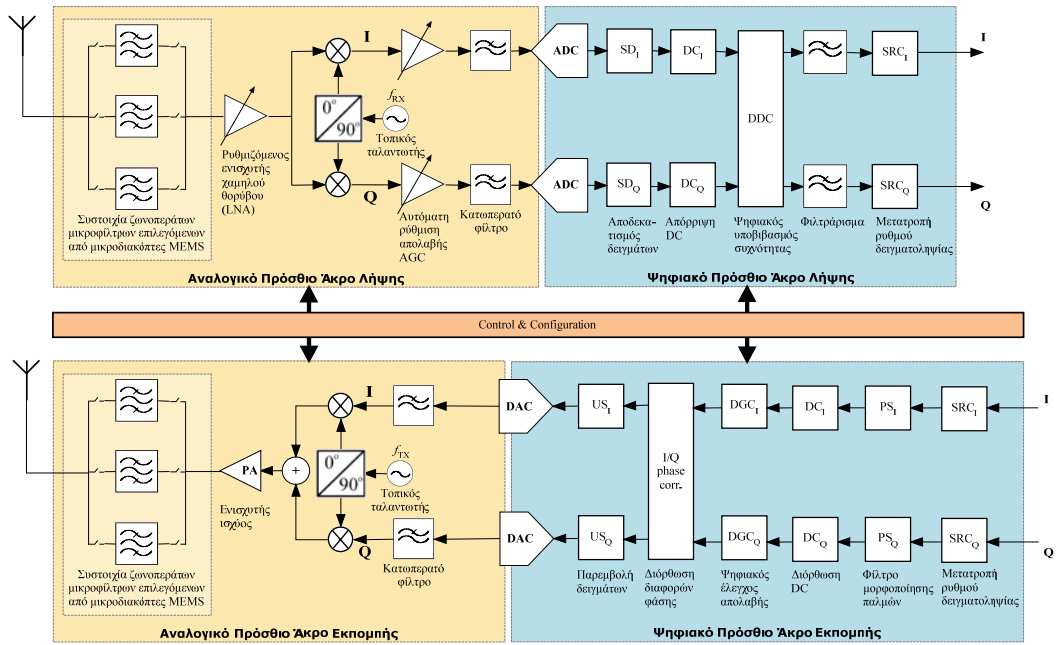
Κατόπιν της παρουσίασης, στα προηγούμενα κεφάλαια, των βασικών αρχιτεκτονικών των επιμέρους τμημάτων του φυσικού επιπέδου των ραδιοσυσκευών SDR, παρακάτω θα παρουσιαστεί η προτεινόμενη αρχιτεκτονική που είναι το αποτέλεσμα της εργασίας αυτής. Πρώτα θα παρουσιαστεί το πρόσθιο άκρο RF και κατόπιν θα αναλυθεί το τμήμα της ψηφιακής ζώνης βάσης. Οι παρατηρήσεις και οι προτάσεις αφορούν τους σταθμούς βάσης και τις φορητές ραδιοσυσκευές ενώ επίσης θα επισημανθούν και οι πιθανές τεχνολογικές διαφορές μεταξύ τους.

5.1. Ευέλικτο πρόσθιο άκρο RF

Από τη παρουσίαση των αρχιτεκτονικών των δεκτών στο κεφάλαιο 3, έγινε αντιληπτό ότι η αρχιτεκτονική του δέκτη άμεσης μετατροπής και του δέκτη πολύ χαμηλής ενδιάμεσης συχνότητας υπερτερούν της αρχιτεκτονικής του υπερτετερόδονου δέκτη. Επίσης καμία από της δύο αρχιτεκτονικές δεν μπορεί να καλύψει όλα τα υφιστάμενα ασύρματα πρότυπα. Τα πρότυπα GSM που έχουν μικρό εύρος ζώνης σήματος μπορούν να υλοποιηθούν ευκολότερα με την αρχιτεκτονική του δέκτη πολύ χαμηλής ενδιάμεσης συχνότητας, ενώ ασύρματα πρότυπα με μεγάλο εύρος ζώνης σήματος όπως WiMAX και WiFi μπορούν να υλοποιηθούν ευκολότερα με την αρχιτεκτονική του δέκτη άμεσης μετατροπής. Είναι λοιπόν αναγκαίο, το αναλογικό πρόσθιο άκρο να προσαρμόζει τη λειτουργία του μεταξύ των δύο αυτών αρχιτεκτονικών, ανάλογα με το ασύρματο πρότυπο που λειτουργεί η ραδιοσυσκευή.

Αντίστοιχα για το πομπό της ραδιοσυσκευής, οι αρχιτεκτονικές του πομπού άμεσης μετατροπής και ψηφιακής πολικής διαμόρφωσης είναι αρκετά ελκυστικές λύσεις. Δεδομένου όμως ότι η αρχιτεκτονική του πομπού πολικής διαμόρφωσης χρειάζεται ακόμη εξέλιξη ώστε να αποδίδει άριστα και στα ασύρματα πρότυπα με

μεγάλο εύρος ζώνης, η αρχιτεκτονική του πομπού άμεσης μετατροπής είναι η ενδεδειγμένη λύση για την ώρα.



Σχήμα 5-1 Η προτεινόμενη αρχιτεκτονική του πρόσθιου άκρου RF.

Το πρόσθιο άκρο RF πρέπει να είναι ευέλικτο και να μπορεί να επεξεργάζεται τα σήματα πολλών υφιστάμενων ασύρματων προτύπων αλλά και μελλοντικών. Αυτό μπορεί να επιτευχθεί υιοθετώντας την αρχιτεκτονική της άμεσης μετατροπής για το αναλογικό πρόσθιο άκρο και μεταφέροντας μεγάλο μέρος της επεξεργασίας του σήματος στο ψηφιακό πρόσθιο άκρο. Ο προγραμματιζόμενος τοπικός ταλαντωτής μαζί με το ψηφιακό πρόσθιο άκρο, καθορίζουν αν το πρόσθιο άκρο RF λειτουργεί με την αρχή της άμεσης μετατροπής ή της πολύ μικρής ενδιάμεσης συχνότητας. Αυτό γίνεται με το προγραμματισμό της συχνότητας λειτουργίας του τοπικού ταλαντωτή στον συνθεσιοποιητή συχνότητας, στη κεντρική συχνότητα λήψης / εκπομπής ή με μικρή μετατόπιση αυτής ως προς τη κεντρική συχνότητα. Στη πρώτη περίπτωση το πρόσθιο άκρο λειτουργεί με την αρχιτεκτονική άμεσης μετατροπής και το ψηφιακό πρόσθιο άκρο πραγματοποιεί μόνο τις λειτουργίες του φιλτραρίσματος, της ρύθμισης του

ρυθμού δειγμάτων, μορφοποίησης παλμών κλπ. Στη δεύτερη περίπτωση λειτουργεί με την αρχιτεκτονική της πολύ μικρής ενδιάμεσης συχνότητας και το ψηφιακό πρόσθιο άκρο επιπρόσθετα των άλλων λειτουργιών πραγματοποιεί και τον ψηφιακό υποβιβασμό και αναβιβασμό του σήματος.

Στο Σχήμα 5-1 απεικονίζεται η προτεινόμενη αρχιτεκτονική του πρόσθιου άκρου RF.

5.1.1. Αναλογικό πρόσθιο άκρο

Αναλύοντας τα επιμέρους τμήματα του αναλογικού πρόσθιου άκρου στο Σχήμα 5-1, βλέπουμε ότι πλησίον της κεραίας το πρώτο τμήμα της ραδιοσυσκευής είναι η συστοιχία των ζωνοπερατών φίλτρων. Κυρίαρχη τεχνολογία είναι οι μικρό-διακόπτες και τα φίλτρα MEMS. Σε μια συμβατική ραδιοσυσκευή το τμήμα αυτό περιέχει το φίλτρο ζώνης διέλευσης, συνήθως τύπου επιφανειακού ακουστικού κύματος [SAW – Surface Acoustic Wave]. Μια πολύτροπη και πολυζωνική ραδιοσυσκευή πρέπει να έχει πολλά φίλτρα τύπου SAW. Αυτό όμως για μια φορητή ραδιοσυσκευή δεν είναι αποδεκτό καθώς το κόστος, το μέγεθος και η κατανάλωση ισχύος είναι απαγορευτικοί παράγοντες. Αντίθετα η πραγματοποίηση του τμήματος αυτού με μια συστοιχία συντονιζόμενων μικρό-φίλτρων τύπου MEMS με μεταγόμενους πυκνωτές [51] είναι η ενδεδειγμένη λύση. Από τη στιγμή που δεν είναι τεχνολογικά εφικτό να δημιουργηθεί ένα συντονιζόμενο μικρό-φίλτρο για όλες τις ζώνες συχνοτήτων, αυτό που μπορεί να πραγματοποιηθεί είναι μια συστοιχία τέτοιων φίλτρων για κάθε ζώνη συχνοτήτων, η επιλογή των οποίων θα γίνεται με διακόπτες MEMS. Τα συντονιζόμενα μικρό-φίλτρα θα υποστηρίζουν συγκεκριμένες ζώνες συχνοτήτων και ο συντονισμός θα γίνεται με τη βοήθεια μεταγόμενων πυκνωτών. Ο αριθμός των μικρό-φίλτρων προκύπτει από τις ζώνες συχνοτήτων των υφιστάμενων αλλά και των υπό δημιουργία ασύρματων προτύπων. Μέχρι τη δημιουργία αυτών των εμπορικών συντονιζόμενων μικρό-φίλτρων η συστοιχία των φίλτρων θα μπορούσε να απαρτίζεται με φίλτρα σταθερής ζώνης.

Οι επιλογές για τον ενισχυτή χαμηλού θορύβου (LNA) που ακολουθεί μετά τη συστοιχία φίλτρων, είναι οι εξής τρεις: πολλά στενοζωνικά LNA, ένας

συντονιζόμενος στενοζωνικός LNA, ένας ευρυζωνικός LNA. Δεδομένου του περιορισμού στο χώρο, κυρίως για τις φορητές ραδιοσυσκευές η επιλογή είναι κυρίως μεταξύ του συντονιζόμενου στενοζωνικού LNA και του ευρυζωνικού LNA. Στη πράξη ένας στενοζωνικός LNA επιτυγχάνει καλύτερο βαθμό θορύβου από ένα ευρυζωνικό LNA, οπότε η καλύτερη επιλογή για το πρόσθιο άκρο της ραδιοσυσκευής, είναι ο συντονιζόμενος στενοζωνικός LNA.

Ο συνθεσιοποιητής συχνότητας είναι από τα βασικά τμήματα του αναλογικού πρόσθιου άκρου καθώς με τα ευρυζωνικά χαρακτηριστικά του, πρέπει να καλύψει όλες τις ζώνες λειτουργίας της ραδιοσυσκευής. Επιπλέον για την αμφίδρομη εκπομπή και λήψη της ραδιοσυσκευής, το τμήμα αυτό πρέπει να έχει δύο ξεχωριστούς ταλαντωτές. Ο συνθεσιοποιητής συχνότητας παρέχει τα σήματα σε φάση και σε ορθογωνισμό (I,Q) που χρησιμοποιούνται για τον υποβιβασμό του σήματος RF στο σήμα βάσης ή στο σήμα πολύ χαμηλής ενδιάμεσης συχνότητας και τον αναβιβασμό του σήματος βάσης ή του σήματος πολύ χαμηλής ενδιάμεσης συχνότητας στο σήμα RF. Ανάλογα με τη συχνότητα λειτουργίας που επιλέγεται από το λογισμικό, κάθε φορά να λειτουργήσει ο ταλαντωτής, στην ουσία καθορίζεται ο τρόπος λειτουργίας του πρόσθιου άκρου (απ' ευθείας μετατροπή ή πολύ χαμηλής ενδιάμεσης συχνότητας). Απαιτείται λοιπόν τα σήματα από τον συνθεσιοποιητή συχνότητας να έχουν σταθερή φασική διαφορά 90° σ' όλο το εύρος συχνοτήτων (σήματα I,Q), μικρό φασικό θόρυβο, μεγάλη ανάλυση συχνοτήτων και ακρίβεια και σταθερότητα στις επιλεγόμενες συχνότητες λειτουργίας. Επιπλέον, επιθυμητό χαρακτηριστικό είναι και το γρήγορο κλείδωμα της συχνότητας λειτουργίας. Τα βασικά στοιχεία του συνθεσιοποιητή συχνότητας είναι το VCO και το PLL. Το πλήρως ψηφιακό PLL [ADPLL – All Digital Phase Locked Loop] είναι μια βελτιωμένη έκδοση του κλασσικού συνθεσιοποιητή συχνότητας, όπου το VCO αντικαθίσταται από έναν ψηφιακά ελεγχόμενο ταλαντωτή [DCO – Digitally Controlled Oscillator]. Οι δύο επιλογές για τον συνθεσιοποιητή συχνότητας είναι το ADPLL και το κλασματικό-N PLL [Fractional-N PLL], μιας και τα δύο καλύπτουν τις ανάγκες των πολύτροπων και πολυζωνικών ραδιοσυσκευών.

5.1.2. Ψηφιακό πρόσθιο άκρο

Οι διαθέσιμες επιλογές για τον μετατροπέα αναλογικού σήματος σε ψηφιακό και του μετατροπέα ψηφιακού σήματος σε αναλογικό δεν είναι αρκετές, όπως ήδη έχει αναδειχθεί από τη σχετική ανάλυση στο Κεφάλαιο 3.

Τα πολύ καλά χαρακτηριστικά (υπερδειγματοληψία, μορφοποίηση θορύβου, ψηφιακό φίλτράρισμα, εξαρτήματα μετατροπέα χωρίς μεγάλη ακρίβεια) του Σ - Δ ADC κάνουν αυτή την αρχιτεκτονική πολύ ελκυστική για . Όμως η μετατροπή σημάτων με μεγάλο εύρος ζώνης ($>10\text{MHz}$) και ειδικότερα αν αυτά δεν είναι στη ζώνη βάσης, αλλά σε κάποια χαμηλή ενδιάμεση συχνότητα, δεν είναι ακόμα η καλύτερη δυνατή. Αντίθετα ο μετατροπέας διασύνδεσης μπορεί να επιτύχει και μεγάλη διακριτική ικανότητα (16 bits) και μεγάλο ρυθμό δειγματοληψίας (400 Msps) με τίμημα όμως την κατανάλωση (Πίνακας 3-3). Μέχρι λοιπόν την τεχνολογική βελτίωση ακόμα περισσότερο των μετατροπέων Σ - Δ ADC, ο μετατροπέας διασύνδεσης είναι η ενδεδειγμένη λύση γι' αυτό το τμήμα της ραδιοσυσκευής. Ειδικά για του σταθμούς βάσης όπου η κατανάλωση ισχύος δεν είναι τόσο κρίσιμος παράγοντας, όπως στις φορητές ραδιοσυσκευές, μπορεί να επιλεγεί η τελευταία λέξη της τεχνολογίας στους μετατροπείς διασύνδεσης με μοναδικό στόχο τη μελλοντική εξασφάλιση τους σε νέα ασύρματα πρότυπα.

Για το μετατροπέα ψηφιακού σήματος σε αναλογικό τα πράγματα είναι ακόμα πιο απλά, αφού η αρχιτεκτονική του μετατροπέα κατευθυνόμενου ρεύματος είναι η πλέον κατάλληλη για τις ραδιοσυσκευές (φορητές ή σταθμοί βάσης) και ως εκ τούτου η επιλογή τους είναι η πλέον ενδεδειγμένη λύση.

Οι μετατροπείς παίζουν σημαντικό ρόλο στις επιδόσεις της ραδιοσυσκευής, όμως η πραγματική ευελιξία και η καινοτομία πραγματοποιείται από το υπόλοιπο τμήμα του ψηφιακού πρόσθιου άκρου και τη ψηφιακή ζώνη βάσης. Στο υπόλοιπο τμήμα του ψηφιακού πρόσθιου άκρου πραγματοποιούνται ψηφιακά λειτουργίες που παλαιότερα γινόντουσαν από αναλογικά κυκλώματα. Μέρος των λειτουργιών αυτών παρουσιάζεται στο Σχήμα 5-1. Μέσω της επαναδιάρθρωσης οι λειτουργίες αυτές τροποποιούνται μέσω παραμέτρων, προσθέτονται η και αφαιρούνται. Στο ευέλικτο πρόσθιο άκρο όπου η αρχιτεκτονική άμεσης μετατροπής μπορεί να αλλάξει στην αρχιτεκτονική πολύ χαμηλής ενδιάμεσης συχνότητας, αυτό

επιτυγχάνεται κυρίως με τη βοήθεια του ψηφιακού πρόσθιου, όπου συντελούνται ο ψηφιακός υποβιβασμός και αναβιβασμός του σήματος. Είναι εφικτή η εισαγωγή ή η αφαίρεση λειτουργικών τμημάτων στο δρόμο του σήματος ώστε να πραγματοποιηθεί κάθε φορά η συγκεκριμένη αρχιτεκτονική που είναι η βέλτιστη για την επεξεργασία του ασύρματου προτύπου. Μέρος των λειτουργιών του ψηφιακού πρόσθιου άκρου, είναι απαραίτητο για την επεξεργασία όλων των ασύρματων προτύπων και ανεξαρτήτου της αρχιτεκτονικής πομπού/δέκτη. Αυτές οι λειτουργίες είναι πάντα στο δρόμο του σήματος και το μόνο που τροποποιείται σ' αυτές είναι κάποιες λειτουργικές παράμετροι. Παραδείγματα είναι η αλλαγή των παραμέτρων του αποδεκατισμού δειγμάτων, της παρεμβολής δειγμάτων, της μετατροπής του ρυθμού δειγματοληψίας, του εύρους και της τάξης του φίλτρου κλπ.

Από πλευράς υλισμικού συνήθως αυτό το τμήμα υλοποιείται με FPGA, καθώς διαθέτουν την υπολογιστική ισχύ, που δεν έχουν οι DSP και την ευελιξία, που δεν έχουν τα ASIC. Επιπλέον, μέρος των λειτουργιών του ψηφιακού πρόσθιου άκρου ενσωματώνεται στις υβριδικές αρχιτεκτονικές με τους επαναδιαρθρώσιμους επεξεργαστές (πχ Fujitsu SDR LSI). Η τάση όμως ολοκλήρωσης και συγχώνευσης πολλών τμημάτων μιας συσκευής σε ένα ολοκληρωμένο κύκλωμα, που υπάρχει στη βιομηχανία των ηλεκτρονικών, αναμένεται να επηρεάσει και τις ραδιοσυσκευές SDR. Όλο το πρόσθιο άκρο RF, για λόγους κόστους αλλά και ευκολίας, αναμένεται να ενσωματωθεί σε ένα ολοκληρωμένο κύκλωμα που θα χειρίζεται αναλογικά και ψηφιακά σήματα. Το μόνο τμήμα του πρόσθιου άκρου RF που ίσως δεν ενσωματωθεί στο ολοκληρωμένο κύκλωμα του πομποδέκτη, είναι ο ενισχυτής ισχύος.

5.2. Ψηφιακή ζώνη βάσης

Σήμερα οι περισσότερες υλοποιήσεις ευέλικτων ραδιοσυσκευών αφορά κυρίως σταθμούς βάσης. Οι σταθμοί βάσης όπως έχει ήδη επισημανθεί έχουν πιο ελαστικά όρια στις απαιτήσεις του χώρου και της κατανάλωσης. Στις υλοποιήσεις αυτές, το υλισμικό που χρησιμοποιείται για την ψηφιακή ζώνη βάσης είναι συνδυασμός από DSP και FPGA. Οι απαιτήσεις επεξεργασίας στα επερχόμενα

δίκτυα 4^{ης} γενιάς είναι πολύ μεγαλύτερες από τα υφιστάμενα δίκτυα και είναι σίγουρο ότι υπάρχει έλλειμμα επεξεργαστικής ισχύος στις υλοποιήσεις αυτές. Το έλλειμμα αυτό, πρέπει να καλυφτεί με επιταχυντές υλισμικού. Στις φορητές ραδιοσυσκευές όμως υπάρχει επιπλέον και το πρόβλημα της κατανάλωσης ισχύος, αφού μια τέτοια υλοποίηση θα μείωνε δραστικά την αυτονομία τους.

Η χρήση ASIC ως επιταχυντών υλισμικού προσφέρει σαφώς την αναγκαία επεξεργαστική ισχύ, αλλά από την άλλη τα ASIC έχουν πολλά μειονεκτήματα, με κυριότερο την έλλειψη ευελιξίας, που κάνουν απαγορευτική τη χρήση τους στις εύελικτες, επαναδιαρθρώσιμες ραδιοσυσκευές. Μια ραδιοσυσκευή με ASIC για επιταχυντές υλισμικού, δεν θα είναι σε θέση να υποστηρίξει νέα ασύρματα πρότυπα, αφού το μεγαλύτερο μέρος της επεξεργασίας θα επιστρέψει στους DSP και τα FPGA, ενώ το ASIC θα εκτελέσει μόνο τις κοινές, με υφιστάμενα ασύρματα πρότυπα, λειτουργίες.

Από την άλλη, οι επεξεργαστές γενικής χρήσης δεν είναι σχεδιασμένοι για την επεξεργασία ψηφιακών σημάτων και ως εκ τούτου δεν μπορούν να χρησιμοποιηθούν για την εκτέλεση των αλγορίθμων επεξεργασίας ψηφιακών σημάτων.

Η καλύτερη προσέγγιση για τη λύση του προβλήματος της απαιτούμενης επεξεργαστικής ισχύος, της κατανάλωσης, του χώρου αλλά και του κόστους, είναι η δημιουργία υλισμικού που θα εκμεταλλεύεται τη παράλληλη φύση των αλγορίθμων επεξεργασίας των ασύρματων προτύπων. Πολλές εταιρείες κατανόησαν τα προβλήματα αυτά και προχώρησαν στη κατασκευή ειδικού επαναδιαρθρώσιμου υλισμικού για την αντιμετώπιση τους. Το επαναδιαρθρώσιμο αυτό υλισμικό, κατά κύριο λόγο αποτελείται από μια συστοιχία πολλαπλών επεξεργαστικών στοιχείων, με κύριο στόχο να επιτευχθεί η επεξεργαστική ισχύς ενός ASIC μαζί με τη ευελιξία και την επαναδιαρθρωσιμότητα που προσφέρει ένα DSP ή ένα FPGA. Στο Κεφάλαιο 4 παρουσιάστηκαν δύο αρχιτεκτονικές επαναδιαρθρώσιμων SoC που ενσωματώνουν πολλαπλούς επαναδιαρθρώσιμους επεξεργαστές και επιταχυντές υλισμικού (Chameleon/Montium, SDR LSI). Φαίνεται λοιπόν ότι η καλύτερη λύση για την επεξεργασία βασικής ζώνης, είναι η χρήση υβριδικών αρχιτεκτονικών με επαναδιαρθρώσιμους επεξεργαστές και

ενσωματωμένους παραμετροποιημένους επιταχυντές υλισμικού. Ειδικά για τις φορητές ραδιοσυσκευές δεν φαίνεται να υπάρχει άλλη εναλλακτική λύση, αφού το υπάρχον υλισμικό δεν προσφέρει την απαιτούμενη επεξεργαστική ισχύ και από την άλλη καταναλώνει αρκετή ενέργεια. Είναι σαφές ότι η έρευνα έχει στραφεί και έχει επικεντρωθεί σ' αυτό το τομέα και αναμένονται ακόμα περισσότερες υλοποιήσεις για αυτό το τμήμα των ραδιοσυσκευών.

5.3. Μελλοντική εργασία

Για να είναι εφικτή η κατασκευή του φυσικού επίπεδου των επαναδιαρθρώσιμων ραδιοσυσκευών πρέπει να ξεπεραστούν ορισμένα τεχνολογικά εμπόδια. Το κυριότερο εμπόδιο είναι ότι ταυτόχρονα με τις μεγάλες δυνατότητες του μετατροπέα ADC (ρυθμός δειγματοληψίας, διακριτική ικανότητα) και τη μεγάλη επεξεργαστική ισχύ των (επαναδιαρθρώσιμων) επεξεργαστών, πρέπει να επιτευχθεί η χαμηλότερη δυνατή κατανάλωση ισχύος αυτών των ενεργοβόρων συσκευών. Γίνεται έρευνα σ' αυτούς τους δύο τομείς και η παρουσίαση προϊόντων με βελτιωμένα τα παραπάνω χαρακτηριστικά θα δώσει μεγάλη ώθηση στις ραδιοσυσκευές SDR.

Επιπλέον η τεχνολογία MEMS ανοίγει νέους δρόμους για τις ραδιοσυσκευές SDR. Η πλήρης εκμετάλλευση της θα βελτιώσει τις επιδόσεις του αναλογικού πρόσθιου άκρου. Η παρούσα εργασία δεν ασχολήθηκε με την εφαρμογή της τεχνολογίας MEMS στις κεραίες των ραδιοσυσκευών. Το συγκεκριμένο θέμα είναι πολύ μεγάλο και έχει να κάνει με τη δημιουργία έξυπνων κεραιών “smart antennas”, καθώς και με τη δημιουργία κεραιών κατευθυνόμενης δέσμης.

Βιβλιογραφικές Αναφορές

- [1] DaSilva's, J. S., "It Is Dangerous to Put Limits on Wireless," 3GIS Conference, Athens, Greece, July 2–3, 2001; http://www.cordis.lu/ist/ka4/mobile/pubar/past/ec_pres_2001.htm.
- [2] T. Zaxariadis, and D. Kazakos. "(R)Evolution Toward 4G Mobile Communication Systems," *IEEE Wireless Communications*, Volume 10, Issue4, August 2003.
- [3] E. Gustafsson and A. Jonsson, "Always Best Connected," *IEEE Wireless Communications*, pp.49-55, Feb. 2003.
- [4] <http://e2r.motlabs.com/front-page>
- [5] <http://e2r2.motlabs.com/>
- [6] <http://e2r2.motlabs.com/workpackages>
- [7] http://e2r.motlabs.com/whitepapers/E2R_Whitepaper_SystemRequirements_Jan06.pdf
- [8] Hartley, R., Modulation System, U.S. Patent No. 1,666,206, April 1928.
- [9] Chun-Chyuan Chen and Chia-Chi Huang, "On the architecture and performance of a hybrid image rejection receiver," *IEEE Trans. Commun.* Vol. 19 No. 6, pp. 1029 – 1040, June 2001.
- [10] Hornak, T., "Using Polyphase Filters as Image Attenuators," *RF Design*, June 2001, pp. 26–34. - Voorman, J. O., "Asymmetric Polyphase Filter," U.S. Patent No. 4,914,408, June 12, 1989.
- [11] Richards, R.J. and De Los Santos, H.J., "MEMS for RF/microwave applications: the next wave," *Microwave Journal*, Vol. 44, No. 3, March, 2001, pp 20–41.
- [12] Richards, R.J. and De Los Santos, H.J., "MEMS for RF/microwave applications: the next wave – part II," *Microwave Journal*, Vol. 44, No. 7, July 2001, pp. 142–152.
- [13] J.K. Jau et al, "Highly efficient multimode RF transmitter using the hybrid quadrature polar modulation scheme," *IEEE*, 2006
- [14] B. Razavi, et al, "RF Transmitter Architectures and Circuits," *IEEE*, 1999
- [15] Petrovic, V., "Reduction of Spurious Emission from Radio Transmitters by Means of Modulation Feedback," *IEEE Conference on Radio Spectrum Conservation Techniques*, September 1983, pp. 44-49.
- [16] Kenington, P. B., "High Linearity RF Amplifier Design," Norwood, MA: Artech House, 2000.
- [17] <http://www.imec.be/wwwinter/mediacenter/en/SR2006/681494.html>

- [18] http://focus.ti.com/analog/docs/dataconvertershome.tsp?familyId=82&contentType=4&D CMP=TIHeaderTracking&HQS=Other+OT+hdr_p_dc
- [19] <http://www.national.com/appinfo/adc/>
- [20] <http://www.analog.com/en/subCat/0,2879,760%255F788%255F0%255F0%255F0%255F0,0.html>
- [21] http://www.maxim-ic.com/products/data_converters/
- [22] D. J. Goodman, "The Application of Delta Modulation of Analog-to-PCM Encoding," *Bell System Technical Journal*, Vol. 48, February 1969, pp. 321-343.
- [23] J. C. Candy, "A Use of Limit Cycle Oscillations to Obtain Robust Analog-to-Digital Converters," *IEEE Transactions on Communications*, Vol. COM-22, December 1974, pp. 298-305
- [24] C. C. Cutler, "Differential Quantization of Communication Signals," U.S. Patent 2, 605, 361, filed June 29, 1950, issued July 29, 1952
- [25] Schreier, R. et al., "A flexible 10-300 MHz receiver IC employing a bandpass sigma-delta ADC," *Proceedings of IEEE Radio Frequency Integrated Circuits Symposium*, August, 2001, pp. 71-74
- [26] van Veldhoven, R. H. M., "A Triple-Mode Continuous-Time $\Sigma\Delta$ Modulator with Switched-Capacitor Feedback DAC for a GSM-EDGE/CDMA2000/UMTS Receiver," *IEEE Journal of Solid-State Circuits*, Vol. 38, No. 12, December 2003, pp. 2,069-2,076.
- [27] <http://www.mil-embedded.com/articles/id/?1898>
- [28] Digital Down Converter, <http://www.xilinx.com>
- [29] Designing Digital Downconverters, <http://www.rfdesign.com>
- [30] M. Gustavsson, J.J. Wikner, and N. Tan, "CMOS Dataconverters for Communications," Kluwer Academic Publishers, Boston, MA, USA, 2000, ISBN 0-7923-7780-X.
- [31] C. Tomazou, J.B. Hughes, and N.C. Battersby (Editors), "Switched-Currents - an Analogue Technique for Digital Technology," IEE Press, Peter Peregrinus Ltd., Stevenage, UK, 1993, ISBN 0-86341-294-7.
- [32] D.A. Johns and K. Martin, "Analog Integrated Circuit Design," John Wiley & Sons, New York, NY, USA, 1997, ISBN 0-471-14448-7.
- [33] F. Maloberti, "High-speed data converters for communication systems," *IEEE Circuits Syst. Mag.*, vol. 1, no. 1, pp. 26-36, 2001.
- [34] http://focus.ti.com/paramsearch/docs/parametricsearch.tsp?family=analog&familyId=392&uiTemplateId=NODE_STRY_PGE_T

- [35] http://www.analog.com/IST/SelectionTable/?selection_table_id=338
- [36] <http://www.technoconcepts.com/News/pressreleases.aspx>
- [37] http://www.terocelo.com/Whitepapers/Terocelo_TC-RX1000_TC-TX1000_Preliminary_Datasheet_May%202007.pdf
- [38] <http://focus.ti.com/docs/prod/folders/print/tms320c6455.html>
- [39] <http://www.analog.com/en/epProd/0,,ADSP-TS201S,00.html>
- [40] <http://www.xilinx.com/company/history.htm>
- [41] http://www.xilinx.com/products/silicon_solutions/index.htm
- [42] <http://www.altera.com/products/devices/dev-index.jsp>
- [43] I. Held and B. VanderWiele, “Avispa-CH - embedded communications signal processor for multi-standard digital television,” GSPx TV to Mobile, March 2006.
- [44] V. Baumgarte, F. May, A. Nuckel, M. Vorbach, and M. Weinhardt, “PACT XPP—a self-reconfigurable data processing architecture,” in *Proceedings of the International Conference on Engineering of Reconfigurable Systems and Algorithms (ERSA '01)*, pp. 64–70, Las Vegas, Nev, USA, June 2001.
- [45] A. Abnous, “Low-power domain-specific processors for digital signal processing,” Ph.D dissertation, University of California, Berkeley, Calif, USA, 2001.
- [46] W. J. Dally, U. J. Kapasi, B. Khailany, J. H. Ahn, and A. Das, “Stream processors: programmability with efficiency,” *ACM Queue*, vol. 2, no. 1, pp. 52–62, 2004.
- [47] P. M. Heysters and G. J.M. Smit, “Mapping of DSP algorithms on the MONTIUM architecture,” in *Proceedings of Reconfigurable Architectures Workshop (RAW '03)*, Nice, France, April 2003.
- [48] Seiichi Nishijima, Miyoshi Saito, Iwao Sugiyama, “Single-Chip Baseband Signal Processor for Software-Defined Radio,” <http://www.fujitsu.com/downloads/MAG/vol42-2/paper09.pdf>
- [49] G. J. M. Smit, E. Schuler, J. E. Becker, J. Quevremont, and W. Brugger, “Overview of the 4S project,” in *Proceedings of the International Symposium on System-on-Chip (SoC '05)*, pp. 70–73, Tampere, Finland, November 2005.
- [50] P. M. Heysters, “Coarse-grained reconfigurable processors – flexibility meets efficiency,” Ph.D. thesis, University of Twente, Twente, The Netherlands, 2004.
- [51] L. Maurer, T. Burger, T. Dellsperger, R. Stuhlberger, G. Hueber, M Schmidt, and R. Weigel, “A Digital Front-End Supported Frequency Agile Multi-Standard Wireless Receiver,” in *Frequenz*, nr. 59 (2005) 1-2.

Παράρτημα Α

Πίνακες τεχνικών χαρακτηριστικών των κυριότερων ασύρματων προτύπων

Technology	CELLULAR COMMUNICATIONS			
	GSM	GPRS	EDGE	EDGE Evolution
Description	Global System for Mobile Communications		General Packet Radio Service	Enhanced Data Rates for GSM Evolution
Geography	Worldwide, except Japan and Korea			
First commercial deployment	1992	2001	2002	2009
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	T-GSM 380 380.2 to 389.8 MHz (UL) 390.2 to 399.8 MHz (DL) T-GSM 410 410.2 to 419.8 MHz (UL) 420.2 to 429.8 MHz (DL) GSM 450 450.4 to 457.6 MHz (UL) 460.4 to 467.6 MHz (DL) GSM 480 478.8 to 486 MHz (UL) 488.8 to 496 MHz (DL) GSM 750 747 to 762 MHz (UL) 777 to 792 MHz (DL) GSM 850 824 to 849 MHz (UL) 869 to 894 MHz (DL)	P-GSM 900 890 to 915 MHz (UL) 935 to 960 MHz (DL) E-GSM 900 880 to 915 MHz (UL) 925 to 960 MHz (DL) R-GSM 900 876 to 915 MHz (UL) 921 to 960 MHz (DL) T-GSM 900 870.4 to 876 MHz (UL) 915.4 to 921 MHz (DL) DCS 1800 1710 to 1785 MHz (UL) 1805 to 1880 MHz (DL) PCS 1900 1850 to 1910 MHz (UL) 1930 to 1990 MHz (DL)		
Multiple Access Technology	TDMA			
Modulation and filter type	0.3 GMSK, 1 bit/symbol	0.3 GMSK, 1 bit/symbol	3π/8 rotating 8PSK 3 bits/symbol	π/4-shift 16QAM, π/4-shift 32QAM, π/2-shift GMSK, 3 π/8-shift 8PSK, AMC, MIMO, with turbo coding
Channel spacing	200 kHz			325 kHz
Symbol rate/chip rate	270.833 kbps			
Single user data rate	9.6 or 14.4 kbps (single slot)	Up to 171.2 kbps (21.4 kbps with 8 slots)	Up to 473.6 kbps (59.2 kbps with 8 slots)	Up to 652.8 kbps/carrier (81.6 kbps with 8 slots)* *Based upon TS.45.912-720
Primary service	High-mobility cellular, SMS and circuit switched data	High-mobility Packet switched data	High-mobility Packet switched data	High-mobility Packet switched data
Packet switched or circuit switched	Circuit switched	Packet switched	Packet switched	Packet switched
Speech CODEC	Full rate = RPE-LTP 13 kbps Half rate = VSELP 5.6 kbps (vector sum excited linear predictor) Enhanced full rate = ACELP 12.2 kbps (algebraic code excited linear pred.) Adaptive multi-rate (full and half rates)			
Comment	-			
Standards development organization	3GPP			
Reference web site	www.3gpp.org			

Πίνακας Α-1 Ασύρματα πρότυπα για κινητές επικοινωνίες.

Technology	CELLULAR COMMUNICATIONS		
	WCDMA(FDD)	HSDPA/HSPA/HSPA Evolution	EUTRA(FDD&TDD)-LTE
Description	Wideband Code Division Multiple Access (Frequency Division Duplex)	High-speed Downlink Packet Access/ High-speed Uplink Packet Access (Enhancements to W-CDMA) High-speed Packet Access Evolution	Enhanced UMTS Terrestrial Radio Access – Long Term Evolution
Geography	Worldwide	Korea, U.S., Europe and Japan, initially	Worldwide
First commercial deployment	Japan (FOMA version): 2002 Europe: 2004	HSDPA: 2006 HSUPA: 2007 HSPA Evolution: 2008	2010 or later
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	Band I 1920 to 1980 MHz (UL) 2110 to 2170 MHz (DL) Band II 1850 to 1910 MHz (UL) 1930 to 1990 MHz (DL) Band III 1710 to 1785 MHz (UL) 1805 to 1880 MHz (DL) Band IV 1710 to 1755 MHz (UL) 2110 to 2155 MHz (DL) Band V 824 to 849 MHz (UL) 869 to 894 MHz (DL) Band VI 830 to 840 MHz (UL) 875 to 885 MHz (DL)	Band VII 2500 to 2570 MHz (UL) 2620 to 2690 MHz (DL) Band VIII 880 to 915 MHz (UL) 925 to 960 MHz (DL) Band II is the same as PCS 1900 Band III is the same as DCS 1800 Band VIII is the same as E-GSM	
Multiple Access Technology	CDMA	TDMA/CDMA	OFDMA
Modulation and filter type	HPSK with RRC filter (α = 0.22), 1 bit/symbol (UL) QPSK with RRC filter (α = 0.22) 2 bits/symbol (DL)	HSUPA: HPSK, and 16QAM with RRC filter (α = 0.22) (UL) HSDPA: QPSK, 16QAM, and 64QAM with RRC filter (α = 0.22) (DL) HSPA evolution: also MIMO (UL)	QPSK, 16QAM, 64QAM
Channel spacing	5 MHz	5 MHz	1.25 MHz, 1.6 MHz, 2.5 MHz, 5 MHz, 10 MHz, 15 MHz, 20 MHz
Symbol rate/chip rate	3.84 Mcps	3.84 Mcps	12 kHz/14 kHz per 15 kHz carrier (6 or 7 symbols per 0.5 ms slot)
Single user data rate	384 kbps (Single code)	HSDPA (DL): Up to 14.4 Mbps HSUPA (UL): Up to 5.76 Mbps HSPA evolution: Up to 42 Mbps (DL) (2x2 MIMO, 64QAM) Up to 11 Mbps (UL)	SISO 100 Mbps (DL) 50 Mbps (UL) 2x2 MIMO 172.8 Mbps (DL), 57.6 Mbps (UL) 4x4 MIMO 326.4 Mbps (DL), 86.4 Mbps (UL)
Primary service	High-mobility cellular Voice, SMS, circuit and packet switched data	High-mobility cellular High speed packet data	Medium-low mobility data, video and voice
Packet switched or circuit switched	Supports both	Packet switched	Packet switched only (VoIP)
Speech CODEC	Adaptive multi-rate	-	TBD (VoIP)
Comment	-		
Standards development organization	3GPP		
Reference web site	www.3gpp.org		

Πίνακας Α-2 Ασύρματα πρότυπα για κινητές επικοινωνίες.

Technology	CELLULAR COMMUNICATIONS	
	TD-SCDMA	HSDPA (TD-SCDMA)
Description	Time Division-Synchronous Code Division Multiple Access	High-speed downlink packet access (time division synchronous code division multiple access)
Geography	China	China
First commercial deployment	2007	2008
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	a) 1900 - 1920 MHz: UL and DL 2010 - 2025 MHz UL and DL b)* 1850 - 1910 MHz: UL and DL 1930 - 1990 MHz: UL and DL c)* 1910 - 1930 MHz: UL and DL d)** 2570 - 2620 MHz: UL and DL * Used in ITU Region 2 **Used in ITU Region 1 ITU Recommendations as per 25.102 v7.7.0	1880 to 1920 MHz 2010 to 2025 MHz 2300 to 2400 MHz Bands allocated in China
Multiple Access Technology	TDMA/CDMA	TDMA/CDMA
Modulation and filter type	RRC filter ($\alpha = 0.22$) QPSK	QPSK and 16QAM
Channel spacing	1.6 MHz	1.6 MHz
Symbol rate/chip rate	1.28 Mcps	1.28 Mcps
Single user data rate	Up to 384 kbps	Up to 2.8 Mbps (DL)
Primary service	High-mobility data and voice	High-mobility data
Packet switched or circuit switched	Supports both	Packet switched
Speech CODEC	China: Full rate, enhanced full rate, or half rate 3GPP: Adaptive multi-rate	Not applicable except for VoIP or video telephony 3GPP: Adaptive multi-rate
Comment	China (CCSA) implementation requires smart antenna, multi-user detection technology, and may initially require a multi-carrier implementation with a different physical layer than 3GPP currently defines.	China (CCSA) implementation requires smart antenna, multi-user detection technology, and may initially require a multi-carrier implementation with a different physical layer than 3GPP currently defines.
Standards development organization	3GPP/CCSA	3GPP
Reference web site	www.cwts.org www.3gpp.org	www.3gpp.org

Πίνακας Α-3 Ασύρματα πρότυπα για κινητές επικοινωνίες.

Technology	CELLULAR COMMUNICATIONS		
	cdmaOne (TIA/EIA 855A/B/C)	cdma2000 (1xRTT)	1xEV-DO
Description	cdmaOne System Technology	1x Radio Transmission Technology	1x Evolution Data Optimized High Rate Packet Data
Geography	North America, Korea, other Asian countries	Same as IS-95 (cdmaOne) plus South America, Australia, India, China, Russia and some Africa	Same as IS-95 (cdmaOne) plus South America, Australia, India, China, Russia and some Africa
First commercial deployment	1995 to 1997	2001	Rev 0: 2004 Rev A: 2006 Rev B: 2008 or later
Frequency range (UL/RL) =uplink/reverse (DL/FL) =downlink/forward (BS) =base station (MS) =mobile station	824 to 849 MHz (MS: US, Korea) 869 to 894 MHz (BS: US, Korea) 887 to 925 MHz (MS: Japan) 832 to 870 MHz (BS: Japan) 1850 to 1910 MHz (MS: US) 1930 to 1990 MHz (BS: US) 1750 to 1780 MHz (MS: Korea) 1840 to 1870 MHz (BS: Korea)	IS-95 bands NMT 450 band: 411 to 483 MHz (MS) 421-493 MHz (BS) 800 MHz band IMT 2000 band: 1920 to 1980 MHz (MS) 2110 to 2170 MHz (BS)	IS-95 bands NMT 450 band: 411 to 483 MHz (MS) 421-493 MHz (BS) 800 MHz band IMT 2000 band: 1920 to 1980 MHz (MS) 2110 to 2170 MHz (BS)
Multiple Access Technology	CDMA	CDMA	TDMA
Modulation and filter type	Chebyshev low pass (FIR) OQPSK, 1 bit/symbol (RL) QPSK, 1 bit/symbol (FL)	Chebyshev low pass (FIR) QPSK/HPSK, 2 bits/symbol (RL) QPSK, 2 bits/symbol (FL)	Chebyshev low pass (FIR) QPSK/HPSK, 8PSK, 3 bits/symbol (RL) QPSK, 8PSK, 16QAM (FL)
Channel spacing	1.23 MHz (US cellular band) 1.25 MHz (other bands)	1.23 MHz (US cellular band) 1.25 MHz (other bands)	1.23 MHz (US cellular band) 1.25 MHz (other bands)
Symbol rate/chip rate	1.2288 Mcps	1.2288 Mcps	1.2288 Mcps
Single user data rate	95A: 9.6 or 14.4 kbps 95B: Up to 115 kbps	Rev 0: Up to 153.6 kbps Up to 307.2 kbps	Rev 0: Up to 2.4 Mbps (FL) Up to 153.6 kbps (RL) Rev A: Up to 3.1 Mbps (FL) Up to 1.8 Mbps (RL) Rev B: Up to 4.9 Mbps (1xEV-DO) Up to 73.5 Mbps (15xEV-DO in 20 MHz) (FL) Up to 1.8 Mbps (1xEV-DO) Up to 27.6 Mbps (15xEV-DO in 20 MHz) (RL)
Primary service	High-mobility cellular data and voice	High-mobility data and voice	Always-on mobile packet data
Packet switched or circuit switched	95A: Circuit switched 95B: Supports both	Supports both	Packet switched
Speech CODEC	8 kbps variable rate CELP or 13 kbps variable rate CELP or 8 kbps variable rate EVRC	8 kbps variable rate CELP or 13 kbps variable rate CELP or 8 kbps variable rate EVRC	-
Comment	-	Capacity about 2 x TIA/EIA-95B	Capacity 6 to 10 x TIA/EIA-95B, 3 x cdma2000
Standards development organization	TIA	3GPP2	
Reference web site	www.tiaonline.org	www.3gpp2.org	

Πίνακας Α-4 Ασύρματα πρότυπα για κινητές επικοινωνίες.

Technology	TWO-WAY TRUNKED RADIO	
	UMB	TETRA
Description	Ultra mobile broadband	Terrestrial Trunked Radio
Geography	Worldwide	all ETSI countries
First commercial deployment	2009 or later	1997
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	Numerous bands covered IS-95 bands NMT 450 band: 411 to 483 MHz (MS Tx) 421 to 493 MHz (BS Tx) 800 MHz band IMT 2000 band: 1920 to 1980 MHz (MS Tx) 2110 to 2170 MHz (BS Tx) Based upon C.S0057	380 to 390 MHz (MS) 390 to 400 MHz (BS) 410 to 420 MHz (MS) 420 to 430 MHz (BS) 450 to 460 MHz (MS) 460 to 470 MHz (BS) 870 to 915 MHz (MS) 870 to 915 MHz (MS) 915 to 950 MHz (BS)
Multiple Access Technology	FDD, OFDMA	TDMA
Modulation and filter type	QPSK, 8PSK, 16QAM, 64QAM, MIMO, SDMA	RRC filter ($\alpha = 0.35$) $\pi/4$ DQPSK (differential QPSK)
Channel spacing	1.2288 MHz, 2.4576 MHz, 4.9152 MHz, 9.8304 MHz, 19.6608 MHz	25 kHz
Symbol rate/chip rate	133.93, 120.44, 126.95, or 133.46 μ s	18 kbps
Single user data rate	280 Mbps (FL) 64 Mbps (RL)	28.8 kbps with no protection
Primary service	IP-based voice, video, and data	Instant communication for PMR (private mobile radio) and PAMR (public access mobile radio)
Packet switched or circuit switched	Packet switched	Supports both
Speech CODEC	-	ACELP
Comment	-	Used mostly by public service, health and safety, emergency and safety, emergency and security personnel, construction and transport industries.
Standards development organization	3GPP2	ETSI
Reference web site	www.3gpp2.org	www.etsi.org www.tetramou.com

Πίνακας Α-5 Ασύρματα πρότυπα για συγκαταλικά ραδιοσυστήματα.

Technology	PAN			
	RFID	IEEE 802.15.4 (ZigBee)	Bluetooth®12/ Bluetooth EDR IEEE 802.15.1, 1a	WiMedia UWB
Description	Radio-frequency identification	Low Data Rate Wireless Personal Area Network (PAN)	Medium-Speed Wireless PAN EDR: Enhanced Data Rate	High-Speed Ultra Wideband PAN
Geography	Worldwide	Worldwide	Worldwide	Mainly North America and Japan, but worldwide interest
First commercial deployment	EPC Class 1 Generation 2 UHF: (ISO 18000-6 Type-C): 2005 ISO 18000-4 Mode-1: 2006/2007 ISO 18000-6 Type-A/B: 2006/2007 ISO 18092: 2007/2008	2005	Bluetooth: 2000 Bluetooth EDR: 2005	WiMedia radios registered: 2006 Consumer products: Q4 2007
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	EPC Class 1 Generation 2 UHF, 860-960 MHz ISO 18000-6 Type-A/B: 860-960 MHz ISO 18000-4 Mode-1: 2.4 to 2.4835 GHz (ISM) Default operating frequency: 2.45 GHz ISO 18092: 13.56 MHz	898 MHz 915 MHz 2.4 GHz ISM	2.4 to 2.4835 GHz (ISM)	3.17 to 10.56 GHz (North America) 6.34 to 8.98 GHz, 4.22 to 4.75 GHz (DDA-Detect and Avoid - after 2010) 3.17 to 4.22GHz (DAA) (Europe) 7.39 to 10.03 GHz, 4.22 to 4.75 GHz (DDA after 2010) 3.70 to 4.22 GHz (DAA) (Japan)
Multiple Access Technology	TDMA/FDMA	CSMA-CA (carrier sense multiple access-collision avoidance)	TDMA	CSMA-CA or TDMA
Modulation and filter type (R→T)=Interrogator-to-Tag (T→R)=Tag-to-Interrogator (RFID only)	EPC Class 1 Generation 2 UHF: DSB-ASK, SSB-ASK, PR-ASK (R→T) ASK or PSK (backscatter) (T→R) ISO 18000-4 Mode-1: ASK (index = 99%) (R→T) ASK (backscatter) (T→R) ISO 18000-6 Type-A: ASK (index = 30%) (R→T) ASK (backscatter) (T→R) ISO 18000-6 Type-B: ASK (index = 11% or 99%) (R→T) ASK (backscatter) (T→R) ISO 18092: passive ASK (index = various), OOK (R→T) ASK (backscatter) (T→R) ISO 18092: active ASK (index = various, OOK	900 MHz: BPSK with RRC filter 2.4 GHz: QPSK with half sine wave impulse response	Bluetooth 1.2: GFSK with bandwidth time (BT) product = 0.5 Bluetooth EDR: π/4 QPSK and 8DPSK (differential PSK)	WiMedia: QPSK for data rates 200 Mbps and slower, DCM for data rates 320 Mbps, 400 Mbps and 480 Mbps Filter depends on format: shaped pulse or frequency switched OFDM
Channel spacing	EPC Class 1 Generation 2 UHF: ISO 18000-6 Type-A/B: local regulations ISO 18000-4 Mode-1: 500 kHz (US) ISO 18092: n/a	915 MHz: 2 MHz 2.4 GHz: 5 MHz	1 MHz frequency hopping	4.125 MHz subcarrier spacing 528 MHz channel spacing
Symbol rate/chip rate		900 MHz: 20, 40 ksps 2.4 GHz: 62.5 ksps /2 Mcps	1 Msps	3.2 MHz
Single user data rate	Peak single user data rate: EPC Class 1 Gen 2 UHF: 26.7 kbps to 128 kbps (with pulse interval encoding) (R→T) 40 kbps to 640 kbps (with FMO encoding) 5 kbps to 320 kbps (with Miller-modulated subcarrier) ISO 18000-4 Mode-1: 30 to 40 kbps (with Manchester encoding) (R→T) 30 to 40 kbps (with FMO encoding) (T→R) ISO 18000-6 Type-A: 33 kbps (with pulse interval encoding) (R→T) 40 kbps (with FMO encoding) (T→R) ISO 18000-6 Type-B: 10 kbps or 40 kbps (with Manchester encoding) (R→T) 40 kbps (with FMO encoding) (T→R) ISO 18092: passive 106 kbps to 424 kbps ISO 18092: active 106 kbps to 6670 kbps	20 to 250 kbps, depending on frequency band	Bluetooth: 1 Mbps Bluetooth EDR: 2 to 3 Mbps	480 Mbps
Primary service	Identification, product tracking, inventory management, electronic toll collection, remote data collection	Home control, building automation, industrial automation	Low-mobility data and voice	Low-mobility streaming video and data; Certified Wireless USB next generation Bluetooth
Packet switched or circuit switched	-	Packet based	Packet switched or synchronous	Packet based
Speech CODEC	-	-	Log PCM or CVSD (continuous variable slope delta)	-
Comment	(R→T) = Interrogator-to-tag (T→R) = Tag-to-interrogator	ZigBee uses IEEE 802.15.4 PHY layer. Designed to support very low power standby modes and Mesh networking	Bluetooth is a trademark owned by Bluetooth SIG Inc., U.S.A..	WiMedia is an ISO-published radio platform standard for high-speed ultra-wideband (UWB) wireless connectivity. WiMedia UWB has been selected by the Bluetooth SIG and the USB-IF as the foundation radio of their high-speed wireless specifications.
Standards development organization	EPC Class 1 Gen 2 UHF: EPC Global ISO standards: ISO	ZigBee Alliance and IEEE	Bluetooth Special Interest Group (SIG) and IEEE	WiMedia (and ECMA) UWB Forum
Reference web site	www.epcglobalinc.org www.iso.org	www.zigbee.org www.ieee802.org/15	www.bluetooth.org www.ieee802.org/15	www.ieee802.org/15 www.wimedia.org

Πίνακας Α-6 Ασύρματα πρότυπα για προσωπικά δίκτυα.

Technology	LAN	MAN
	WLANIEEE 802.11a/b/g/h/j/n(MMO)	IEEE802.16-2004 and802.16e(WIMAX™)
Description	Wireless Local Area Network (LAN)	Wireless Metropolitan Area Network (MAN)
Geography	Worldwide	Worldwide
First commercial deployment	b: 1999 a/g: 2002 to 2003 h: 2003 to 2004 j: 2004 n: 2007	Fixed access: 2006 Mobile access: 2007
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	b/g: 2.4 to 2.4835 GHz (ISM) a/h/j/n: 4.9 to 5 GHz (Japan) 5.03 to 5.091 GHz (Japan) 5.15 to 5.35 GHz (UNII) 5.47 to 5.725 GHz 5.725 to 5.825 GHz (ISM, UNII) n: 2.4 to 2.4835 GHz (ISM) 5.15 to 5.35 GHz (UNII) 5.725 to 5.825 GHz (ISM, UNII)	Licensed/unlicensed bands 2-11 GHz (Typical: 2.3, 2.5, 3.5 GHz)
Multiple Access Technology	CSMA-CA	Fixed access: FDD, TDD Mobile access: FDD, TDD, OFDMA
Modulation and filter type	b: Gaussian or vendor specific a/g/h/j/n: Rectangular or vendor specific b: Differential BPSK/QPSK (DBPSK/DQPSK) for 1 and 2 Mbps data rates CCK with DQPSK modulation for 5.5 and 11 Mbps data rates a/g/h/j: up to 64QAM on 52 OFDM sub-carriers n: up to 64QAM on 108 OFDM sub-carriers (standard not yet defined)	Fixed access: OFDM with BPSK, QPSK, 16QAM, 64QAM Mobile access: OFDMA with BPSK, QPSK, 16QAM, 64QAM
Channel spacing	b: 25 MHz (non-overlapping), 10 MHz (overlapping) in North America 30 MHz (non-overlapping), 10 MHz (overlapping) in Europe g: 25 MHz a/h: 20 MHz j: 20 MHz, 10 MHz option n: 20 or 40 MHz (based on region)	1.25 to 20 MHz (Typical: 5, 7, 8.75, 10 MHz)
Symbol rate/chip rate	b: 11 Mcps a/g/h: 250 ksps j: 125 ksps n: 250 ksps	Fixed access: 5.5-87 ksps Mobile access: 7.0-14 ksps
Single user data rate	b: 11 Mbps a/g/h/j: 54 Mbps n: > 100 Mbps	Up to 75 Mbps
Primary service	Low-mobility data	"Last mile", backhaul, and mobile broadband wireless access
Packet switched or circuit switched	Packet switched	Packet switched
Speech CODEC	-	-
Comment	Wi-Fi Alliance certifies 802.11a/b/g only. Current 802.11 standards share a similar MAC. DFS (dynamic frequency selection) and TPC (transmit power control) needed for operation in parts of 5 GHz band. 802.11n is still at the draft stage. 802.11n can use up to 4*4MIMO	The WIMAX Forum® has defined specific profiles and radio conformance tests based on the IEEE 802.16-2004 (fixed) and 802.16-2005 (mobile) specifications. WIMAX, Mobile WIMAX or WIMAX Forum are trademarks of the WIMAX Forum.
Standards development organization	IEEE	IEEE
Reference web site	www.wi-fi.org www.ieee802.org/11	www.wimaxforum.org www.wirelessman.org

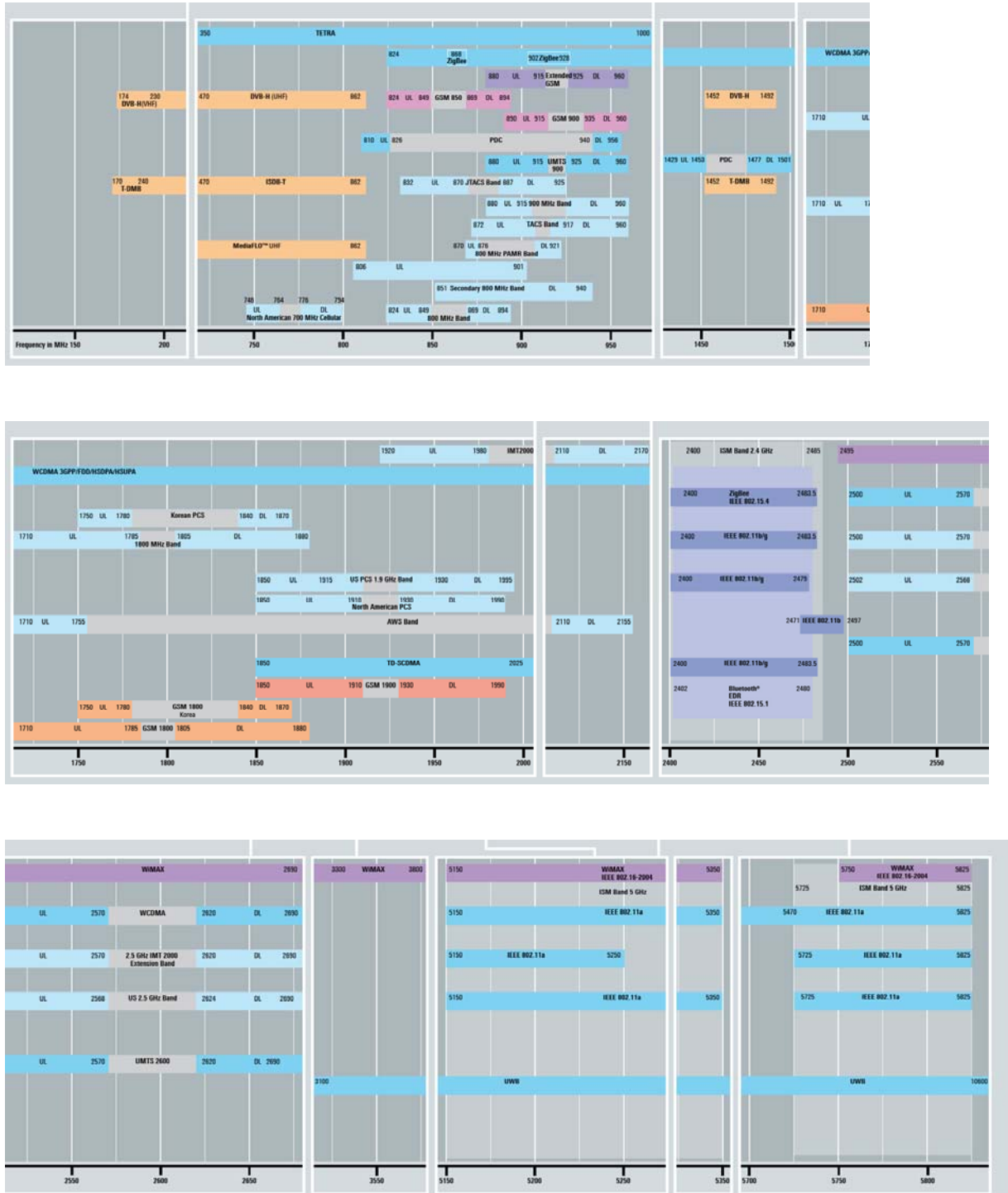
Πίνακας Α-7 Ασύρματα πρότυπα για τοπικά και μητροπολιτικά δίκτυα.

Technology	MOBILEVIDEO BROADCASTING			
	DVB-H	T-DMB	ISDB-T	MediaFLO
Description	Digital Video Broadcasting – Handheld Based on DVB-T (Terrestrial)	Terrestrial – digital multimedia broadcast Based on Eureka-147 DAB (digital audio broadcasting)	Integrated Services Digital Broadcasting – Terrestrial	Qualcomm proprietary Forward Link Only
Geography	Worldwide except Japan, Korea and China	Korea, India, and some European countries	Japan and Brazil	North America and Europe
First commercial deployment	2006	2005 (Korea) 2006 (Europe)	Fixed broadcasting services: 2003 (Japan) Mobile broadcasting services (one segment): 2006 (Japan)	2007
Frequency range (UL) =uplink/reverse (DL) =downlink/forward (BS) =base station (MS) =mobile station	VHF (Band III): 174 to 245 MHz UHF (Band IV and V): 470 to 850 MHz L Band: 1452 to 1492 MHz (Europe) 1670 to 1675 MHz (US)	VHF (Band III): 174 to 245 MHz L Band: 1452 to 1492 MHz (Europe)	UHF (Band IV and V): 470 to 770 MHz (Japan) (470 to 710 MHz after July 2012)	UHF channel 55 (716-722 MHz) in U.S. Capable of operating in UHF and other frequency bands: 470 MHz to 2.6 GHz
Multiple Access Technology	Not applicable (Unidirectional multicast services)			
Modulation and filter type	COFDM 2k, 4k, 8k with QPSK, 16QAM, 64QAM with Reed Solomon and convolutional coding	COFDM 2k with $\pi/4$ D-QPSK with Reed Solomon and convolutional coding	Band-segmented transmission COFDM 2k, 4k, 8k with $\pi/4$ D-QPSK, QPSK, 16QAM, 64QAM with Reed Solomon and convolutional coding	COFDM 4k QPSK, 16QAM with Reed Solomon and turbo coding
Channel spacing	5, 6, 7, 8 MHz	1.5 MHz	6 MHz channel divided into 13 segments (+ 1 segment for channel separation). 1 segment allocated for mobile media services. 429 kHz per segment. 7 and 8 MHz channels theoretically possible.	5, 6, 7, 8 MHz
Symbol rate/chip rate	Up to 4.33 ksp/s (2k) (8 MHz channel) Active symbol duration (8 MHz): 224, 448, 896 μ s Guard interval: 1/4, 1/8, 1/16, 1/32 of active symbol	0.8 ksp/s (2k FFT) Active symbol duration: 1000 μ s (2k FFT) Guard interval: 1/4	Up to 3.85 ksp/s (6 MHz channel) Active symbol duration (6 MHz): 252, 504, 1008 μ s Guard interval: 1/4, 1/8, 1/16, 1/32	1.2 ksp/s (6 MHz channel) Active symbol duration (6 MHz): 738 μ s Guard interval: 1/8
Single user data rate	Up to 31.67 Mbps (8 MHz channel) typically: 11 video services (per 8 MHz channel) or 9 video services (per 6 MHz channel) ~300 kbps per video service	Up to 1.2 Mbps (1.5 MHz channel) typically: 3 video services (per 1.5 MHz channel) ~256 kbps per video service	Up to 1.787 Mbps per segment (23.234 Mbps for 13 segments) (6 MHz channel) typically: 1 video service (per 1 segment mobile broadcasting at ~416 kbps) 200-256 kbps per video service	Up to 11.2 Mbps (6 MHz channel) typically: 20 video services (6 MHz channel) 256-300 kbps per video service
Primary service	Digital video and audio			
Packet switched or circuit switched	Not applicable (Unidirectional multicast services)			
Speech CODEC	Video: H-264/MPEG-4 part 10 AVC Audio: AAC/WMM with MPEG-2 transport layer	Video: H-264/MPEG-4 part 10 AVC Audio: BSAC with MPEG-2 transport layer	Video: H-264/MPEG-4 part 10 AVC (one-segment mobile) Audio: AAC with MPEG-2 transport layer	Video: H-264/MPEG-4 part 10 AVC Audio: AAC with MPEG-2 transport layer
Comment	Time-slicing is used to conserve power in handset	TDM (inherent to DAB technology) helps conserve power in handset	The mobile ISDB-T one segment service in Japan is known as oneseq. Narrowband one-segment receivers have inherently low power consumption	TDM is used to conserve power in handset
Standards development organization	ETSI	ETSI	ARIB	Qualcomm Proprietary
Reference web site	www.dvb-h.org	www.worlddab.org	www.nhk.or.jp (Japanese) www.one-seg.com (Japanese) www.dibeg.org	www.floforum.org

Πίνακας Α-8 Ασύρματα πρότυπα για κινητή μετάδοση βίντεο.

Παράρτημα Β

Απεικόνιση των ασύρματων προτύπων στο φάσμα ραδιοσυχνότητων.



Η απεικόνιση είναι από την εταιρεία Rhode Schwarz και βρίσκεται στη διεύθυνση: http://www2.rohde-schwarz.com/file/wireless_po_en.pdf